

大尺寸高分辨率TFT-LCD垂直串扰的机理研究与改善

盛子沫, 高玉杰, 刘信, 冯俊, 朱宁, 陈晓晓, 郭会斌, 江鹏

引用本文:

盛子沫, 高玉杰, 刘信, 等. 大尺寸高分辨率TFT-LCD垂直串扰的机理研究与改善[J]. 液晶与显示, 2022, 37(1): 37-44.

SHENG Zi-mo, GAO Yu-jie, LIU Xin, et al. Mechanism research and improvement on V-crosstalk of high resolution and large size TFT-LCD[J]. *Chinese Journal of Liquid Crystals and Displays*, 2022, 37(1): 37-44.

在线阅读 View online: <https://doi.org/10.37188/CJLCD.2021-0254>

您可能感兴趣的其他文章

Articles you may be interested in

高温竖向串扰发生机理的定量研究

Quantitative study on the mechanism of high temperature vertical crosstalks

液晶与显示. 2021, 36(8): 1128-1135 <https://doi.org/10.37188/CJLCD.2021-0021>

一种可预测TFT-LCD垂直串扰水平的定量分析方法

Aquantitative analysis method for predicting vertical crosstalk level in TFT-LCD

液晶与显示. 2019, 34(4): 366-378 <https://doi.org/10.3788/YJYXS20193404.0366>

TFT-LCD公共电压耦合畸变的影响因素及与线残像关系的研究

Influencing factors of TFT-LCD common voltage on the coupling of signal voltage and the relationship with line image sticking

液晶与显示. 2018, 33(4): 277-284 <https://doi.org/10.3788/YJYXS20183304.0277>

激光对固态电解质金属氧化物薄膜晶体管性能的影响

Influence of laser irradiation on solid-electrolyte based metal-oxide thin film transistors performance

液晶与显示. 2020, 35(11): 1103-1109 <https://doi.org/10.37188/YJYXS20203511.1103>

TFT-LCD四角发黑Mura的研究与改善

Research and improvement of dark corner Mura in TFT-LCD

液晶与显示. 2020, 35(2): 122-127 <https://doi.org/10.3788/YJYXS20203502.0122>

文章编号:1007-2780(2022)01-0037-08

大尺寸高分辨率 TFT-LCD 垂直串扰的机理研究与改善

盛子沫*, 高玉杰, 刘 信, 冯 俊, 朱 宁, 陈晓晓, 郭会斌, 江 鹏
(武汉京东方光电科技有限公司, 湖北 武汉 430040)

摘要:随着生活质量的提升,大尺寸、高刷新频率、高分辨率的显示器件越来越受到人们的青睐。然而,高规格产品同时也会伴随更多的显示问题,垂直串扰就是其中一种。垂直串扰产生原因主要是由于数据线像素电极之间的耦合电容 C_{pd} 以及薄膜晶体管(TFT)关闭时的漏电流 I_{off} 使像素电压发生偏移。高分辨率 8 K 产品由于其存储电容大幅减小、布线密集程度增大,导致其垂直串扰现象严重。本文通过软件模拟了 C_{pd} 的影响因子,再结合不同像素电极 2ITO 交叠面积样品的反置现象确定 C_{pd} 的影响程度,同时通过改变各项工艺参数确定最佳存储电容及漏电流条件,最后在最佳存储电容及漏电流条件下探讨与之匹配的 2ITO 交叠面积。在所有最优工艺条件下,不良比率由最初的 55.6% 下降至 4.2%,画质大幅改善。

关键词:垂直串扰;薄膜晶体管关态电流;耦合电容

中图分类号: TN141.9 **文献标识码:** A **doi:** 10.37188/CJLCD.2021-0254

Mechanism research and improvement on V-crosstalk of high resolution and large size TFT-LCD

SHENG Zi-mo*, GAO Yu-jie, LIU Xin, FENG Jun, ZHU Ning,
CHEN Xiao-xiao, GUO Hui-bin, JIANG Peng

(Wuhan BOE Optoelectronics Technology Co., Ltd., Wuhan 430040, China)

Abstract: With the improvement of the quality of life, large-size, high-refresh frequency, and high-resolution display devices are becoming more and more popular. However, high-spec products are also accompanied by more display problems, and vertical crosstalk is one of them. One of the cause of vertical crosstalk is mainly due to the coupling capacitor C_{pd} between the data line and the pixel electrode, another cause is the leakage current when the TFT is turned off (I_{off}). The great reduction in storage capacitance (C_{st}) and increase in line density of high-resolution products (8 K) result in serious vertical crosstalk. This paper simulates the influence factor of C_{pd} through software, and also determine the influence of C_{pd} based on the phenomenon of the samples with different pixel electrodes 2ITO overlap. At the same time, the best storage capacitance and leakage current conditions are determined by changing various process parameters; with the optimum storage capacitor and leakage current process parameters, the matching 2ITO overlap is also discussed. With all the optimal process param-

收稿日期:2021-10-14;修订日期:2021-11-05.

* 通信联系人, E-mail: shengzimo@boe.com.cn

eters, the defect ratio drops from the initial 55.6% to 4.2%, and the image quality is greatly improved.

Key words: vertical crosstalk; thin film transistor off-state current; coupling capacitor

1 引言

随着人们生活水平与消费水平的日渐提高,对于视听体验的要求也在逐渐攀升,这也促使了显示产业的不断发展。近年来,大尺寸、高分辨率、高刷新频率、窄边框等高性能显示器逐渐占领市场^[1-4]。8 K 超高清显示器因此应运而生,8 K 与 4 K 显示器对比,在画质上有着质的提升,同时也能与 5 G 相结合,从而带来更多的感官体验^[5]。

然而,高规格产品同时也会伴随更多的显示问题,垂直串扰就是其中一种,其现象为垂直方向某一区域的显示受到另一区域的影响,导致画面失真。垂直串扰由数据线与像素电极之间的耦合电容 C_{pd} 以及薄膜晶体管(TFT)关闭时的漏电流 I_{off} 使像素电压发生偏移导致。8 K 与 4 K 显示器相比,像素数量增大 4 倍,存储电容减小约 80%,这就导致像素电压微小的变化会带来显示上的差异^[6-7]。同时,由于 8 K 产品分辨率的提高,像素尺寸减小,布线越来越精细紧密,线宽间距越来越小^[8],当线上有电流通过时,线间感应磁场的干扰变得尤为突出,像素自身以及像素之间的耦合作用会加剧。依上所述,像素电极与数据线之间的耦合电容是无法消除的,对于 8 K 产品,这样的耦合电容值较大,对垂直串扰影响显著。

本文主要研究了大尺寸高分辨率 ADS 列反转产品(8 K 60 Hz)垂直串扰产生的机理及改善措施。显示基板在彩膜侧接触背光源时,阵列基板上 TFT 沟道所受光照会被黑矩阵(BM)基本遮挡住,与阵列基板接触背光源相比,漏电流大幅减少^[9]。本文通过彩膜侧与阵列侧基板朝向背光源时的不同现象,研究了漏电流和像素电极与数据线之间的耦合电容对垂直串扰的影响。再通过调整面板工艺参数,使漏电流与耦合电容达到抵消中和,为垂直串扰的改善提供了解决对策,对后续大尺寸高分辨率的工艺及产品设计具有重要的指导意义。

2 垂直串扰机理

图 1 为 TFT-LCD 像素结构示意图。在像素充电完成后,TFT 关闭,数据线与像素电极之间本该处于完全断开的状态,然而由于 TFT 存在漏电流(I_{off}),当数据线与像素电极存在压差时,会通过漏电的方式使像素电压发生变化。另外,由于像素电极(2ITO)与数据线之间存在电容 C_{pd} ,当给其他行充电时,数据线信号会发生变化。2ITO 与自身数据线 N 的距离为 L_1 ,与相邻数据线 $N+1$ 的距离为 L_2 ,定义 2ITO 与数据线的交叠面积为 $L_{2ITO\text{ Overlay}}(L_{2ITO\text{ OVL}})$,则:

$$L_{2ITO\text{ OVL}} = \frac{L_1 - L_2}{2} \quad (1)$$

自身数据线电压发生变化引起的像素电压变化,称为自耦合,记为 C_{pd1} ;反之,相邻数据线带来的像素电压变化称为互耦合,记为 C_{pd2} 。因此,垂直串扰主要有两种发生机理,一是漏电流机理,另一种是电容耦合机理。下面以 ADS 列反转产品来说明垂直串扰的产生机理。

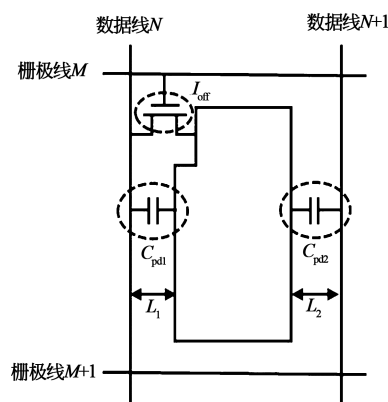


图 1 TFT-LCD 像素结构示意图

Fig.1 Schematic diagram of TFT-LCD pixel structure

2.1 漏电流机理

图 2 为基于 TFT 漏电流的中间白窗口垂直串扰的现象及波形。沿栅极线的扫描方向,前端发白,后端发黑。对于 A-A', t_1 阶段为像素充电,

t_2 阶段为中间白块的充电时间,数据线电压处于高电平。由于 TFT 漏电流的存在,同极性的数据线会向像素电极漏电,导致 A' 区域像素电压升高,与 A 相比发白;同理对于 B' 区域,在 t_2 阶段,像素电极会向反极性的数据线漏电,导致 B' 像素电压低于 B,表现为发黑。

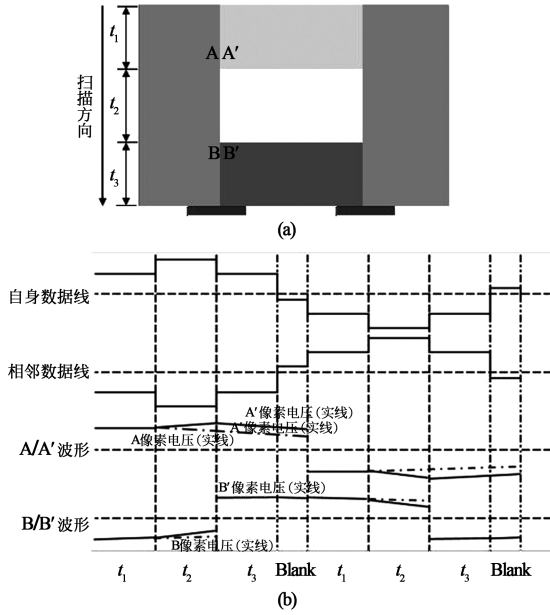


图 2 TFT 漏电垂直串扰的现象(a)及波形(b)

Fig.2 Phenomenon (a) and waveform (b) of V-crosstalk base on TFT leakage mechanism

假定白块电压下的漏电流为 I_{off} ,白块的扫描时间为 t_2 ,则在高电平的作用下,流进 A' 和 B' 的电量为:

$$Q = I_{off} \times t_2, \quad (2)$$

假定 TFT-LCD 的存储电容为 C_{st} ,像素电极 2ITO 的面积为 S ,栅绝缘层 GI 厚度为 d_1 ,绝缘保护层 PVX 厚度为 d_2 ,则有

$$C_{st} = \frac{\epsilon S}{4\pi K(d_1 + d_2)}, \quad (3)$$

在高电平阶段,A' 和 B' 像素电压的变化:

$$\Delta V = \frac{Q}{C_{st}} = \frac{I_{off} \times t_2}{C_{st}}, \quad (4)$$

由上式可见, I_{off} 越小, C_{st} 越大, ΔV 越小,垂直串扰的现象越轻。

2.2 电容耦合机理

像素电极与数据线耦合电容的影响作用与 2ITO 与数据线的交叠面积有关,当 2ITO 与数据线的交叠面积为负值时,自身数据线的电压变化

对像素电压的耦合拉动作用较大($C_{pd1} > C_{pd2}$);反之相邻数据线电压变化的耦合作用大($C_{pd2} > C_{pd1}$),两种耦合作用现象不同。

2.2.1 自耦合

图 3 为基于自耦合的垂直串扰及波形。此时, $L_1 < L_2$,2ITO 与数据线的交叠面积为负值。对于 A' 区域, t_1 阶段像素充电结束后,TFT 关闭, t_2 阶段时,数据线给白块区域充电,电压瞬间跳变到高电平,在电容耦合的作用下,A' 区域的像素电压被拉高,与 A 区域相比表现为发白;对于 B' 区域,在 t_1 和 t_2 阶段,受下一帧相反极性的电压跳变影响,像素电压向靠近 V_{com} 方向耦合跳变,导致 B' 区域与 B 相比整体表现为发黑。

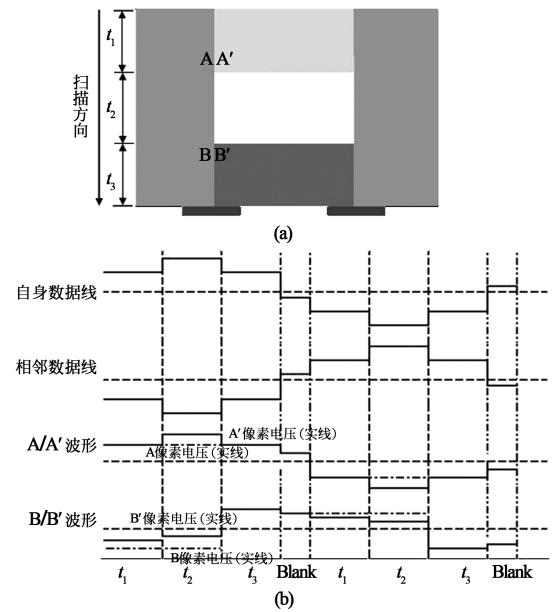


图 3 基于自耦合的垂直串扰的现象(a)及波形(b)

Fig.3 Phenomenon (a) and waveform (b) of V-crosstalk base on self-coupling

2.2.2 互耦合

图 4 为基于互耦合的垂直串扰及波形。此时, $L_1 > L_2$,2ITO 与数据线的交叠面积为正值。对于 A' 区域, t_1 阶段像素充电结束后,TFT 关闭,由于相邻数据线为相反极性, t_2 阶段时,相邻数据线给白块区域充电时,电压瞬间跳变到相反极性的高电平,在电容耦合的作用下,A' 区域的像素电压向靠近 V_{com} 方向耦合跳变,与 A 区域相比表现为发黑;同理,对于 B' 区域,在 t_1 和 t_2 阶段,受相邻数据线相同极性的电压跳变影响,像素电压被拉高,导致 B' 区域与 B 相比整体表现为发白。

无论自耦合或互耦合占主导,其本质均为数据线电压跳变带来的耦合电容 C_{pd} 的影响,其影响程度为:

$$N = \frac{|C_{pd1} - C_{pd2}|}{C_{st}} = \frac{4\pi K |C_{pd1} - C_{pd2}| (d_1 + d_2)}{\epsilon S}, \quad (5)$$

C_{pd1} 与 C_{pd2} 差值和 2ITO 与数据线的交叠面积相关,2ITO 与数据线的交叠面积越小,PVX 和 GI 厚度越小,2ITO 宽度越大,耦合电容的影响程度越小。

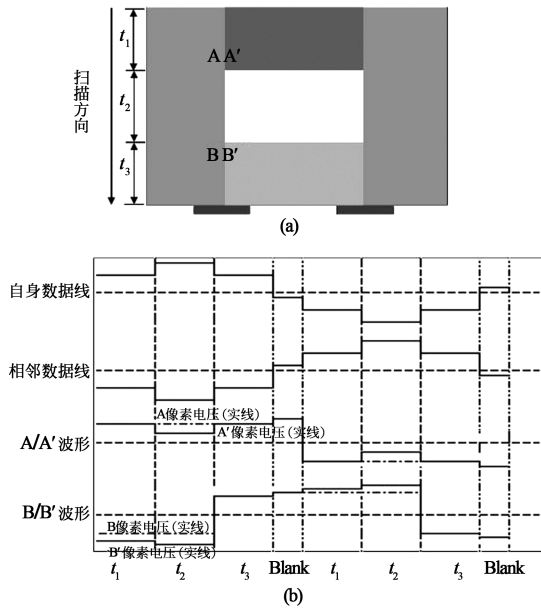


图 4 基于互耦合的垂直串扰的现象(a)及波形(b)
Fig.4 Phenomenon (a) and waveform (b) of V-crosstalk based on mutual coupling

3 实验

实验样品为大尺寸 8 K 60 Hz 的模组产品若干,均为 GOA(Gate Driver on Array)产品。

3.1 模拟分析

使用 Techwiz 软件进行 C_{pd} 仿真模拟。 C_{pd} 影响因子有 C_{st} 、2ITO 与数据线的交叠面积,模拟时输入产品的相关参数,可得到在 C_{st} 相关参数改变时, C_{pd} 大小和 2ITO 与数据线的交叠面积变化的关系曲线。

3.2 正反置实验

将试验样品的彩膜侧和阵列侧分别朝向背光源,并规定阵列侧朝向背光源为正置,彩膜侧朝向

背光源为反置,同时规定中间白框的 4 个角为 1~4 号点位,如图 5 所示。反置时,TFT 不受光照影响,漏电流基本可忽略,观察并记录正反置各点位垂直串扰的现象和等级。

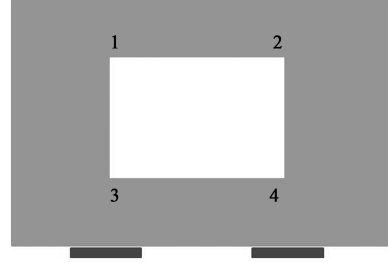


图 5 垂直串扰的点位
Fig.5 Point of V-crosstalk phenomenon

4 结果与讨论

4.1 垂直串扰的影响因素

4.1.1 C_{pd} 影响因子模拟

图 6 模拟了 PVX 厚度以及 2ITO 宽度变化时, C_{pd} 影响程度随 2ITO 与数据线的交叠面积变化的关系曲线。OVL 为负值时,2ITO 离自身数据线较近,表现为自耦;反之为互耦。由图中可以看出,互耦方向的斜率较自耦大,即,互耦的影响程度大于自耦;而随着 PVX 厚度的减小以及 2ITO 宽度的增大, C_{st} 也不断增大,正向与负向的斜率均减小,这说明互耦及自耦的影响程度均下降;同时,当 2ITO 宽度由 $2.4 \mu\text{m}$ 增大到 $2.8 \mu\text{m}$ 时,像素电极的宽度也在增大,其距离数据线的宽度减小,这就导致曲线的顶点向左平移,最低点为 -0.2 ,即当 2ITO 与数据线的交叠面积为 0 时,整体表现为互耦。

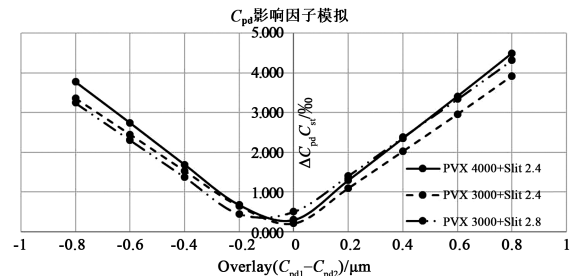


图 6 C_{pd} 影响因子模拟
Fig.6 Simulation of influence factor of C_{pd}

4.1.2 C_{pd} 对垂直串扰的影响

如上文所述,样品反置在背光源点灯时,基本

可排除漏电流的影响,像素电压仅受 C_{pd} 的拉动。表 1 为不同 2ITO 与数据线的交叠面积样品,正反置点灯时,点位 1 垂直串扰的现象和等级。由表 1 反置现象可见,互耦现象表现为上黑下白,而自耦表现为上白下黑;当耦合拉动方向一致时,随着 2ITO 与数据线的交叠面积的不断增大,垂直串扰的等级不断加重;同时,当自耦与互耦方向均偏移相同的量时,互耦现象的不良等级高于自耦,与仿真模拟结果一致。

正置现象受漏电流的影响,由于漏电流拉动下的垂直串扰表现为上白下黑,现象与互耦的上黑下白可中和,相反的,会与自耦现象叠加,加重垂直串扰的不良等级。在保持该漏电流的水平下,交叠面积+0.2 表现最优。然而,由于大尺寸产品漏电流与 2ITO 与数据线的交叠面积基板分布均一性难以控制,为增大工艺波动的允许范围,漏电流需进一步优化,同时需同步评估与漏电流水平相匹配的 2ITO 与数据线的交叠面积。

表 1 不同 2ITO 交叠面积垂直串扰的现象

Tab.1 Phenomenon of V-crosstalk with different 2ITO overlay

序号	2ITO 与数据线的 交叠面积/ μm	耦合拉动	正置		反置	
			现象	等级	现象	等级
1	+0.8	互耦	黑	L3	黑	L4
2	+0.4	互耦	黑	L2	黑	L3
3	+0.2	互耦	白	L1.5	黑	L1.5
4	0	无	白	L2	无	L0
5	-0.2	自耦	白	L2.5	白	L0.5
6	-0.4	自耦	白	L3	白	L2
7	-0.8	自耦	白	L4	白	L3

4.1.3 C_{st} 对垂直串扰的影响

由 C_{st} 的计算公式可知, C_{st} 主要受栅极绝缘层(GI)、绝缘保护层(PVX)的厚度以及像素电极的宽度影响。本文研究了不同 GI、PVX 以及 2ITO 宽度时,垂直串扰的现象及等级,同时,为探究 C_{st} 增大时对于 C_{pd} 及 I_{off} 的影响,表 2 中的样品并未刻意管控 2ITO 交叠面积。由表 2 可知,由于反置时的现象发黑,与 I_{off} 的影响相抵消,因此 I_{off} 的影响程度为二者加和。当 PVX 及 GI 的总厚度为 780 nm 时,漏电流的影响等级为 L3.5,而 C_{pd} 的占比为

L1.5;当 PVX 及 GI 的总厚度不断下降至 580 nm 时,漏电流的等级下降为 L1.5,同时反置现象完全消失, C_{pd} 的影响完全消除。当 2ITO 的宽度由 2.4 μm 增大到 2.8 μm 时, C_{st} 也会同步增大,此时漏电流的影响等级为 L3,而 C_{pd} 导致的串扰等级依然为 L1.5。这是由于当 2ITO 宽度增大时,像素电极与数据线的整体距离也会发生改变,导致模拟曲线整体左移,互耦合的影响增大,因此 C_{pd} 导致的串扰等级不变。因此,当 C_{st} 增大时, C_{pd} 与 I_{off} 的影响程度均会降低。

表 2 不同存储电容时垂直串扰的现象

Tab.1 Phenomenon of the V-crosstalk with different C_{st}

序号	PVX 膜厚/ nm	GI 膜厚/ nm	2ITO 宽度/ μm	正置		反置	
				现象	等级	现象	等级
1	400	380	2.4	白	L2	黑	L1.5
2	300	380	2.4	白	L2	黑	L0.5
3	300	280	2.4	白	L1.5	无	L0
4	400	380	2.8	白	L1.5	黑	L1.5

当 PVX 厚度为 300 nm, GI 厚度为 280 nm 时, 样品无论是正置和反置, 垂直串扰的严重程度都最低。然而, 由于 GI 厚度 280 nm, 会增大源漏极与栅极的静电击穿风险, 且 PVX 减薄时, 样品光学特性也会随之改变, 因此选择 4# 条件 PVX 厚度 400 nm, GI 厚度 380 nm, 2ITO 宽度 2.8 μm 作为存储电容的最佳工艺。

4.1.4 I_{off} 对垂直串扰的影响

为探究 I_{off} 大小对于垂直串扰的影响, 本文在适当调整半导体层镀膜工艺条件的基础上, 制备不同漏电流的样品, 并严格控制 2ITO 的交叠面积, 将 C_{pd} 的影响降至最低。观察样品正置时, 垂直串扰的现象及等级。

TFT 的漏电流由栅极关态电压和源极电压共同决定^[10]。在本实验样品中, 栅极关态电压为 -8.5 V, 灰阶 255 的正负帧数据电压分别为 0.5 V 和 15.1 V, 灰阶 63 的正负帧像素电压分别为 5.22 V 和 10.38 V。由上文机理可知, 点位 1 的漏电流主要受 t_2 阶段灰阶 255 的影响, 因此漏电流 I_{off} 主要受 V_{gs} 为 -9 V 和 -19 V 的影响。由表 3 可知, 当 -9 V 漏电流减小, 而 -19 V 漏电流增大时, 不良等级下降幅度较小; 只有当第三组试样中, -9 V 和 -19 V 的漏电流同时减小时, 垂直串扰的不良等级才会明显降低。因此, 选择 3# 工艺参数作为漏电流的最佳条件。

表 3 不同漏电流时垂直串扰的现象

Tab.3 Phenomenon of the V-crosstalk with different I_{off}

序号	漏电流/pA		正置	
	$V_{\text{gs}} = -9 \text{ V}$	$V_{\text{gs}} = -19 \text{ V}$	现象	不良等级
1	24	10	白	L3.5
2	15	15	白	L3
3	10	8	白	L2

4.2 垂直串扰的改善对策

由于大尺寸产品 2ITO 交叠面积以及漏电流等各项参数在基板上的分布无法做到完全一致, 因此需尽可能减小漏电流、增大存储电容 C_{st} , 以增大工艺的波动范围。由上文的分析可知, C_{st} 条件选择 PVX 厚度 400 nm, GI 厚度 380 nm, 2ITO 宽度 2.8 μm ; 漏电流条件选择第三组试样中的工艺参数。由于 a-Si 产品漏电流继续下降的空间较小, 因此需在最佳 C_{st} 与 I_{off} 的条件下选择较优的 2ITO 与数据线交叠面积, 以期尽量降低正置时漏电流的影响。

由上文 C_{pd} 的影响分析可知, 当 2ITO 交叠面积为负值时, 会与漏电流现象有叠加作用, 当交叠面积大于 +0.4 时, 现象以 C_{pd} 拉动为主。表 4 为在最佳 C_{st} 与漏电流的条件下不同 2ITO 交叠面

积中心值样品的不良率, 其中, 正置串扰等级为 L2.5 时, 判定为不良。由表 4 可知, 当交叠面积由 +1 逐渐增大到 +4 时, 正置发黑现象逐渐加重, 不良比率不断增大; 而交叠面积 0 和 +1 相比, 不良比率差异不大, 但现象有差异。交叠面积为 0 时, 正置垂直串扰现象多为发白, 而交叠面积增大到 +1 时, 现象多为发黑。这是由于 2ITO 宽度为 2.8 μm , 交叠面积为 0 时, 与 2ITO 宽度 2.4 μm , 交叠面积为 +1 时的 C_{pd} 影响程度一致 (表 5), 因此, 2ITO 宽度增大所带来的 C_{pd} 影响程度即可有效改善漏电流带来的垂直串扰。受大尺寸基板膜层分布均一性所限, 垂直串扰现象不可能完全消除, 但在最佳漏电流、存储电容与 2ITO 交叠面积条件下, 垂直串扰不良比率可由 55.6% 下降到 4.2%。

表 4 最佳漏电流及存储电容条件下不同 2ITO 交叠面积时的垂直串扰不良率

Tab.4 Defect rate of V-crosstalk with different 2ITO overlay and optimum process parameter of I_{off} and C_{st}

序号	I_{off} 条件	C_{st} 条件	2ITO 交叠面积/ μm	样品量/ pcs	正置现象		不良比率/%
					黑	白	
1	1 #	1 #	0	500	0	100%	55.6
2	3 #	4 #	0	500	20%	80%	4.2
3	3 #	4 #	+1	500	60	40%	4.4
4	3 #	4 #	+2	500	100%	0	7.8
5	3 #	4 #	+3	500	100%	0	10.6
6	3 #	4 #	+4	500	100%	0	15.6

表 5 不同 2ITO 宽度和交叠面积时的 $C_{\text{pd}}/C_{\text{st}}$ 的模拟值Tab.5 Simulated results of $C_{\text{pd}}/C_{\text{st}}$ with different 2ITO slit and overlay

序号	2ITO 宽度/ 2ITO 交叠面积/ μm		$C_{\text{pd}}/C_{\text{st}}$
	μm	μm	
1	2.4	0	0.31
2	2.4	0.1	0.562
3	2.8	0	0.501

5 结 论

垂直串扰的产生,受漏电流和耦合电容 C_{pd} 的

影响。对于大尺寸高分辨率产品,其存储电容小,布线密,像素电压更易受到拉动而产生串扰。本文通过软件模拟了 C_{pd} 的影响因子,再结合不同 2ITO 交叠面积样品的反置现象确定 C_{pd} 的影响程度,同时通过改变各项工艺参数确定最佳存储电容及漏电流条件,最后在最佳存储电容及漏电流条件下探讨与之匹配的 2ITO 交叠面积。在 PVX 厚度 400 nm,GI 厚度 380 nm,2ITO 宽度 2.8 μm ,2ITO 与数据线交叠面积为 0,漏电流为 3 # 条件时,不良比率由最初的 55.6% 下降至 4.2%,画质大幅改善。本文研究成果对于后续大尺寸高分辨率产品的工艺、设计思路及解决问题的方式有重要的指导作用。

参 考 文 献:

- [1] KAGAN C R, ANDRY P. 薄膜晶体管 (TFT) 及其在平板显示中的应用 [M]. 廖燕平, 王军, 译. 北京: 电子工业出版社, 2008: 132-138.
KAGAN C R, ANDRY P. *THIN-FILM Transistors* [M]. LIAO Y P, WANG J, Trans. Beijing: Electronic Industry Press, 2008: 132-138. (in Chinese)
- [2] 刘莎, 王丹, 杨照坤, 等. TFT-LCD 技术发展趋势浅析 [J]. 液晶与显示, 2018, 33(6): 457-463.
LIU S, WANG D, YANG Z K, *et al.* Key technology trends analysis of TFT-LCD [J]. *Chinese Journal of Liquid Crystals and Displays*, 2018, 33(6): 457-463. (in Chinese)
- [3] 王猛, 张彬, 韦德泉, 等. 不同光滑度立方体氧化铁对液晶电光性能的改善 [J]. 应用化学, 2019, 36(6): 690-697.
WANG M, ZHANG B, WEI D Q, *et al.* Improvement of electro-optical properties of liquid crystal by cubic ferric oxide with different roughness [J]. *Chinese Journal of Applied Chemistry*, 2019, 36(6): 690-697. (in Chinese)
- [4] 王猛, 王岩, 韦德泉, 等. 松果状纳米氧化铁对液晶电光性能的影响 [J]. 应用化学, 2019, 36(5): 578-584.
WANG M, WANG Y, WEI D Q, *et al.* Influence of pinecone-like ferric oxide on the electro-optical properties of Nematic liquid crystals [J]. *Chinese Journal of Applied Chemistry*, 2019, 36(5): 578-584. (in Chinese)
- [5] 任军. 8K 超高清电视技术发展现状及趋势分析 [J]. 电视技术, 2019, 43(17): 11-13.
REN J. Analysis on the development status and trend of 8 K ultra HD TV technology [J]. *Video Engineering*,

- 2019, 43(17): 11-13. (in Chinese)
- [6] HOWARD W E, ALT P M, WISNIEFF R L. Eliminating crosstalk in thin-film transistor/liquid-crystal displays [J]. *IEEE Transactions on Electron Devices*, 1989, 36(9): 1938-1942.
- [7] LIBSCH F R, LIEN A L A. A new driving method for reducing cross-talk in high resolution thin film transistor liquid crystal displays [J]. *Japanese Journal of Applied Physics*, 1995, 34(12R): 6364-6371.
- [8] 周焱, 袁剑峰, 吴海龙, 等. 一种可预测 TFT-LCD 垂直串扰水平的定量分析方法[J]. 液晶与显示, 2019, 34(4): 366-378.
- ZHOU Y, YUAN J F, WU H L, *et al.* A quantitative analysis method for predicting vertical crosstalk level in TFT-LCD [J]. *Chinese Journal of Liquid Crystals and Displays*, 2019, 34(4): 366-378. (in Chinese)
- [9] 姚之晓, 王明超, 林鸿涛, 等. TFT 漏电流对 Flicker 影响及测试方法研究[J]. 现代显示, 2012(10): 32-36.
- YAO Z X, WANG M C, LIN H T, *et al.* Experiments of TFT photo-leakage current impact on flicker [J]. *Advanced Display*, 2012(10): 32-36. (in Chinese)
- [10] 蒋会刚, 肖红玺, 王晏韶. TFT-LCD 高温光照漏电流改善研究[J]. 液晶与显示, 2016, 31(3): 283-289.
- JIANG H G, XIAO H X, WANG Y M. improvement in TFT-LCD high temperature and light leakage current [J]. *Chinese Journal of Liquid Crystals and Displays*, 2016, 31(3): 283-289. (in Chinese)

作者简介:



盛子沫(1994—),女,湖北天门人,硕士研究生,2018年于中国地质大学(武汉)获得硕士学位,主要从事液晶显示面板方面的研究。E-mail: shengzimo@boe.com.cn