

文章编号:1007-2780(2014)04-0569-06

裸眼 3D 视频信号转换技术研究

梁发云^{1,2*}, 何 辉^{1,2}, 施建盛^{1,2}, 刘 果¹

(1. 南昌大学 裸眼立体技术与虚拟现实研究中心, 江西 南昌 330031;

2. 南昌兴亚光电科技发展有限公司, 江西 南昌 330031)

摘要:针对嵌入式裸眼 3D 设备需要同时在左右眼亚屏幕上显示立体对图像存在数据量较大和视差图像准确处理等问题, 仔细研究了左右格式立体图像和液晶显示屏视频信号特点, 提出一种 ARM 与 FPGA 相结合的视频信号转换系统。ARM 系统作为视频播放和外设支持, 为 FPGA 提供立体视频信号源, FPGA 作为信号处理的核心, 采集、缓存和转换 ARM 输出的视频数据, 以匹配线光源背照明式裸眼 3D 液晶屏物理结构实现立体显示效果。实验结果表明, 系统准确地完成了左右格式立体视频数据分离和融合, 能够满足嵌入式裸眼 3D 设备对视频信号转换的要求。FPGA 逻辑设计只使用内部资源实现图像数据缓存和列插值, 提高了系统的可靠性并降低了成本。

关 键 词:裸眼 3D 技术; 视频接口; FPGA; 列插值

中图分类号:TP37 **文献标识码:**A **doi:**10.3788/YJYXS20142904.0569

Naked-eye stereoscopic video signal conversion technology

LIANG Fa-yun^{1,2*}, HE Hui^{1,2}, SHI Jian-sheng^{1,2}, LIU Guo¹

(1. 3D & VR Research Centre, Nanchang University, Nanchang 330031, China;

2. Nanchang Properasla Optoelec Sci-Tech Development Co., Ltd., Nanchang 330031, China)

Abstract: In view of the problems of large volume of data, dealing with parallax image accurately, which existed when the embedded naked-eye 3D device displaying stereo pairs image on the left and right eye sub-screen simultaneously, a video signal conversion system combined with ARM and FPGA is proposed after a careful study about the characteristic of the left and right format stereo image and LCD's video signal. As a video player and peripheral supporter, the ARM system provides the video signal source for FPGA. FPGA is used as the core of signal processing, the video data from ARM is collected, stored and converted. The new data format matches the naked-eye 3D LCD screen structure for acquiring the stereoscopic effect. Experimental results indicate that the system completes the distribution and fusion of left and right format stereo video's data correctly, and it can satisfy the embedded naked-eye 3D device for the video signal conversion. The logic design of FPGA only uses the internal resource to realize image data memory and columns interpolation, which can improve the reliability of the system and reduce the cost.

Key words: naked-eye 3D display technology; video interface; FPGA; columns interpolation

收稿日期:2013-12-20; 修订日期:2014-02-17.

基金项目:江西省教育厅产学研项目(No. GJJ11001); 科技部创新基金项目(No. 13C26213603102)

* 通信联系人, E-mail: liangfayun@ncu.edu.cn

度输出到控制器,由控制器进行格式的转换。根据数据信号的相似性,可以使用 FPGA 采集 ARM 系统视频输出接口数据,并进行缓存和相应的信号转换。

表 1 ARM 和 CMOS 图像传感器视频信号对比
Tab. 1 Comparison of the video signal of ARM and CMOS

ARM 液晶屏控 制器视频信号	功能	图像传感器视频信号	功能	对比
VCLK	视频输出像素时钟	CMOS_PCLK	视频输出像素时钟	均为每个像素时钟输出一个数据
VLINE	行同步	CMOS_HREF	行同步	均为行同步信号
VFRAME	场同步	CMOS_VSYNC	场同步	均为场同步信号
VM	数据有效	无	无	CMOS 可由行、场同步得到数据有效信号
24 bits RGB 数据	图像数据	CMOS_D0~7	图像数据	均为图像数据

4 视频信号转换

4.1 立体视频图像格式

目前基于视差的立体视频中,常见的是将一帧图像分为两个对等的区域,立体对图像中的奇列像素区和偶列像素区分配到这两个对等区域中,奇、偶列像素区含有双目视差信息是立体显示的关键。由于模拟人眼视差的立体拍摄系统多采用左右配置的双视觉传感器结构,其视频图像存储方式多采用左右格式。左右格式的图像如图 2 所示。



图 2 左右格式立体图像
Fig. 2 Left and right format stereo image

左右格式的立体图像是每行像素的前半行对应左眼视图(奇列像素区),后半行是对应的右眼视图(偶列像素区),每一幅图像包含一个左右眼视图的立体对。以一幅 $2n \times m$ 分辨率的图像为

例,每行 $2n$ 个像素,共 m 行,这些像素与液晶屏的物理像素相对应。图 2 中第 $1 \sim n$ 列 $n \times m$ 个像素是对应左眼视图,第 $n+1 \sim 2n$ 列 $n \times m$ 个像素对应右眼视图,整幅图像包含了水平方向视差。

4.2 左右格式立体图像融合

根据线光源背照明裸眼 3D 液晶屏的结构,要得到立体图像显示效果不仅需要液晶屏工作在 3D 模式,而且需要将具有视差的左右格式立体图像的左眼视图和右眼视图分离和融合^[11]。按照左眼视图的 n 列像素对应显示在裸眼 3D 液晶屏的奇列物理像素上,右眼视图的 n 列像素显示在裸眼 3D 液晶屏的偶列物理像素上,用图 3 来表示左右格式立体图像经过左、右眼视图分离和融合形成匹配裸眼 3D 液晶屏上的奇偶列交错的立体对图像。

经过照明板的线光源对奇偶列像素照明,分

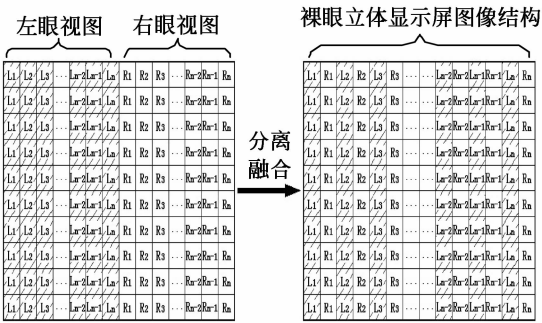


图 3 图像融合
Fig. 3 Fusion of image

离后的视差图像分别到达观看者对应的眼睛,具有视差的图像通过视网膜传到大脑,大脑的视觉神经中枢利用视差产生远近的深度信息,从而获得立体感。

4.3 立体图像融合的逻辑设计

左右格式立体图像的特点是奇、偶列像素分布在每行数据前、后半行,分离和融合处理过程可以以行像素为单位进行。TFT-LCD 显示屏采用水平逐行扫描方式时,也是以一行像素为单位向显示屏传输数据。因此系统立体图像融合逻辑设计成两级缓冲结构,对每行像素数据进行处理。逻辑设计中数据流向如图 4 所示。

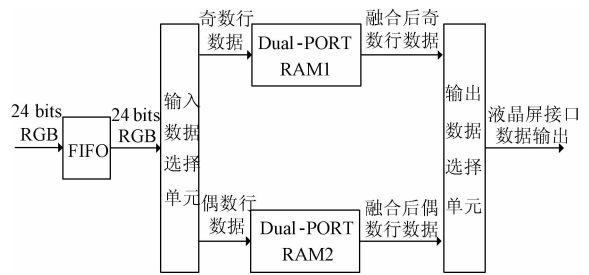


图 4 数据流向图
Fig. 4 Data flow diagram

数据缓存 FIFO 在数据采集模块中作为数据的第一级缓存,FIFO 的左端由 ARM 系统控制,

当 VM(数据有效)信号为高电平时将数据总线上的 24 bits 像素数据写入到 FIFO 中。为了立体视频数据能准确地分离和融合,使用 FPGA 内部嵌入式存储器块构成的两个大小相同的 Dual-PORT RAM 作为双缓冲池,分别为 ram1 和 ram2。系统设计了通用的液晶屏控制器产生液晶屏的时序^[12],FIFO 的右端在系统像素时钟 p_clk 的控制下,当液晶屏控制器 rdf_req(FIFO 读请求信号)有效时从 FIFO 中读出数据写入双缓冲池中。对于分辨率 $2n \times m$ 的左右格式立体图像,每行有 $2n$ 个像素,每个像素 24 位,共 m 行,系统中采用了 800×480 的分辨率。

当选择 3D 模式时通过 ram1 和 ram2 的读写地址变换完成左右格式立体图像的列插值,当液晶屏控制器 rdf_req 为高电平时,视频数据从 FIFO 中读出写入到 ram1 中。按照前 n 个像素存入地址 $wrram1_addr = 2i (i = 0, 1, \dots, n-1)$,后 n 个像素存入 ram1 地址 $wrram1_addr = 2i + 1 (i = 0, 1, \dots, n-1)$,读出时按照顺序地址读取,ram1 读取地址 $rdram1_addr = i (i = 0, 1, \dots, 2n-1)$,ram2 操作和 ram1 相同。两个 Dual-PORT RAM 第一行和第二行数据存入和读出方式如图 5 所示,其中 L_{1n}, L_{2n} 代表立体图像的第一行和第二行的像素点。

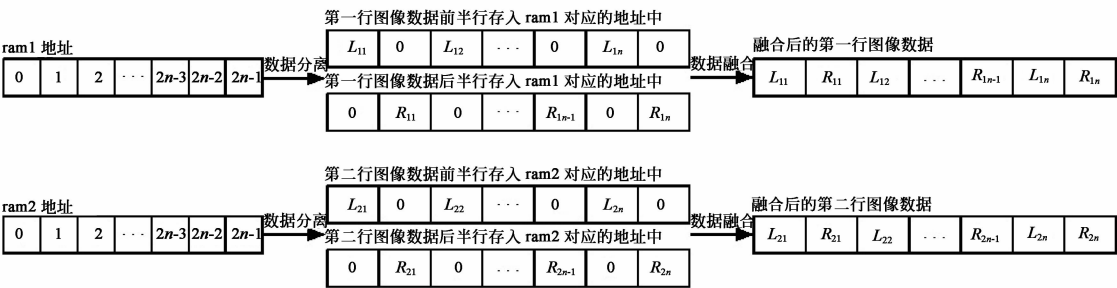


图 5 Dual-PORT RAM 存取方式图
Fig. 5 Access mode of Dual-PORT RAM

第一个行显示周期,输入的图像数据写入到 ram1 中,当 ram1 写入完成后,第二个行显示周期,通过计数器和显示有效信号来控制 ram1 与 ram2 的切换,输入图像数据通过选择单元切换存入到 ram2 中,同时两个 Dual-PORT RAM 的读使能通过输出选择单元选择读取 ram1 中已经处理好的图像数据。第三个行显示周期,通过切换

选择信号,将数据存入到 ram1 中,读出 ram2 中处理好的图像数据,通过对双缓冲池轮序的操作从内部看数据是分行处理,外部立体显示屏获得连续的图像数据。wr_ram1_en、wr_ram2_en、rd_ram1_en、rd_ram2_en 是计数器和显示有效信号来控制的 RAM 读写有效信号。

为兼容裸眼立体显示屏的 2D 显示模式,在

- [J]. *Chinese Journal of Scientific Instrument*, 2005, 26(12): 1233-1237. (in Chinese)
- [3] 帖志成, 梁发云, 黄伟莉, 等. 嵌入式设备立体图像显示技术研究[J]. 液晶与显示, 2013, 28(1): 71-75.
Tie Z C, Liang F Y, Huang W Li, et al. Stereoscopic display based on embedded system [J]. *Chinese Journal of Liquid Crystals and Displays*, 2013, 28(1): 71-75. (in Chinese)
- [4] Smolic A. 3D video and free viewpoint video-From capture to display [J]. *Pattern Recognition*, 2011, (44) 9: 1958-1968.
- [5] Aksay A, Pehlivan S, Kurutepe K, et al. End-to-end stereoscopic video streaming with content-adaptive rate and format control [J]. *Signal Processing: Image Communication*, 2007, 22(2): 157-168.
- [6] Ryu S, Sohn K. Depth-based direct mode for multiview video coding [J]. *Signal Processing: Image Communication*, 2012, (27) 6: 571-578.
- [7] 张挺飞, 樊永生, 孙凌云. 基于 FPGA+ARM 的智能图像门控系统[J]. 电视技术, 2012, 36(17): 156-158.
Zhang T F, Fan Y S, Sun L Y. Intelligent door control system based on FPGA + ARM [J]. *Video Engineering*, 2012, 36(17): 156-158. (in Chinese)
- [8] 吴禄慎, 任丹. 面外“moire”计算机图像处理技术的研究[J]. 南昌大学学报: 工科版, 2000, 12(22): 1-5.
Wu L S, Ren D. Investigation of computer image processing technology on out of plane moire method [J]. *Journal of Nanchang University: Engineering & Technology Edition*, 2000, 12(22): 1-5. (in Chinese)
- [9] 吴君钦, 宋健, 刘昊. 基于 S3C6410 和 ADV7180 的嵌入式视频采集系统设计与实现[J]. 计算机工程科学, 2012, 34(12): 115-119.
Wu J Q, Song J, Liu H. Design and implementation of embedded video capture system based on ADV7180 and S3C6410 [J]. *Computer Engineering and Science*, 2012, 34(12): 115-119. (in Chinese)
- [10] 吴继华, 蔡海宁, 王诚. Altera FPGA/CPLD 设计(高级篇)[M]. 北京: 人民邮电出版社, 2011.
Wu J H, Cai H N, Wang C. *Altera FPGA/CPLD Design (Advanced Piece)* [M]. Beijing: Posts & Telecom Press, 2011. (in Chinese)
- [11] 梁发云, 邓善熙, 杨永跃. 裸眼立体显示液晶屏的光学结构及设计[J]. 液晶与显示, 2005, 20(6): 544-548.
Liang F Y, Deng S X, Yang Y Y. Optical structure and designing of nakedness-eye stereoscopic LCD panel [J]. *Chinese Journal of Liquid Crystals and Displays*, 2005, 20(6): 544-548. (in Chinese)
- [12] 王鸣浩, 吴小霞. 基于 FPGA 的通用液晶显示控制器的设计和实现[J]. 液晶与显示, 2012, 27(1): 87-92.
Wang M H, Wu X X. Design and realization of general LCD controller based on FPGA [J]. *Chinese Journal of Liquid Crystals and Displays*, 2012, 27(1): 87-92. (in Chinese)

作者简介: 梁发云(1970—), 男, 安徽肥东人, 博士, 副教授, 主要从事智能仪器、立体显示等方面的研究。E-mail: hehuincu@sina.com

向辉(1985—), 男, 四川蓬安人, 硕士研究生, 主要研究方向为微电子技术、光电显示技术。E-mail: hehuincu@sina.com