

文章编号:1007-2780(2014)03-0355-06

薄膜晶体管透明电极铟锡氧化物雾状不良的分析研究

王守坤*, 郭总杰, 袁剑峰, 林承武, 邵喜斌
(北京京东方显示技术有限公司, 北京 100176)

摘要:对 FFS-TFT 制作工艺中,与氮化硅膜层接触的透明电极 ITO 发生的雾状不良进行分析研究。通过扫描电子显微镜、宏观/微观显微镜和背光源测试设备对样品进行分析。结果显示接触层的等离子体界面处理对 ITO 的透过率和膜质特性有较大影响,可导致严重的雾状不良发生和刻蚀工艺中的膜层下端过度刻蚀的问题。通过在透明电极 ITO 上面沉积微薄的过渡缓冲膜层,并优化界面等离子体处理条件,可以改善雾状不良。

关键词:铟锡氧化物;薄雾不良;边缘场开关薄膜晶体管;等离子体化学气相沉积;氮化硅膜;透过率

中图分类号: **文献标识码:**A **doi:**10.3788/JYXS20142903.0355

Analysis and improvement of haze Mura on Indium-Tin-Oxide thin film transistor electrode

WANG Shou-kun*, GUO Zong-jie, YUAN Jian-feng, LIN Cheng-wu, SHAO Xi-bin

(Process Development Department, BOE Display Technology Co. Ltd, Beijing 100176, China)

Abstract: Silicon nitride thin films (SiN_x) were deposited on the transparent conductive indium-tin-oxide (ITO) films by plasma enhanced chemical vapor deposition (PECVD), and was used in fabricating the fringe field switching thin film transistors. The defect of haze mura on the ITO films were studied. The obtained samples were characterized by scanning electron microscopy (SEM), Macro Scope/Micro Scope inspection system (M/M) and BLU Electro-optical Measure System. The result showed that the SiN_x film surface plasma treatment played an important role in ITO transparence and film character, which can cause haze mura and undercut issue about dry etch process. The defect of haze mura can be improved by deposited thinner SiN_x buffer layer and optimized surface plasma treatment.

Key words: indium-tin-oxide; haze mura; FFS-TFT; PECVD; silicon nitride thin films; transmittance

1 引言

目前,液晶显示(LCD)以其低功耗、薄体积、高清晰等优点,展示出强劲的发展趋势,被广泛应用于从手机到大尺寸电视的各种显示领域^[1-3]。

但是 TFT-LCD 需要背光模块为其提供显示光源,这就要求液晶盒特别是 TFT 基板的具有高透过率,否则会对 LCD 的显示亮度和对比度产生不良影响^[4-5]。

边缘场开关薄膜晶体管(fringe field switching thin film transistor, FFS-TFT)技术,就是

收稿日期:2013-09-09;修订日期:2013-10-12.

* 通信联系人, E-mail: wangshoukun@boe.com.cn

为提高透过率、对比度和亮度而开发的一种广视角显示技术,其原理是利用同一平面内像素电极产生的边缘电场使液晶分子在平面内旋转,提高液晶显示的视角^[6-7]。制成一般通过 5 次光刻工艺:通过第一次工艺形成栅极金属层(gate layer);通过第二光刻形成有源半导体层、源/漏金属电极和数据线($g\text{-SiN}_x$, $a\text{-Si}\&\text{SD layer}$);通过第三次光刻形成透明像素电极(1st ITO layer);通过第四次光刻形成沟道绝缘层(PVX layer);通过第五次光刻形成公共透明电极 ITO。公共电极的材料为透明金属氧化物 ITO,沟道绝缘层(PVX layer)为 SiN_x ,通过 PECVD(等离子增强型化学气相沉积)设备直接覆盖在透明像素电极之上^[8]。但是,在沟道绝缘层的沉积过程中,与氮化硅膜层接触的透明电极 ITO 通常会发生雾状不良,导致透过率下降,影响产品性能。本文就针对此种不良进行讨论分析,并给出建议。

2 实 验

2.1 样品制备及反应机理

实验设备采用射频频率为 13.56 MHz 的 PECVD 系统,温度为 290 °C。反应气体为 NH_3 、 SiH_4 和 N_2 ,在完成第三次光刻形成透明像素电极的玻璃基板上沉积 SiN_x 薄膜。玻璃基板为 2 500 mm×2 200 mm 的超薄玻璃基板,等离子区功率为 3 kW 至 22 kW。反应腔的气压为 159~320 Pa,电极间的距离为 17~25 mm。

传统的工艺条件,在沟道绝缘层(PVX layer) SiN_x 进行沉积之前,通常进行沟道的等离子体界面处理,可达到清扫沟道和 TFT 特性提升的目的,但是这样就会在 FFS-TFT 透明电极 ITO 上面发生雾状的不良。即使不进行等离子体界面处理,直接进行沟道绝缘层高速沉积工艺,也会产生雾状不良^[9]。图 1 为 FFS-TFT 结构截面示意图。

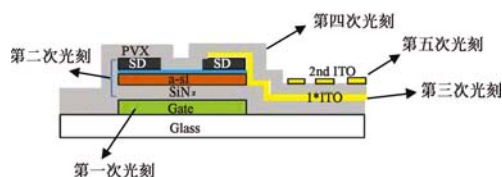


图 1 TFT 结构截面图

Fig. 1 Cross-sectional view of TFT

为了解决雾状不良,可以在透明导电金属 ITO 薄膜上面使用低流量 SiH_4 沉积薄层氮化硅作为缓冲层(buffer layer),然后使用高流量的 SiH_4 再高速沉积氮化硅薄膜,这样不仅解决了薄雾状不良,同时可以满足生产节拍的需求^[9]。本文主要从缓冲层的厚度和膜层界面的等离子体方面进行测试分析,实验的条件如表 1 所示(缓冲层 SiH_4 : 高速沉积层 $\text{SiH}_4=1:10$)。

表 1 样品测试条件

Tab. 1 Sample test condition

样品	实验条件	表征方式
A	完成三次光刻 H ₂ plasma (21 kW) PVX layer	M/M, SEM, Tr.
B	完成三次光刻 Buffer layer (6 nm)+H ₂ plasma(3 kW) PVX layer	M/M, SEM, Tr.
C	完成三次光刻 Buffer layer (12 nm) PVX layer	M/M, SEM, Tr.
D	完成三次光刻 Buffer layer (18 nm)+N ₂ plasma(3 kW) PVX layer	M/M, SEM, Tr.
E	完成三次光刻 N ₂ plasma(9kW) + Buffer layer (6 nm) PVX layer	M/M, SEM, Tr.
F	完成三次光刻 Buffer layer (6 nm)+H ₂ plasma(21 kW) PVX layer	M/M, SEM, Tr.

2.2 分析测试

SEM (scanning electron microscope): 扫描式电子显微镜,利用此设备可对样品进行高倍率的表面形貌和截面形貌分析。测试原理为发射高速电子轰击物质表面,被激发的区域将产生二次电子、俄歇电子、特征 X 射线和连续谱 X 射线、背散射电子、透射电子等粒子,利用电子和物质的相互作用,可获取被测样品本身的各种物理、化学性质的信息,如形貌、组成、晶体结构、电子结构和内部电场或磁场等等。

Macro Scope/Micro Scope inspection system (M/M): 宏观/微观显微镜,为光学测试设备。利用 Macro 可肉眼宏观检查玻璃基板表面上的斑点和缺陷;Micro 检查适用于通过高倍率(放大倍数有×5,×10,×20,×50,×100)下玻璃基板每层的图形的缺陷。

BLU Electro-optical Measure System;可利用此设备进行透明样品的透过率(transmittance, Tr.)测试。测试方法为模拟正常工作时背光源的透射光强,然后将透过的光强数据进行收集,与初始入射光强进行比较,得出样品的透过率。

3 实验测试结果

3.1 M/M&SEM 测试结果

图2为 SiN_x 薄膜沉积之前进行 H_2 等离子体处理的样品A,在显微镜不同放大倍数($\times 5$, $\times 10$, $\times 20$, $\times 100$)的测试结果;图3为正常未发生雾状不良的样品测试结果。从图2和图3的测试结果对比可知,在ITO薄膜上面,沉积 SiN_x 薄膜之前,如果使用 H_2 等离子体处理,薄膜会变的非常粗糙,表面呈现出密集的小黑点。

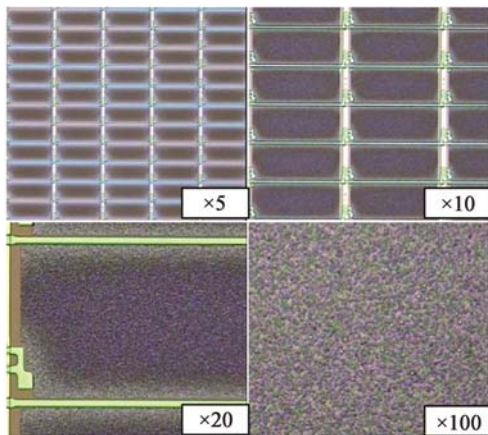


图2 样品A M/M测试结果
Fig. 2 Sample A M/M test result

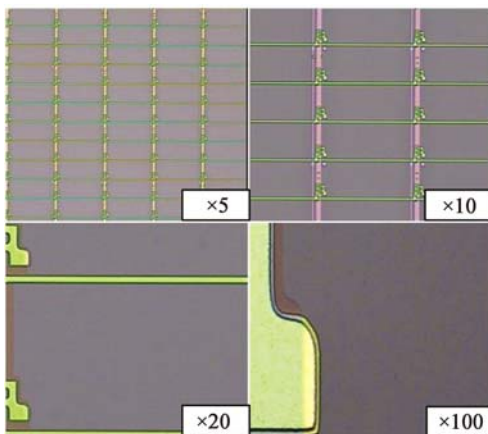


图3 正常样品 MM 测试结果
Fig. 3 No haze defect sample M/M test result

图4为样品A(进行 H_2 等离子体处理)的SEM测试结果,其中,4-1,4-2为SEM俯视图,4-3,4-4为SEM截面图,从SEM的俯视图可知, SiN_x 薄膜的表面有很多密集球状小突起;从截面图可以发现,ITO薄膜和 SiN_x 薄膜的相接触的界面有很多空洞和突起,并且 SiN_x 薄膜的表面凹凸不平,粗糙度很大。

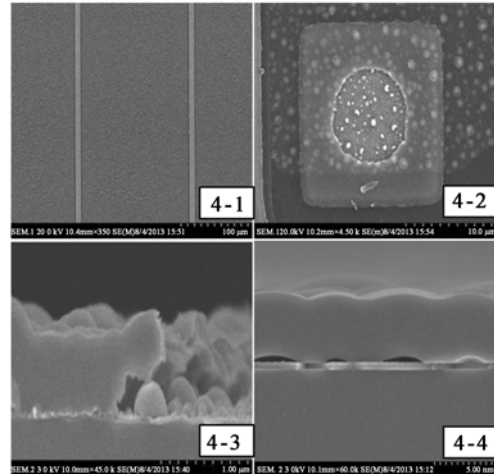


图4 样品A SEM测试结果
Fig. 4 Sample A SEM test result

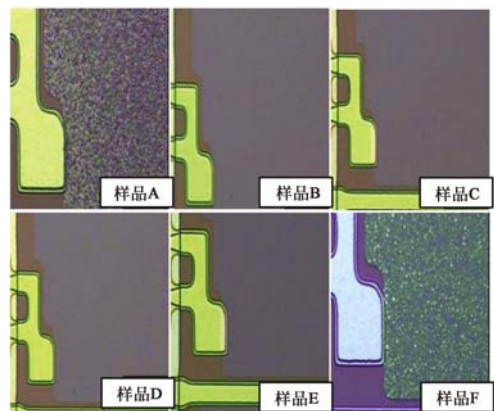


图5 不同实验条件测试样品 MM 测试结果
Fig. 5 Samples M/M test result

图5为各个测试条件的M/M测试结果。结果显示,样品(A,F)表面很粗糙;其他样品表面正常。分析可知,ITO薄膜的表面分别进行6,12和18 nm缓冲层的沉积,都未发现雾状不良;而且在缓冲层(6 nm)沉积之前,先进行 N_2 等离子体处理,也未发现雾状不良;然而,在缓冲层(6 nm)之后,进行高功率的 H_2 等离子体处理,会出现密集的小突起, SiN_x 薄膜的表面极其粗糙,可知,发

生了雾状不良;而缓冲层(18 nm)之后进行低功率 H_2 等离子体处理,也不会发生雾状不良。

图 6 为 SiN_x 薄膜过孔 SEM 截面测试结果,从结果可知,样品(A,B,D,F)发生膜层下端刻蚀倒角;样品(C,E)过孔刻蚀正常。即 ITO 膜层表面进行 H_2 等离子体界面处理,或者缓冲膜层沉积工艺后进行 H_2 或 N_2 等离子体界面处理,即使功率很小,也会在过孔刻蚀工艺过程中,发生膜层下端刻蚀倒角(undercut)的不良现象;而在缓冲层(6 nm)沉积之前,先进行 N_2 等离子体处理,未发现刻蚀倒角的不良。

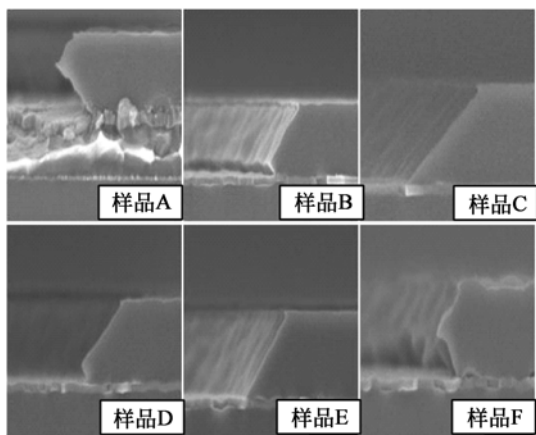


图 6 样品过孔 SEM 界面测试结果

Fig. 6 Sample via hole SEM test result

3.2 透过率测试分析

表 2 和图 7 分别为样品的透过率测试数据和分析图表。

表 2 透过率测试数据

Tab. 2 Sample transmittance test

Item	Center(Lum.)	Transmittance/%
BLU		5791
样品 A	1 643	28.37
样品 B	4 569	78.90
样品 C	4 713	81.38
样品 D	4 709	81.32
样品 E	4 699	81.14
样品 F	3 771	65.12

表 2 为样品的透过率测试数据,图 7 为透过率数据分析图。从分析可知,在 SiN_x 薄膜沉积的前后,如果进行高功率 H_2 等离子体的界面的处理,会降低透过率;然而,在 SiN_x 薄膜沉积前后进行 N_2 等离子体处理,不会影响透过率;并且在 SiN_x 薄膜后进行较低功率 H_2 的处理,对透过率也没有太大影响。

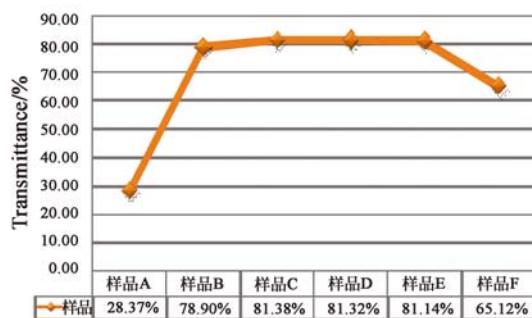
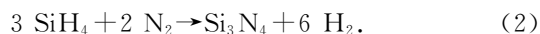


图 7 样品透过率测试结果分析

Fig. 7 Sample transmittance test analysis

4 讨论和分析

PECVD 方法沉积 SiN_x 薄膜时,反应气体通过许多小孔组成的扩散口均匀地流入设备反应腔中,此系统中沉积绝缘层(SiN_x)所发生的主要反应^[10]:



从反应式可知, SiH_4 在等离子体条件下会裂解出大量的具有很强还原性的 H^+ ^[11]。如果进行高速 SiN_x 薄膜沉积或者在 ITO 薄膜的表面直接进行 H_2 等离子体处理,大量 H^+ 就会置换出 ITO 薄膜(主要成分 In_2O_3)的 In,使之析出在 ITO 薄膜表面和扩散到 SiN_x 薄膜中,ITO 薄膜与 SiN_x 薄膜的界面变得粗糙(如图 4)。当光照射在这些析出的金属 In 原子上时,就会发生散射和反射,从而降低光线的透过率,使 ITO 表面显现出不均匀性雾状不良。如果在沉积 SiN_x 薄膜之前,使用 H_2 等离子体处理,In 原子析出会更加严重,表现为密集小黑点的不良现象,透过率会极差(如图 3)^[9]。

通过本文测试,可以发现在高速沉积之前,进行微薄的缓冲层沉积,可以解决雾状不良。考虑到生产节拍,缓冲层厚度应该尽量降低,6 nm 的厚度可以达到防止雾状不良的目的;如果缓冲膜层工艺后面进行 N_2 或者 H_2 等离子体界面处理,即使功率很小,也会发生膜层下端刻蚀倒角,因为缓冲膜层经过等离子体处理后,膜层会变的更加疏松,这样,缓冲膜层在刻蚀过程中,相对于上面的膜层刻蚀速率就会加快,从而会发生刻蚀倒角

的不良;缓冲膜层工艺后面的等离子体功率加大,等离子体就会击穿缓冲膜层,到达透明电极ITO,而会引起雾状不良。所以要防止雾状不良,应该在高速沉积 SiN_x 膜层之前,先有微薄的较致密的缓冲层沉积,并且在沉积前后,尽量避免等离子体的处理,如若要进行沟道清扫,可以选用低功率的 N_2 等离子处理,而非 H_2 等离子体。

5 结 论

通过实验分析可知,在ITO薄膜上高速沉积

SiN_x 薄膜之前,可以先进行6 nm的微薄厚度的致密缓冲层的沉积,即可达到防止雾状不良,又可满足生产节拍的要求;而 SiN_x 薄膜之前的 H_2 等离子体界面处理,会引起严重的雾状不良,沉积后进行等离子体(H_2 或者 N_2)处理会引起过孔的下端膜层刻蚀过快的倒角不良,所以尽量避免在沉积前后进行等离子体处理。综上所述,通过上述参数调整,可以改善玻璃基板的透过率和膜质特性,提高产品性能。

参 考 文 献:

- [1] 邵喜斌. 液晶显示技术的最新进展[J]. 液晶与显示, 2000, 15(3): 163-170.
Shao X B. Recent progress of liquid crystal display technology [J]. *Chinese Journal of Liquid Crystals and Displays*, 2000, 15(3): 163-170. (in Chinese)
- [2] 黄锡珉. 平板显示技术的发展[J]. 液晶与显示, 2002, 17(5): 317-322.
Huang X M. Progress of flat panel display [J]. *Chinese Journal of Liquid Crystals and Displays*, 2002, 17(5): 317-322. (in Chinese)
- [3] 童林凤. 2012年后的平板显示世界[J]. 现代显示, 2007(7): 6-16.
Tong L S. Flat panel displays after 2012 [J]. *Advanced Display*, 2007(7): 6-16. (in Chinese)
- [4] 王文根, 李瑛, 王秀如, 等. 大尺寸 TFT-LCD 的 LED 背光技术[J]. 现代显示, 2006(8): 59-63.
Wang W G, Li Y, Wang X R, et al. Technologies of LED Backlight for Large-Side-TFT-LCD [J]. *Advanced Display*, 2006(8): 59-63. (in Chinese)
- [5] 季旭东. LCD 背光源产品的新发展[J]. 液晶与显示, 2002, 17(2): 119-127.
Ji X D. New development of LCDs backlight [J]. *Chinese Journal of Liquid Crystals and Displays*, 2002, 17(2): 119-127. (in Chinese)
- [6] Lee S H, Lee S M, Kim H Y, et al. 18. 1" Ultra-FFS TFT-LCD with super image quality and fast response time [C]//SID01 DIGEST, 2001: 484-487.
- [7] Lee S H, Lee S L, Kim H Y, et al. Electro-optic characteristics and switching principle of a nematic liquid crystal cell controlled by fringe-field switching [J]. *Appl. Phys. Lett.*, 1998, 73 (20) : 2881-2883.
- [8] 谢振宇, 龙春平, 邓朝勇, 等. 非晶硅 TFT 栅界面层氮化硅薄膜性能的研究[J]. 真空科学与技术学报, 2007, 27 (4): 341-345.
Xie Z Y, Long C P, Deng C Y, et al. Interfacial structures and properties of SiN layer in a-Si thin film transistors [J]. *Chinese Journal of Vacuum Science and Technology*, 2007, 27(4): 341-345. (in Chinese)
- [9] 刘翔, 薛建设, 周伟峰, 等. 改善沉积氮化硅薄膜对 FFS-TFT 透明电极 ITO 影响的研究[J]. 真空科学与技术学报, 2012, 32(1): 36-38.
Liu X, Xue J S, Zhou W F, et al. SiN_x buffer layer and transparence improvement of Indium-Tin-Oxide electrode [J]. *Chinese Journal of Vacuum Science and Technology*, 2012, 32(1): 36-38. (in Chinese)
- [10] 王守坤, 孙亮, 郝昭慧, 等. 基板支撑梢对 TFT 栅界面 SiN_x 和 a-Si 成膜特性的影响[J]. 液晶与显示, 2012, 27(5): 613-617.

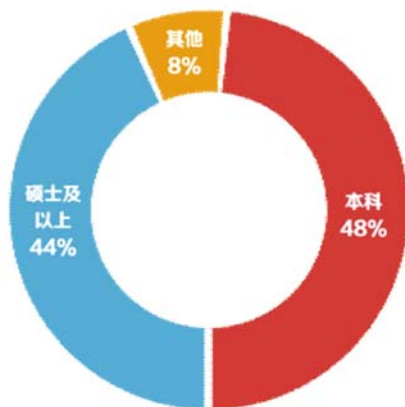
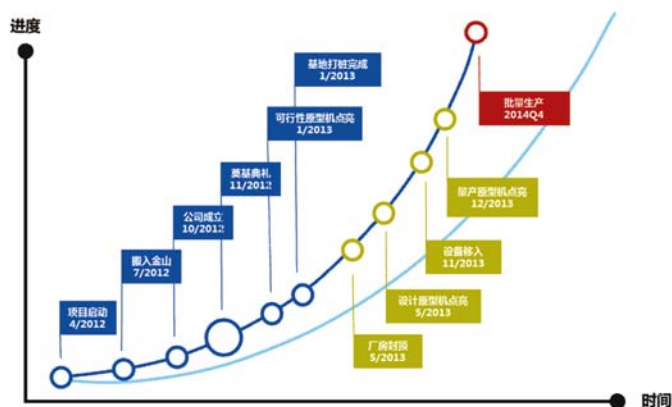
Wang S K, Sun L, Hao Z H, *et al.* Effect of PECVD pin on the SiNx and a-Si layer of thin film transistor [J]. *Chinese Journal of Liquid Crystals and Displays*, 2012, 27(5): 613-617. (in Chinese)

- [11] Misako Y, Hiroshi N Y, Makoto, *et al.* Modification effect of a-Si_{1-x}N_x:H surface by hydrogen radicals [J]. *J Appl. Phys.*, 1995, B34(2): 791-795.

作者简介:王守坤(1982-),男,山东潍坊人,硕士研究生,高级研究员,主要从事 TFT-LCD 工艺的研究。E-mail: wangshoukun@boe.com.cn

上海和辉光电有限公司

和辉光电成立于 2012 年 10 月,是由上海市政府和金山区政府共同投资的上海市战略性新兴产业重点项目。公司专注于中小尺寸 AMOLED 显示屏量产和下一代显示技术的研发。一期投资总额 60 亿人民币,前期项目于 2012 年 11 月破土动工,预计 2014 年第四季度开始批量生产,建成后将成为国内第一条、设备最完善、技术最先进的第 4.5 代低温多晶硅(LTPS)AMOLED 量产线,率先在 AMOLED 量产工艺领域取得突破。



教育背景

技术团队中拥有硕士以上学历的员工占 44%

地址:上海市金山区九工路 1568 号

邮编:201506

电话:138-168-40495(于涛)

邮箱:barry516@163.com