

文章编号: 1007-2780(2013)04-0539-08

TFT-LCD 横向线状未确认 Mura 分析及改善研究

徐 伟^{1,2}, 彭毅雯^{1,3}, 雷有华^{1*}, 邱海军⁴

(1. 清华大学 电子工程系, 北京 100084, E-mail: leiyh@mail. tsinghua. edu. cn;

2. 北京京东方显示技术有限公司 客户服务部, 北京 100176;

3. 京东方科技集团股份有限公司 Module 材料企划部, 北京 100176;

4. 京东方科技集团股份有限公司 TV 部, 北京 100176)

摘 要: 研究了产品开发过程中新出现的一种原因未知的横向线状 Mura 问题。通过分析和改善研究表明, Gate Fan-out 区域栅极线金属交替布线设计中不同金属层线电阻差异是导致横向线状未确认 Mura 发生的主要原因; 通过变更栅极线金属层厚度及材料, 以降低整体电阻和不同金属层线电阻差异可以解决此种不良现象; 并通过试验论证此方法的量产可行性。

关 键 词: 横向线状 Mura; 扇形区域; 栅极线金属层交替布线

中图分类号: TN87

文献标识码: A

DOI: 10. 3788/YJYXS20132804. 0539

Analysis and Improvement of TFT-LCD Horizontal Line Unknown Mura

XU Wei^{1,2}, PENG Yi-wen^{1,3}, LEI You-hua^{1*}, QIU Hai-jun⁴

(1. Department of Electronic Engineering, Tsinghua University,

Beijing 100084, China, E-mail: leiyh@mail. tsinghua. edu. cn;

2. CS Department of Beijing BOE Display Technology Co., Ltd., Beijing 100176, China;

3. Module Material Planning Department of BOE Technology Group Co., Ltd., Beijing 100176, China;

4. TV BU of BOE Technology Group Co., Ltd., Beijing 100176, China)

Abstract: A new unknown horizontal line Mura which happened in a new product development has been studied. Through analysis and improvement study, it was found that Fan-out area Gate-Line metal resistance difference of different layer in alternate layout design is the main reason for this unknown Mura defect. The experimental results show that this defect can be solved by changing the material and thickness of Gate-Line layer, and the feasibility of mass production was demonstrated through experimentation.

Key words: horizontal line Mura; fan-out area; gate-line layer alternate layout design

1 引 言

当今信息社会高速发展, 液晶显示器已经深入人民日常社会生活的各个方面, 从小尺寸的智能手机、数码相机、DV、平板电脑, 中尺寸的笔记本电脑、台式机电脑, 到大尺寸的家用电视和室外

影视墙等。另一方面, 随着人们对液晶显示技术的更多了解, 消费者对液晶显示面板画面品质的要求也在不断提高。因此对液晶面板的设计、生产和制造也提出了更高的要求, 同时液晶面板厂内对不良现象的检查也变得越来越严格^[1]。而 Mura 是一种非常影响液晶显示面板画面品质的

收稿日期: 2012-12-20; 修订日期: 2013-01-30

作者简介: 徐伟(1981—), 男, 山东新泰人, 硕士研究生, 工程师, 主要从事 TFT-LCD 产品的售后技术支持工作。

* 通信联系人, E-mail: leiyh@mail. tsinghua. edu. cn

不良现象,主要表现为有效显示区域内亮度或者颜色显示不均匀^[2-8]。在实际 TFT-LCD 液晶面板设计生产中,有很多过去未曾发现或难以明确的新型 Mura,其具体产生原因多种多样,需要具体情况具体分析及改善。

另外,最近以 iPhone、Galaxy Note 为代表的智能手机和以 iPad、Galaxy Tab、Surface 为代表的平板电脑等大量新应用,TFT-LCD 以其轻、薄、节能等特点进一步扩大了其在显示领域的优势^[9-13],同时更推动了 TFT-LCD 向轻薄化、低功耗、高分辨率方向的发展。这些更高画面品质要求促使液晶面板厂商进一步提升技术并开发高技术规格的产品,因而致使在 TFT-LCD 面板开发生产过程中不断产生新的 Mura 不良现象。本文研究对象横向线状未确认 Mura 就是一种 TFT-LCD 高分辨率产品开发过程中新出现的原因未知的 Mura 问题。本文通过对此不良现象的测试和分析讨论了其产生的原因;同时通过对不良现象发生机理的深入分析,设计一种通过变更栅极(Gate)线金属层厚度及材料的方案来解决此问题;并通过试验验证改善方案的可行性。

2 实 验

2.1 不良现象

在显示同一灰度或者单色画面时,在 TFT-LCD 平板栅极线方向上有间隔亮暗条纹现象如图 1。

肉眼以及显微镜下确认间隔亮暗条纹的具体位置,发现难以确定其具体坐标,并且远离驱动 IC 的区域现象较重。

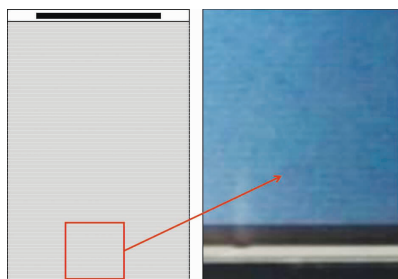


图 1 横向线状未确认 Mura

Fig. 1 Horizontal line unknown mura

2.2 原因分析

从不良现象上看,该横向线状 Mura 呈水平间隔亮暗条纹,且条纹与横向栅极线方向一致,因此怀疑与栅极线信号延迟有关。而该产品栅极线

采用双层金属交替布线设计如图 2,因此需要确认两层不同金属栅极线的信号延迟。

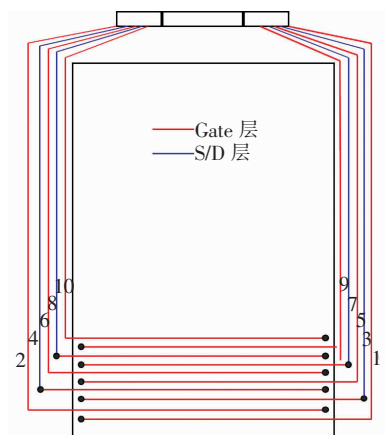


图 2 栅极线交替布线设计

Fig. 2 Gate line alternate layout design

使用示波器对不良现象严重产品和合格产品测量栅极线信号延迟发现,不良现象严重的样品不同层金属栅极线信号 RC (延迟 Delay) 差异较大,而合格产品不同层金属栅极线信号 RC Delay 基本无差异如图 3,因此横向线状未确认 Mura 的发生应与栅极线信号 RC Delay 有关。

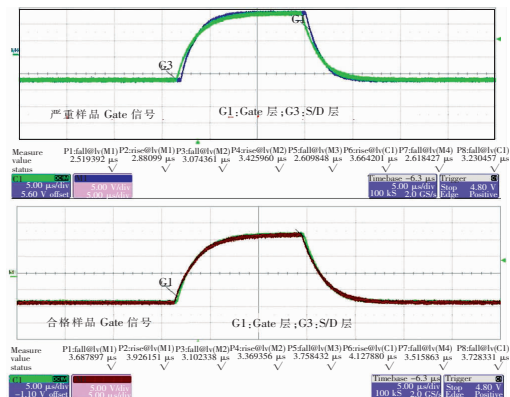


图 3 不良现象严重样品与合格样品栅极线 RC 延迟对比

Fig. 3 Gate Line RC delay comparison between OK and NG sample

一般导致栅极线信号延迟的原因较多,下面将对几个相关项目进行详细分析,以确定横向线状未确认 Mura 产生的主要原因。

2.2.1 电路参数

通过变更帧频来测试帧频是否与横向线状 Mura 有关。将帧频从 42 Hz 变更到 70 Hz 发现,横向线状 Mura 现象的程度没有变化,因此应与帧频无关。

对比两种 IC 来验证横向线状 Mura 的发生是否与 IC 有直接关系。分别将使用两种 IC (ILI9486 和 HX8357C) 的严重不良产品点亮确认发现,横向线状 Mura 现象的程度没有变化,因此应与 IC 无关。

调整像素 TFT 三极管的开启(V_{gh})和关断电压(V_{gl})来验证横向线状 Mura 与 V_{gh} 和 V_{gl} 之间的关系(表 1)。从试验结果来看, V_{gh} 变化对横向线状 Mura 严重程度基本没有影响;而 V_{gl} 电压越小 Mura 程度越轻微。

表 1 V_{gh}/V_{gl} 参数调整试验结果

Table 1 Adjustment test result of V_{gh}/V_{gl} parameters

Split	V_{gh}/V	V_{gl}/V	Mura
1	11.2	-8.4	重
2	11.2	-11.2	重
3	14	-8.4	重
4	14	-11.2	重
5	14	-14	轻
6	16.8	-8.4	重
7	16.8	-11.2	重
8	16.8	-14	轻

2.2.2 栅极线电阻

除了电路参数外,栅极线电阻是影响栅极线信号 RC Delay 的重要因素。

对不良现象严重样品和合格样品进行栅极线电阻测试,测试数据如图 4 所示。从测试数据上可知,不同栅极线电阻差异较小时横向线状 Mura 程度非常轻微;而不同栅极线电阻波动越大时

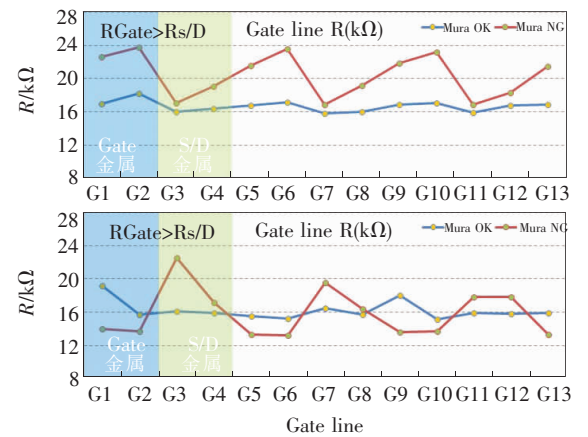


图 4 不同栅极线电阻对比

Fig. 4 Different gate line resistance comparison

Mura 程度越重。

从上述不同栅极线电阻波动数据可知,造成不同栅极线电阻波动异常的原因主要是金属交替布线设计时不同金属层栅极线电阻差异,因此需要测试一下不同金属层栅极线电阻对比如图 5。从栅极线交替布线的电阻平均值差异的趋势可以看出,两层金属电阻差异大于 4 kΩ 时 Mura 现象较严重,电阻差异小于 2 kΩ 的 Mura 现象较轻微,即横向线状 Mura 主要与 Gate Fan-out 区不同金属层的电阻差异有关。

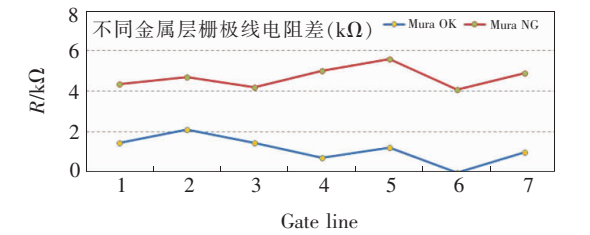


图 5 不同金属层栅极线电阻均值差异 (Gate vs. S/D)

Fig. 5 Average resistance different between gate metal line and S/D metal line

2.2.3 发生机理

通过前面各种因素的分析,栅极线交替布线设计中不同金属层栅极线电阻差异是导致横向线状 Mura 的主要原因。

然而产品开发时 Gate 及 S/D 层所用金属均是 Mo 220 nm,其所沉积的栅极线电阻应该差异不大,但实际产品制作时,不同金属沉积设备、靶材寿命差异和设备随机波动导致了最后的不同金属层栅极线电阻差异较大,进而造成了横向线状 Mura 的发生。

因此横向线状未确认 Mura 不良现象产生的机理是:

- (1) 设备、靶材差异及工艺波动致使不同金属层栅极线电阻存在差异,从而导致不同金属层有不同的 RC 负载,即不同的栅极信号上升/下降时间如图 6;
- (2) 不同的栅极信号上升/下降时间导致不同金属层的 ΔV_p ,进而导致不同栅极线像素电压不同,从而不同栅极线像素显示灰度有差异,即横向线状未确认 Mura 发生。

因此,在工艺设备及靶材无法进行优化变更的条件下,变更金属层厚度和金属材料来降低整体栅极线电阻和交替布线电阻差异的方法将是我

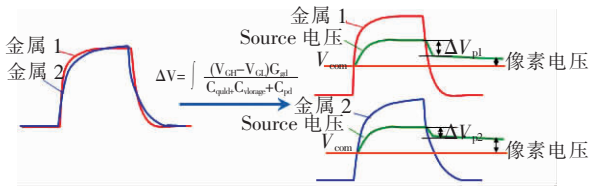


图 6 不同金属层栅极线 RC 负载对比
Fig. 6 Gate line RC loading comparison between different metal layer

们改善该横向线状未确认 Mura 的研究方向。

3 改善措施

针对导致横向线状 Mura 产生的不同金属层栅极线电阻差异,要从整体降低线电阻和降低不同层线电阻差异两个方面考虑进行改善实验。从整体降低线电阻方面考虑,需要变更栅极层金属材料或者增加金属层厚度;而从降低线电阻差异方面考虑,需要对 S/D 层同样进行变更确认。通过不同 Split EN 试验,在目前量产工艺和设备条件下,找到最合适的金属材料 and 厚度参数。

3.1 第一次改善试验

在第一次改善试验中,我们主要在前述分析

表 3 1st EN Split 组合
Table 3 1st EN Split configuration

Split	Gate Metal/ nm	Data Metal/ nm	Gate line R/kΩ		R Difference/%
			Gate Fan-out	Data Fan-out	
1	Al/Mo (260/80)	Mo (220)	5.02	23.01	78.18
2	Al/Mo (260/80)	Mo (330)	5.02	13.81	63.65
3	AlNd/Mo (300/40)	Mo (220)	7.53	23.01	67.28
4	AlNd/Mo (300/40)	Mo (330)	7.53	13.81	45.47
MP	Mo (220)	Mo (220)	23.01	23.01	0

整体电阻均比目前 MP 整体电阻小; Split1 和 Split3 两层金属的线电阻差异很大,预计横向线状 Mura 会较严重。在 4 种 EN Split 面板制作中分别测量整张玻璃的 R_s 分布,并选择电阻差异最

结果的基础上,对现有的栅极及数据层所用金属或金属组合进行变更,形成不同的改善试验方案,并对各个改善试验方案制作 EN 样品,通过对样品的各方面评价来验证各个改善试验方案对横向线状未确认 Mura 现象的改善效果。

3.1.1 试验方案

考虑到目前工艺应对条件,栅极及数据层所用金属主要有 4 种,分别是 Al/Mo(260/80 nm)、AlNd/Mo(300/40 nm)、Mo(220 nm)和 Mo(330 nm),其金属层方块电阻如表 2 所示。

表 2 四种 Gate/SD 层金属方块电阻
Table 2 R_s of 4 type gate/SD metal

Metal/nm	$R_s/(\Omega/\square)$
Al/Mo(260/80)	0.12
AlNd/Mo(300/40)	0.18
Mo(220)	0.55
Mo(330)	0.33

因此根据表 2,制作出 4 种不同金属组合的 EN Split 试验方案如表 3 所示。

从表 3 数据中可以得知,4 个 Split 的栅极线

大和最小两个区域进行模组样品制作,其中 Split1和 Split3 由于差异太大,只选取差异最大区域如图 7 所示。

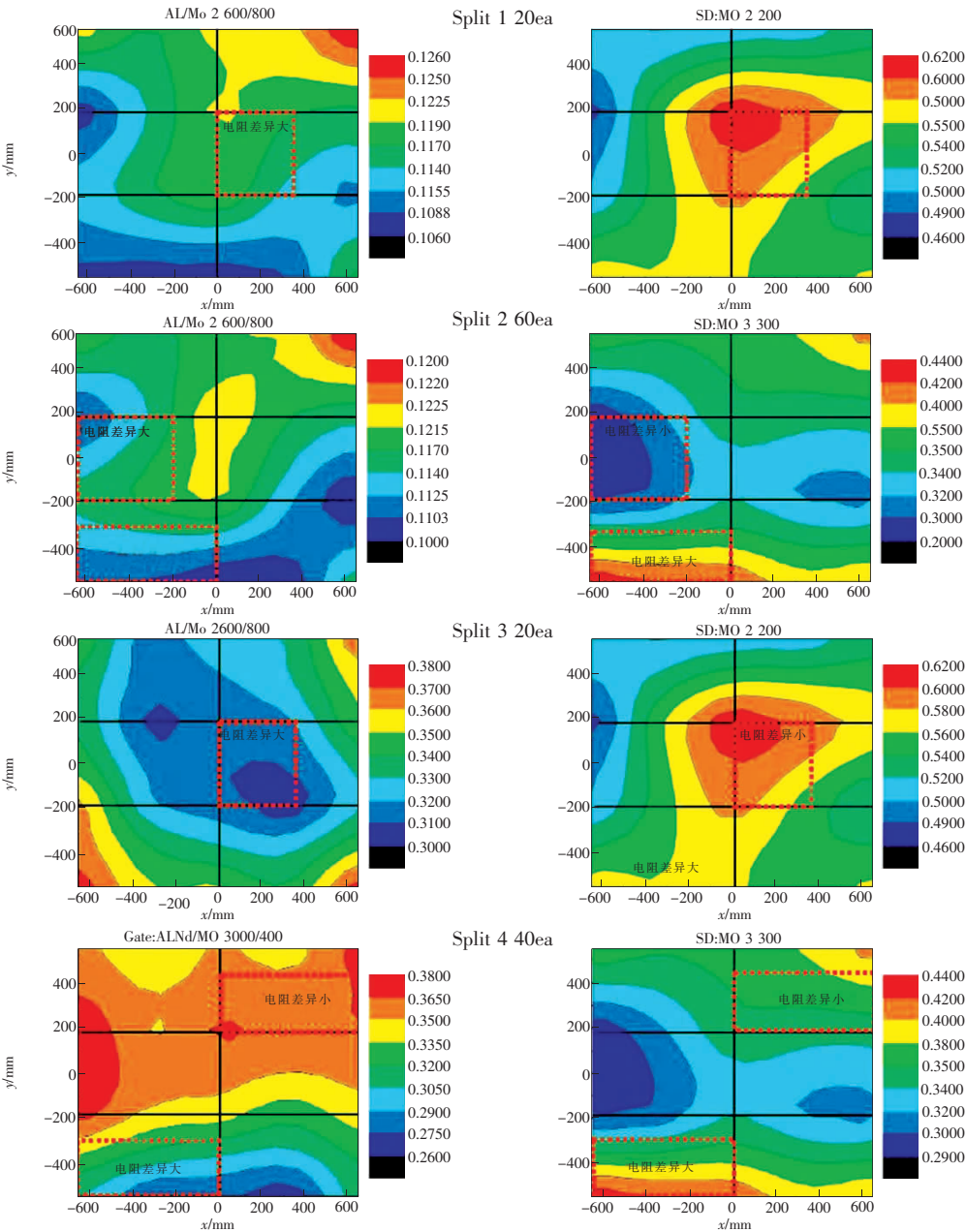


图 7 1st EN Split R_s 分布图及模组样品选择区域

Fig. 7 R_s Mapping of 1st EN split and module sample choosing area

3.1.2 试验结果及讨论

我们将横向线状未确认 Mura 的严重程度划分为 6 个级别,分别是 L0、L0.5、L1、L1.5、L2 和 L3,一般肉眼感觉 L1 及以下是可以接受的。对以上 4 种 EN Split 模组样品进行严重程度评价,结果如表 4 所示。

从以上数据可知,Split1 和 Split3 两层金属的线电阻差异太大,模组样品结果全部为 L3,较为严重,与预期相一致。Split2 可接受的良品比例大概在 35%,效果不好。Split4 两层金属的整

表 4 1st EN Split 试验结果								
Table 4 Results of 1st EN Split								
EN Split	电阻差异	L0	L0.5	L1	L1.5	L2	L3	有效模组
Split1	最大						20	20
Split2	最大			7	14	5	2	28
	最小	2	4	6	6	8		26
Split3	最大						20	20
Split4	最大	19	6	4				29
	最小	24	1					25

体电阻都偏小,差异也相对较小,横向线状未确认 Mura 改善效果相对最好但还需要进一步改善;另外 Split4 由于 Mo 330 nm 工艺均一性较差而发生了其他不良现象,需要继续检讨可行性。

另一方面,我们测量了各 Split 实际栅极线电阻值如图 8 所示,从图中可知栅极线电阻差异大

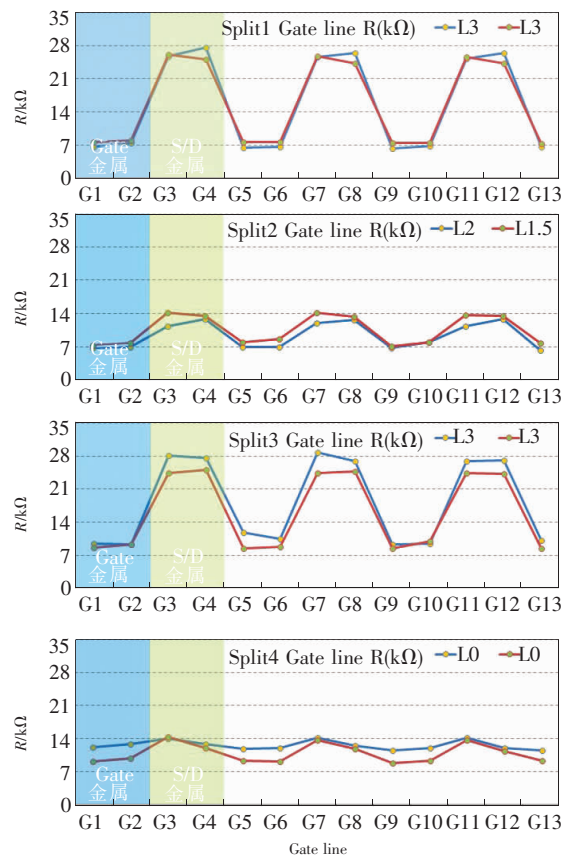


图 8 1st EN Split 实测栅极线电阻趋势

Fig. 8 Gate line resistance trend of 1st EN split

小与横向线状未确认 Mura 不良现象严重程度对应,各 EN Split 实测电阻与 R_s 趋势基本一致。

3.2 第二次改善试验

在第一次试验结果中,Split4 效果相对较好,但所用的金属 Mo 330 nm 工艺稳定性较差。因此第二次改善试验需要在第一次结果基础上对 Mo 330 nm 工艺进一步验证,并同时检讨其他改善实验方案,如 Gate/SD 均为 Mo 280 nm 工艺以及 SD 220/SD 330 nm 工艺时相应调整栅极金属厚度方案。

3.2.1 试验方案

采用 Mo 280 nm 工艺制作栅极和 S/D 层,及考虑 S/D 330 nm 和 S/D 220 nm 工艺交替布线栅极线电阻无差异而调整栅极层金属厚度,对应栅极层金属分别为 AlNd/Mo(160/40 nm)和 AlNd/ Mo (100/40 nm),其金属层方块电阻如表 5 所示。

详细第二次 EN Split 试验方案如表 6。

第二次试验中的 4 个 Split,除 Split1 栅极线整体电阻有 45.47% 的差异外,其他 Split 均无差异,因此在面板制作中测量整张玻璃的 R_s 分布,并选择电阻差异最大区域进行模组样品制作如图 9 所示。

表 5 三种 Gate/SD 层金属方块电阻

Table 5 R_s of 3 type gate/SD metal

Metal/nm	$R_s/(Ω/□)$
AlNd/Mo(160/80)	0.33
AlNd/Mo(100/40)	0.55
Mo(280)	0.43

表 6 2nd EN Split 组合

Table 6 2nd EN Split configuration

Split	Gate Metal/ nm	Data Metal/ nm	Gate line $R/kΩ$		R Difference/%
			Gate Fan-out	Data Fan-out	
1	AlNd/Mo(300/40)	Mo(330)	7.53	13.81	45.47
2	AlNd/Mo(160/40)	Mo(330)	13.81	13.81	0
3	AlNd/Mo(100/40)	Mo(220)	23.01	23.01	0
4	Mo(280)	Mo(280)	17.99	17.99	0

3.2.2 试验结果及讨论

对第二次试验中的 4 个 EN Split 模组样品进行横向线状未确认 Mura 严重程度评价,结果如表 7 所示。

从上述数据可知,Split2 和 4 改善效果很好,

Split3 较好;而 Split1 不好,与第一次试验结果相反,通过分析确认为此次 Split1 严重样品 S/D 金属层 CD 值偏小,为 Mo 330 nm S/D 刻蚀均一性不好导致部分区域 CD 过小。因此虽然 Split2 改善效果很好,但其 Mo 330 nm S/D 工艺均一性较

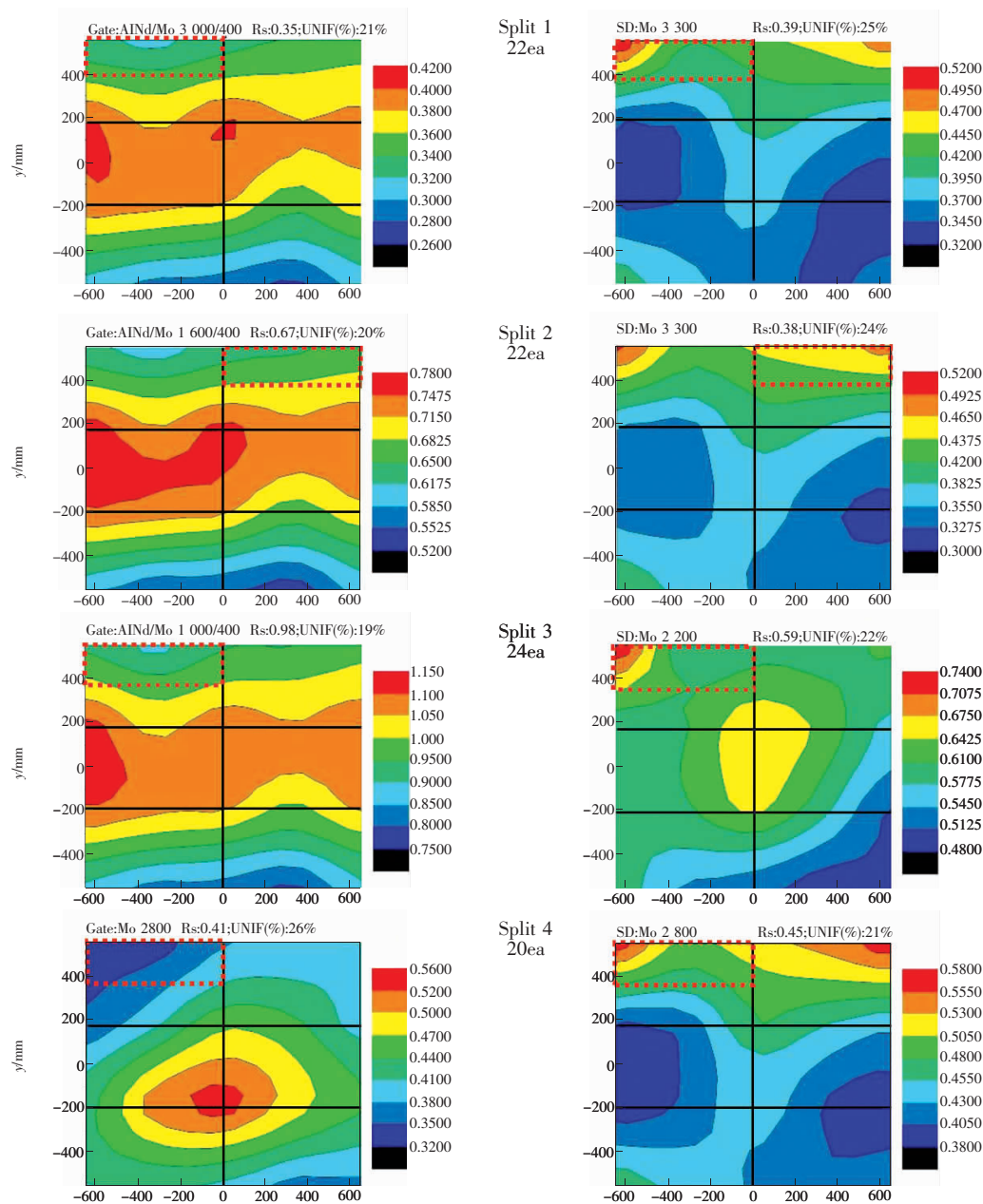


图 9 2nd EN Split R_s 分布图及模组样品选择区域

Fig. 9 R_s mapping of 2nd EN split and module sample choosing area

表 7 2nd EN Split 试验结果								
Table 7 Results of 2nd EN Split								
EN	电阻	L0	L0.5	L1	L1.5	L2	L3	有效
Split	差异							模组
Split1	最大		7	6	6	3		22
Split2	最大	21	1					22
Split3	最大	14	9	1				24
Split4	最大	20						20

差,与 Split1 同样不予采用;Split3 和 Split4 此次试验效果较好,后续需要进行批量生产以验证改善效果。

3.3 批量试验验证

3.3.1 试验结果及讨论

增大样品数量,对第二次试验中的 Split3 和 Split4 进行批量改善效果验证,详细 Split 试验方案如表 8。

表 8 批量验证 Split 组合
Table 8 Pre-production test split configuration

Split	Gate Metal/ nm	Data Metal/ nm	Gate line R/kΩ		R Difference/%
			Gate Fan-out	Data Fan-out	
1	Mo(280)	Mo(280)	17.99	17.99	0
2	AlNd/Mo(100/40)	Mo(220)	23.01	23.01	0

3.3.2 试验结果及讨论

对批量验证试验中的 2 个 Split 模组样品进行横向线状未确认 Mura 严重程度评价,结果如表 9 所示。

表 9 批量验证 Split 结果
Table 9 Results of pre-production test split

PP Split	L0	L0.5	L1	L2	L3	有效模组
Split1	150	57	6			213
	70.4%	26.7%	2.8%			
Split2	90	37	27	38	6	198
	45.5%	18.7%	13.6%	19.2%	3%	

从上述数据可知,Split1(栅极和 S/D: Mo 280 nm)100%为可接受水平,批量验证改善效果很好,可以适用于大批量生产;Split2(栅极: AlNd/Mo 100/40 nm,S/D: Mo 220 nm)批量验证改善效果不好,有 20%以上横向线状未确认 Mura 较严重。

4 结 论

对横向线状未确认 Mura 各种因素的分析,

了解到不良现象严重的样品不同层金属栅极线信号 RC Delay 差异较大,而合格产品不同层金属栅极线信号 RC Delay 基本无差异;通过进一步分析研究明确了栅极线交替布线设计中不同金属层栅极线电阻差异是导致横向线状未确认 Mura 的主要原因。

通过两次 EN 试验,我们验证了通过同时降低整体线电阻和不同层栅极线电阻差异两个方面可以有效改善横向线状未确认 Mura。最后,批量验证试验确定了最佳的改善方案,即栅极和 S/D: Mo 280 nm 工艺条件,并且批量验证结果显示应用该工艺条件的产品 100%为可以接受水平,因此可以应用于大批量生产中,有效地提升批量产品良率。TFT-LCD 的轻薄化、高分辨率、低功耗等新技术的应用和发展,一定伴随着产品开发以及批量生产中问题的发生,因此在新产品开发阶段需要更加详细的检讨技术风险,降低各种不良问题的发生,以满足消费者日益提高的画面品质要求。

参 考 文 献:

[1] 史秋飞,郑英花,朱载荣,等. 边角 zara domain 及其改善研究 [J]. 液晶与显示, 2012, 27(6): 770-773.
[2] 夏子祺. TFT-LCD 制造工艺中 white mura 的消除[D]. 天津:天津大学, 2010.
[3] 徐伟,彭毅雯,肖光辉. 未确认 mura 分析及改善研究 [J]. 液晶与显示, 2011, 26(5): 612-615.
[4] 张卓,赵海玉,张培林,等. 基于重压法的 touch mura 形变过程模拟 [J]. 液晶与显示, 2010, 25(5): 693-695.
[5] 程石,王涛,张敏,等. TFT-LCD 中隔垫物密度与 push mura 和低温气泡的关系 [J]. 液晶与显示, 2011, 26(5): 604-607.
[6] 张卓,柳在健,侯延冰. 液晶量对 Touch Mura 的影响 [J]. 液晶与显示, 2008, 23(5): 525-529.
[7] 石天雷,杨国波,程石,等. Zara 漏光和 Rubbing Mura 改善研究 [J]. 液晶与显示, 2012, (2) 208-211.
[8] 吴洪江,王威,龙春平. 一种 TFT LCD vertical block mura 的研究与改善 [J]. 液晶与显示, 2007, 22(4): 433-439.
[9] Kagan C. R. 薄膜晶体管(TFT)及其在平板显示中的应用[M]. 廖燕平,王军,译. 北京:电子工业出版社, 2008:132-178.
[10] 王新久. 液晶光学和液晶显示[M]. 北京:科学出版社, 2006:313-319.
[11] Goto Y, Ogawa T, Sawada S, et al. Fluorinated liquid crystal for active matrix displays [J]. Mol. Cryst. Liq. Cryst., 1991, 209:1-7.
[12] 黄锡珉. 液晶显示技术发展轨迹 [J]. 液晶与显示, 2003, 18(1):1-6.
[13] Pauluth D, TarumI K. Optimization of liquid crystal for television [J]. J. SID, 2005, 13(8): 693-702.