

文章编号: 1007-2780(2013)06-0927-06

5/3 提升小波的 FPGA 动态 RAM 结构设计及其应用

宁永慧^{1,2}, 郭永飞^{1*}, 马天波¹, 薛旭成¹

(1. 中国科学院 长春光学精密机械与物理研究所, 吉林 长春 130033, E-mail: way007@163.com;

2. 中国科学院大学, 北京 100049)

摘 要: 为了改善高分辨率 TDICCD 成像系统图像数据的高速传输特性, 设计了 FPGA 内部实现 5/3 提升小波的动态 RAM 结构。该结构通过循环利用同一 RAM 资源进行图像数据的同时读写, 解决了 5/3 提升小波在 FPGA 实现过程中的 RAM 不足问题, 提高了 RAM 资源利用的有效性。试验表明, 5/3 提升小波在 FPGA 内部的动态 RAM 实现过程, 具有实时性高、可靠性好、占用资源较小等优点。该方法在图像预压缩、图像去噪、图像实时传输等方面有重要的意义。5/3 提升小波在 FPGA 中的动态实现, 完成了 5 行数据存储的提升小波处理过程, 增强了星上实时数据的处理能力, 为后续程序的开发奠定了基础。

关 键 词: 动态 RAM; 5/3 提升小波; FPGA; 时间延迟积分 CCD

中图分类号: O753.2 文献标识码: A DOI: 10.3788/YJYXS20132806.0927

Architecture Design of 5/3 Lifting Wavelet in FPGA with Dynamic RAMs and its Applications

NING Yong-hui^{1,2}, GUO Yong-fei^{1*}, MA Tian-bo¹, XUE Xu-cheng¹

(1. Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences,

Changchun 130033, China, E-mail: way007@163.com;

2. University of Chinese Academy of Sciences, Beijing 100049, China, E-mail: way007@163.com)

Abstract: In order to improve the transmission performances of the high speed image transmission data in TDICCD imaging system, it designed the new structure with dynamic RAMs for designing 5/3 lifting wavelets in FPGA. It solved the problem that the RAMs in FPGA were not adequate in some applications by using the same RAM in loops and reading-or-writing, which improved the ability of the RAM used efficiency. The simulation results also indicated that the new structure was better at the aspects of high speed, high reliability, low resource used ratio. The structure could be used in image pre-compress, image de-noise, image transmission and other areas. The new structure of the 5/3 lifting wavelets implementation in FPGA, within 5 lines image storage finishing the processing, enhanced the processing ability of the image data in aero-space camera. It created a new way of data real-time process in space.

Key words: dynamic RAM; 5/3 lifting wavelet; FPGA; TDICCD

收稿日期: 2013-01-17; 修订日期: 2013-04-12

作者简介: 宁永慧(1982—), 男, 吉林东丰人, 博士研究生, 助理研究员, 主要从事 CCD 光电成像技术的研究。

* 通信联系人, E-mail: guoyf@ciomp.ac.cn

[illegible]

实时成像系统中应用的重要限制因素。5/3 提升小波在 FPGA 中实现时,若要循环利用 RAM,需要避免以下问题:

- (1)新数据存储不能覆盖计算数据;
- (2)小波变换结束后,数据要按照原有顺序实时输出;

本文设计的 5/3 提升小波实现结构,采用 5 行数据 RAM 完成。以 6 144 像素 12 bits 量化的 TDICCD 而言,只需要 $5 \times 6\ 144 \times 12$ 大小的 RAM 即可实现。其中行提升小波变换在数据输入的过程中完成,不占用 RAM。

在列小波变换中,RAM 的控制流程如表 1 所示。通过这样的 RAM 使用流程,避免了 RAM 的读写冲突。

图像数据在处理过程中,没有进行边界延拓

处理。由表 1 中看出,数据处理共利用了 5 个块 RAM。通过对不同块 RAM 的选择性读写操作,完成了周期为 10 行数据时间的 5/3 小波提升算法设计。

在数据输出时,由于部分 RAM 同时出现两次读逻辑,因此,通过缓存列更新数据和读 RAM 交替的方式,使图像数据按照正常顺序输出。图像数据输出的延迟时间低于 5 行图像数据时间,满足星上实时性要求。

3 提升小波的 FPGA 设计结构

5/3 提升小波在 XC2V3000 系列 FPGA 中进行了程序映射,程序采用自上向下的方式对其进行模块划分,具体设计结构如图 1 所示。

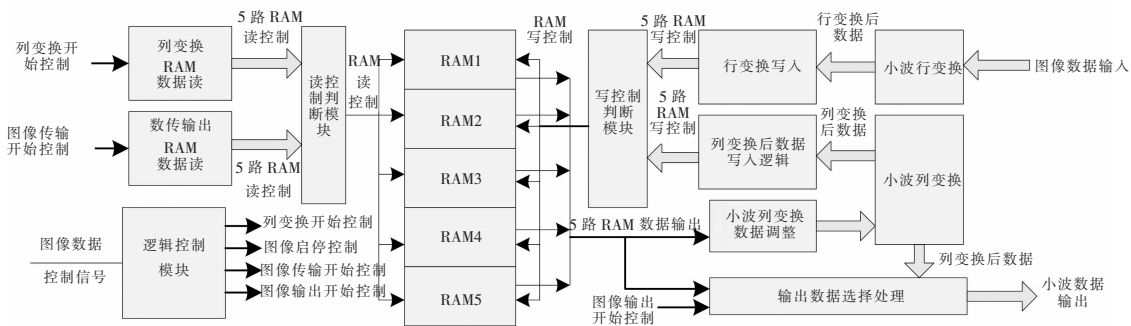


图 1 FPGA 内 5/3 提升小波的控制结构图

Fig. 1 Operation diagrams of 5/3 lifting wavelets in FPGA

3.1 FPGA 资源和速率分析

在本设计中,图像数据采用 12 bits 量化,12 bits 输出的方式进行处理,不进行数据精度调整。通过上述 RAM 结构实现后,算法占用的 FPGA 资源如表 2 所示。

表 2 FPGA 资源利用率

Table 2 Resource ratio of FPGA

资源类型	使用数量	总数量	占用比例/%
Slice	628	14 336	4
Slice FF	873	28 672	3
4 input LUTs	902(833+69)	28 672	3
BRAMs	25	96	26

从表 2 看出,该结构下 FPGA 的资源占用率不足文献[7]的 1/5,因此,该结构在资源使用上具有巨大优势。

3.2 误差与计算速度分析

5/3 提升小波的 FPGA 处理误差源如下:

- (1)行提升过程中的“加-乘-加”运算。
- (2)列提升过程中的“加-乘-加”运算。

在不考虑量化误差的前提下,对于提升小波的“加-乘-加”运算,首次“加”利用了位数扩展,不产生误差;二次“乘”采用移位和进位处理方式,最大将产生±0.5 个灰度误差;三次“加”采用补码运算,通过进位处理,误差限制在±0.5 个灰度。那么整个小波运算的结果误差在±1 个灰度值以内。若考虑逆变换的±1 个灰度值的误差限,则图像变换前后的误差最大为±2 个灰度。

在星上 TDICCD 成像系统图像实时处理中,多采用高量化精度(如 12 bits),低输出精度(如 10 bits)的方式,舍去的量化位数用于噪声抑制。在这种情况下,小波变换不会对原始图像造成影响。

此外,系统数据的吞吐量不变;数据延时控制在 5 行图像周期内。FPGA 同步系统可达到的运行频率达 180 MHz 以上。

4 星上 TDICCD 图像实时处理

4.1 图像传输设计

5/3 提升小波在 JPEG2000 压缩标准中主要用于图像压缩处理,具有简单、无损、整数运算等优点。在星上 TDICCD 图像实时传输过程中,利用 5/3 提升小波在图像数据传输中进行数据预压缩,可以减少待传输数据量,简化数据传输的硬件

结构,提高传输的效率和可靠性。本设计通过同时传递 HH、HL、LH、LL 四个部分的数据,可以将数据量降低 1/4 左右。

4.1.1 星上 TDICCD 的图像输出结构

星上 TDICCD 图像数据以行为单位输出。由于输出时采用多通道并行方式,因此在 FPGA 内部需要完成数据合成以及图像均匀性校正。因此,FPGA 内部可用的 RAM 资源大大降低。这促进了提升小波的动态 RAM 结构设计方式。星上单片 TDICCD 实时图像的数据传输过程如图 2 所示。

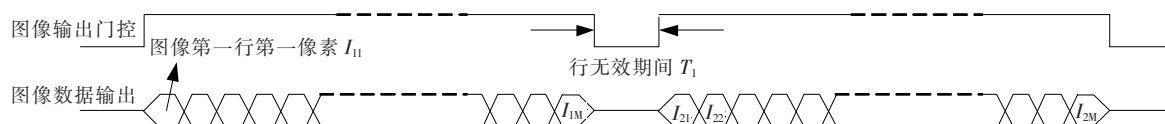


图 2 图像行传输示意图

Fig. 2 Sketch map of image line transmission

4.1.2 图像传输处理

图像均匀性校正主要完成图像的噪声抑制,如暗电流噪声、固定图形噪声等,以及像元非均匀性的校正。提升小波处理后,将图像 2×2 方块内的 HH、HL、LH、LL 四个数据进行组合后传输。若图像采用 12 bits 量化,10 bits 输出的方式,那么 4 个图像数据的输出位数可设定为 $10 + 8 + 8 + 5$,这样数据宽度由 40 bits 降低至 31 bits。

4.2 对 HH 图像进行去噪处理

4.2.1 TDICCD 噪声特性

TDICCD 图像噪声抑制,一方面是从硬件电路设计着手,通过设计信号走线路径和走线方法,在串扰抑制、阻抗匹配、滤波电路、并行信号一致性、信号走线与电源层分配等方面实现噪声抑制。另一方面,可从图像的数字处理角度,实现噪声抑制。

TDICCD 图像的噪声模型如图 3 所示。

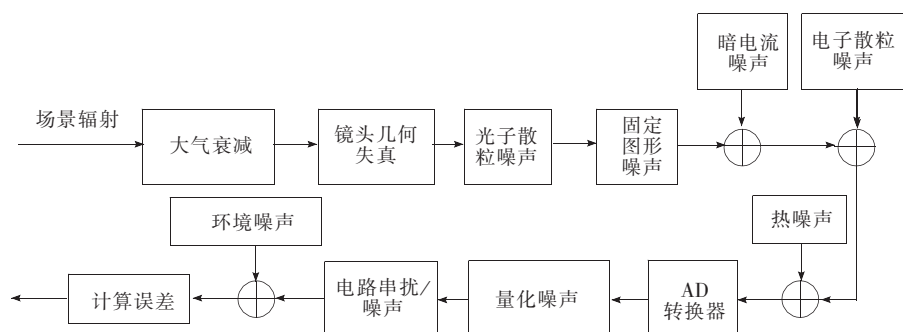


图 3 TDICCD 噪声模型

Fig. 3 Noise source module of TDICCD

4.2.2 噪声处理方法

通过对 TDICCD 噪声图像进行标定,并统计分析噪声数据,得出 TDICCD 的噪声基本服从广义高斯分布^[5]。因此,在对提升小波系数处理时,采用了基于广义高斯先验模型的阈值处理方式,

如式(3)。其中, σ^2 为小波系数方差, σ_n^2 为噪声的统计方差, y 为小波系数, $\hat{w}(y)$ 为处理后的小波系数。

$$\hat{w}(y) = \frac{\sigma^2}{\sigma^2 + \sigma_n^2} \cdot y \quad (3)$$

当噪声方差较小时,小波系数的估计接近含噪小波系数;当噪声方差较大时,小波系数的估计值远小于含噪小波系数。上述参数采用基于 Bayes-Shrink 阈值形式,如式(4~6)。

$$\sigma_n = \frac{\text{median}\{|y(i,j)|\}}{0.6745}, |y(i,j)| \in HH1$$

(4)

$$\sigma = \sqrt{\max(\sigma_y^2 - \sigma_n^2, 0)}$$

(5)

$$\sigma_y^2 = \frac{1}{N \times M} \sum_{i=1}^N \sum_{j=1}^M (y_{i,j} - \bar{y})^2$$

(6)

利用提升小波系数去噪,需要扩展 FPGA 外部 RAM,缓存 HH1 的小波系数进行统计计算。若采用邻域处理,如取 5×5 邻域的 HH1 小波系数,则至少要缓存 10 行图像数据。小邻域内对小波系数的噪声处理效果并不好,因此,需要根据实际要求设定小波系数处理区域的大小。

5 实验与仿真结果

5.1 图像传输结果

利用 FPGA 实现 5/3 提升小波设计,并将其用于星上 TDICCD 图像预处理,处理后的图像传输特性如表 3 所示。由于采用了 10+8+8+5 的

方式,对 HL、LH、HH 区域的提升小波系数进行了位数限制,会导致图像信息量的损失。统计结果表明,这种损失导致的误差均值在 1 个灰度以内,因此,对图像的损失可以忽略。

表 3 图像实时传输性能(有损)

Table 3 Performances of image real-time transmission (loss)

指标	数据位宽/	时钟频率/	传输图像
对比	bits	MHz	数据量
原始不处理系统	10	100	1 000 Mbits
小波处理后系统	8	100	800 Mbits
处理后误差均值	—	—	<1 bit

5.2 噪声抑制结果

利用 MATLAB 对小波系数进行噪声抑制仿真,采用 5×5 邻域内处理,得到的处理前和处理后的带噪声图像如图 4 所示,HH1 小波系数修正公式如式(7)所示。

$$\hat{w}(y) = \left[\frac{\sigma^2}{\sigma^2 + \sigma_n^2} \right]_{th} \cdot y$$

(7)

其中,[]_{th}表示参数设定范围,本实验设定 0.95~1.05;处理后的图像信噪比有一定提高,但效果不明显。



图 4 高斯噪声方差 $\rho=0.1$ 时的 5/3 提升小波去噪仿真结果。(a)带噪图像;(b)提升小波图像;(c)处理后图像。
Fig. 4 Simulation results of 5/3 lifting wavelets when Gaussian noise Variance $\rho=0.1$. (a)Image with Gaussian noise; (b) Image of 5/3 lifting wavelets;(c)Image after processing.

6 结 论

通过细化 FPGA 内部实现 5/3 提升小波的过程,设计一种高效的 5/3 提升小波动态 RAM 使用的 FPGA 设计方法,有效地降低了 FPGA 内

部 RAM 在小波提升过程中的使用,为多级提升小波变换奠定了基础。通过对小波变换后的数据进行处理,实现了星上 TDICCD 成像系统的实时数据压缩传输以及数据噪声抑制的目的,为提升小波的广泛应用准备了条件。

参 考 文 献:

- [1] 汤毅,辛勤,李纲,等. 基于内容的高光谱图像无损压缩 [J]. 光学精密工程, 2012, 20(3): 668-674.
- [2] 王建军,刘波. 适于硬件实现的无损图像压缩 [J]. 光学精密工程, 2011, 19(4): 922-929.
- [3] 于长淞,方超. 基于小波变换的 ESPI 图像去噪及边缘提取 [J]. 液晶与显示, 2011, 26(6): 818-822.
- [4] 李云红,伊欣. 基于脉冲耦合神经网络模型的小波自适应斑点噪声滤除算法 [J]. 光学精密工程, 2012, 20(9): 2060-2067.
- [5] Ce Liu, Szeliski R, Kang S B, *et al.* Automatic estimation and removal of noise from a single image [J]. *IEEE Transactions on Pattern Analysis and Machine Intelligence*, 2008, 30(2): 299-314.
- [6] 姚成,司玉娟,郎六琪,等. 基于小波提升的 ECG 去噪和 QRS 波识别快速算法 [J]. 吉林大学学报:工学版, 2012, 42(4): 1037-1043.
- [7] 孟伟,金龙旭,韩双立. 二维提升小波的 VLSI 结构设计及 FPGA 验证 [J]. 液晶与显示, 2011, 26(3): 404-408.
- [8] 王雷,杨允基. 基于 DSP Builder 的 5/3 提升小波变换的 FPGA 实现 [J]. 计算机与数字工程, 2011, 39(5): 175-178.
- [9] 张敬明,万俊梁,瑞涛,等. 基于提升算法的 3 阶 Daubechies 离散小波变换的 FPGA 实现 [J]. 兵工自动化, 2011, 31(8): 79-81.
- [10] 唐艳秋,张星祥,李新娥,等. 基于人眼视觉灰度识别特性的图像动态范围小波变换处理方法 [J]. 液晶与显示, 2012, 27(3): 385-390.
- [11] 金炜,潘英俊,魏彪. 提升小波变换的通用和可扩展编程实现 [J]. 计算机仿真, 2005, 22(9): 106-109.