

文章编号:1007-2780(2011)02-0188-06

基于 FPGA 的 AMOLED 驱动方案

尹 盛,陈 杰,夏淑淳

(华中科技大学 电子科学与技术系,湖北 武汉 430074, E-mail: yinhust@hust.edu.cn)

摘 要:介绍了一种基于 FPGA 的驱动方案,为所研制的基于微晶硅 TFT 基板的 17.8 cm(7 in)有源矩阵有机发光显示器(AMOLED)提供驱动。该驱动方案实现简单,无需外部缓存,降低了电路布线和系统控制的难度。另外,提出了一种屏幕与 IC 的连接方案,解决了 LCD 驱动 IC 与 AMOLED 不匹配问题。详细介绍了系统组成及 FPGA 内部各模块工作原理,给出了时序及控制信号仿真图及示波器的实测结果。结果表明,该设计方案可实现 64 级灰度的 AMOLED 动态视频显示。

关 键 词:有源矩阵有机发光显示器;微晶硅 TFT;现场可编程门阵列;驱动

中图分类号: TN383 **文献标识码:** A **DOI:** 10.3788/YJYXS20112602.0188

Driving Scheme for AMOLED Based on FPGA

YIN Sheng, CHEN Jie, XIA Shu-chun

(Department of Electronic Science and Technology, Huazhong University of Science and Technology, Wuhan 430074, China, E-mail: yinhust@hust.edu.cn)

Abstract: This paper presents a driving scheme based on FPGA for the 17.8 cm(7 in) active matrix organic light emitting display(AMOLED) using $\mu\text{c-Si}$ TFT technology. This scheme is easy to be implemented. It doesn't require external cache, and consequently the difficulty of PCB layout and system control is reduced. It presents a method connecting screen with IC to resolve the problem that it is not matching between AMOLED with LCD Driver IC. Architecture of the system and operating principle of each module within the FPGA are presented in detail. And the simulation results by computer and the results tested by oscillograph on the timing and controlling signals are provided. The results indicate this design can implement the dynamic video display on AMOLED with 64 gray scales.

Key words: active matrix organic light emitting display; $\mu\text{c-Si}$ TFT; FPGA; driving

1 引 言

有机发光显示器(OLED)由于具有自主发光、快速响应、轻薄、低功耗并可实现柔性显示等诸多优点而备受关注,被认为是下一代的平板显示技术^[1-2]。目前,OLED 技术已逐步应用于各种电子产品中,三星、诺基亚等手机已经采用了有源

矩阵有机发光显示屏(AMOLED),索尼的 OLED 电视也已经开始销售。

AMOLED 凭借高质量的显示性能而成为发展主要趋势^[3],其中高效率的发光材料及器件制备、高性能 TFT 及驱动技术是 AMOLED 研究的关键。目前应用于 OLED 有源驱动的 TFT 技术有低温多晶硅(LTPS)TFT、非晶硅(a-Si)TFT

收稿日期:2010-11-29; 修订日期:2010-12-20

基金项目:国家“863”计划资助项目(No. 2008AA03A336)

作者简介:尹盛(1960—),男,山东济阳人,博士,副教授,主要从事等离子体与物质的相互作用及有机电致发光器件方面的研究。

* 通讯联系人, E-mail: yinhust@hust.edu.cn

和微晶硅($\mu\text{c-Si}$)TFT 3 种。LTPS TFT 具有迁移率高($50\sim 200\text{ cm}^2/\text{V}\cdot\text{s}$)和易集成周边驱动(可做 n 型和 p 型 TFT)的优点,但其工艺复杂、成本高,阈值电压和迁移率的不均匀性不利于大面积显示;a-Si TFT 均匀性好,与目前的 AMLCD 工业技术兼容,工艺简单、成本低,但存在迁移率低(通常小于 $1\text{ cm}^2/\text{V}\cdot\text{s}$)、不能用作 p 型管、阈值电压漂移严重^[4]的缺点; $\mu\text{c-Si}$ TFT 性能介于 p-Si TFT 与 a-Si TFT 之间^[5],较好地平衡了二者的优缺点,迁移率较高($1\sim 50\text{ cm}^2/\text{V}\cdot\text{s}$),稳定性好于 a-Si TFT,可用于大尺寸显示,是 TFT 驱动技术发展的一个重点方向^[6]。对于使用不同 TFT 基板驱动的 AMOLED,应选用适合的灰度实现方式。在 p-Si TFT 驱动方式中常用数字驱动方案^[7],TFT 仅仅作为模拟开关使用,用以解决阈值电压不一致性。数字驱动电路的缺点是工作频率要比模拟驱动电路高得多,不适用于低迁移率 TFT 驱动的显示电路。a-Si TFT 和 $\mu\text{c-Si}$ TFT 驱动方式中采用的是模拟驱动,优点是原理简单,通过控制电压或者电流的变化就能得到需要的灰度。模拟驱动方法被广泛应用于 a-Si TFT LCD 中。

我们正在研制中的 $\mu\text{c-Si}$ TFT 驱动的 17.8 cm (7 in)全彩 OLED 显示屏,分辨率为 $480\times 640\times 3$,64 级灰度显示。本文以该显示屏为基础,介绍了一种采用模拟灰度技术的易于实现的驱动方案。结果表明,该设计方案可实现 64 级灰度的 AMOLED 动态视频显示。

2 驱动电路总体方案

图 1 所示为驱动电路的整体结构框图。计算机输出的显示数据通过数字视频接口(DVI)传送给 DVI 解码芯片,将信号解码成 RGB 信号和时

间同步信号,输送给 FPGA 进行数据处理。FPGA 为整个驱动系统的控制、处理核心。处理完的数据经缓存后,再根据时间同步信号写入驱动 IC 中。最终通过对行、列驱动 IC 的控制来实现 OLED 屏幕显示。

驱动电路系统中,DVI 解码芯片采用 Silicon Image Sill41B;FPGA 使用 Altera Cyclone II 系列的 EP2C5T144C6。它有 4 608 个 LES,119 808 bits memory,26 个乘法器,用户可用 IO 口为 89 个。

在 TFT 显示屏控制系统中,常采用 2 片较大容量的片外高速存储芯片缓存一帧的图像数据,并在 FPGA 控制中引入乒乓操作机制,对 2 片存储芯片交替读写,实现视频的实时动态显示^[8]。在 AMOLED 的分场驱动研究中,乒乓结构和双通道内存输出技术得到了成功应用^[9];但是,使用片外高速缓存存在价格昂贵和加大布线难度的问题,屏幕分辨率越高则要求缓存容量越大,问题就越突出。在本设计中,利用 FPGA 片内存储资源代替了片外缓存,结合数据处理及缓存控制,无需缓存一帧数据而仅需缓存几行数据即可,大大简化了电路设计。

3 IC 选用及其与屏幕的连接

由 OLED 屏参数可知,需要 480 行的行驱动 IC 来负责行寻址,1 920(640×3)列的列驱动 IC 来负责数据写入。目前现有的专有 AMOLED 驱动 IC 极少且通用性不高,而 LCD 的驱动 IC 则品种丰富且技术成熟。所要驱动的 OLED 屏的电压参数如下:扫描开启电压 23 V;关闭电压-6 V;数据电压 13 V; V_{DD} 大于 13 V;阴极接地。根据屏幕要求的电压参数,行列驱动分别选择采用 COG 封装的 NOVATEK 公司的 NT39208 和 NT39411。NT39208 是 TFT-LCD 面板的行驱动 IC,有 240/200 输出管脚,可以双向寻址,驱动正电压高达 +40 V,负电压最大为-20 V,逻辑电平为 2.7~5.5 V,支持级联扩展;NT39411 是 TFT-LCD 面板的数据驱动 IC,有 1 200/1 026 个数据输出管脚,可以 64 级灰度显示。电压输出范围较大,最高工作频率为 50 MHz,该芯片是点反转的驱动方式,并提供 14 个伽马校正参考电压。

在液晶显示中,为了避免直流驱动对液晶材料性能造成破坏,驱动芯片会产生不停交替的正

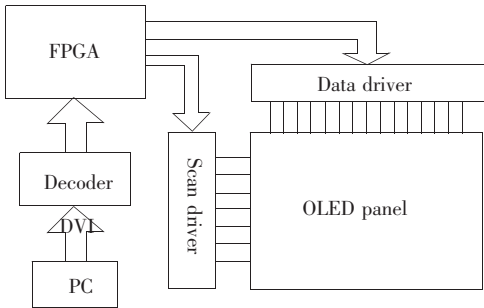


图 1 驱动系统结构框图

Fig. 1 Block diagram of the driving system

负极性电压。这种反转驱动方式有帧反转、行反转、列反转和点反转,其中点反转驱动方式的画面质量最佳^[10]。目前大多数的数据驱动 IC 都是点反转方式,即相邻数据输出管脚的极性相反。显然这在 OLED 驱动中是不适用的,直接使用将导致亮度下降一半。针对这种不足,可以通过设计驱动 TFT 的尺寸使像素电流比原先要求的数值高一倍以上来保证亮度。本设计采用双倍数据驱动 IC 的连接方案来弥补:屏幕的奇数管脚和偶数管脚分开驱动,通过调节 IC 的极性设置,使每个数据输出都为正极性。因此,行驱动需要 2 片 NT39208,列驱动需要 4 片 NT39411。

如图 2 所示,两片行驱动 IC(NT39208)与屏左侧的 480 根扫描电极相连,管脚 G1~G240 与

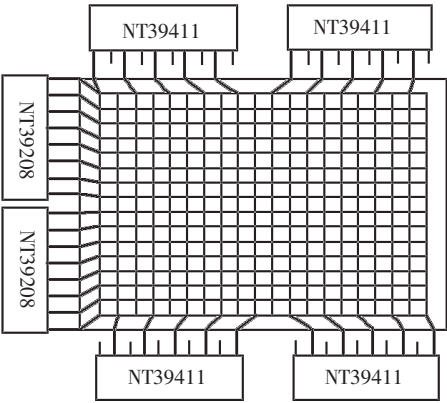


图 2 IC 连接示意图
Fig. 2 Connecting ICs with screen

屏幕引脚依次对应连接。屏的数据线引线为 1 920 根(640×3)。为配合使用 LCD 的数据驱动 IC(NT39411),采取上下双面引线连接法,奇偶线上下分开。上引线的顺序为 R1、B1、G2...,下引线的顺序为 G1、R2、B2...。上方接第一、二片 IC 的奇数管脚 out1、out3、out5...,下方接第三、四片 IC 的偶数管脚 out2、out4、out6...。同时设置 IC 的极性控制信号 POL 使奇偶数据线都能获得一样的正极性电压。这样,4 片 IC 的联合使用即可解决液晶驱动的极性反转不适用 OLED 屏的问题,比使用 2 片数据驱动 IC 时亮度增加一倍。

4 FPGA 控制和处理模块

图 3 所示为 FPGA 的内部模块框图。针对目标屏,需对 RGB 视频信号做相应的数据处理,包括图像缩放处理、驱动 IC 控制、白平衡调整及伽马校正等。缩放及控制模块包括缩放运算模块、同步控制器、缓存控制器及异步 FIFO 缓存。经过缩放处理后,原数据转换为 640×480 分辨率的视频数据,同步控制器需产生相匹配的帧、行同步时钟信号,为缓存的读写控制提供同步时序,并为驱动 IC 提供控制信号。缓存控制器负责异步 FIFO 缓存中数据的写入与读出,读出时钟由外部晶振提供,保证数据正确有序地通过驱动 IC 写入屏幕中。下面重点介绍缩放中缩放运算和缓存利用,以及需针对 AMOLED 屏的白平衡调整及伽马校正。

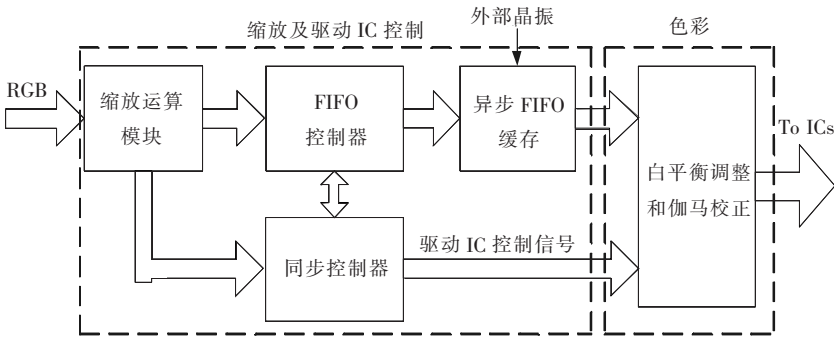


图 3 FPGA 内部模块框图
Fig. 3 Block diagram of modules in FPGA

4.1 缩放运算模块

本设计中,使用 PC 输出的 DVI 视频信号作为数据源,其最小分辨率为 800×600;而所要驱动的 AMOLED 物理分辨率为 640×480。如果输入数据不经处理就直接送入驱动芯片,就会导

致显示时序的错乱,图像缺失甚至无法显示。因此必须对图像进行处理,解决输入视频分辨率与屏幕物理分辨率不匹配的问题。对原视频直接截取所需分辨率的数据是一种简便的方法,但每行写入时间将不变。考虑到 OLED 像素单元的充

放电特性,本文采用图像缩小处理并配合缓存控制的方法,最大化数据写入时间,并可根据需要调整写入速度。

基于双线性插值算法^[11]的缩放处理具有速度快、硬件实现简单及图像质量较高的优点,非常适用于图像的实时处理。本文给出了利用 FPGA 内部 FIFO 作为缓存的实现视频图像缩小方法。由 800×600 到 640×480 实现的是 5:4 的缩放,对于原来的 1~5 行,新产生的 4 行数据分别对应原 2、3、4、5 行时输出。根据双线性插值算法,得出缩放输出示意图如图 4 所示。

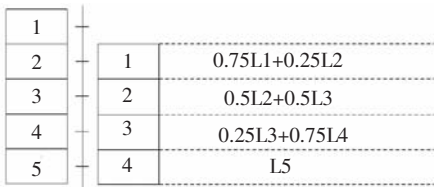


图 4 双线性插值算法缩放输出示意图
Fig. 4 Bilinear scaler output schematic

缩放运算如图 5 所示。对原始数据进行缩放处理,先进行行内处理,即将该行 800 个数据按 5:4 缩放为 640 个,送入 FIFO 缓存和列处理模块。5 行为一个循环,第 1 行存入 FIFO 中,列处理不工作。第 2 行数据经行处理后送入列处理和 FIFO,并读出 FIFO 中的第 1 行数据,处理后作为输出第一行。同样第 2、3 行和 3、4 行经处理后作为输出第 2 和 3 行。第 5 行数据经行处理后直接作为第 4 行输出。因此,需要缓存的行数为 1、2、3 三行,每个数据为 18 bit,缓存由 3 个 640×18 bit 的 FIFO 组成。

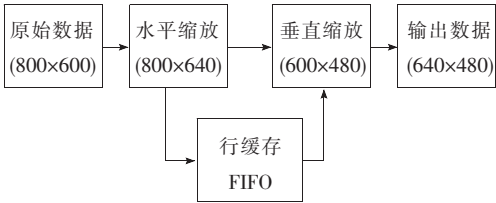


图 5 双线性插值缩放模块
Fig. 5 Bilinear scaler module

4.2 异步 FIFO 缓存

在针对屏幕特点所制定的模拟灰度驱动方式下,无需象分场驱动那样进行整帧数据的缓存。数据经过缩放处理后,存在许多无效的、列数

据,必须将正确的数据缓存后依次读出。最常用的方法就是将整帧数据缓存,但这要求缓存容量很大,FPGA 内部资源远远不够。在缩放中,1 024×768 或 800×600 到 640×480 分辨率分别是 8:5 或 5:4 的缩放,也就是每 8 行或 5 行为缩放时的一个周期。缓存可以周期性循环使用,而缓存几行数据在 FPGA 中是可以承受的。下面计算从 800×600 到 640×480 分辨率缩放后所需的输出缓存容量。

根据 VESA 标准^[12],800×600 的 60 Hz 的视频数据,数据时钟为 40 MHz,一行时间为 26.4 μs。设缩放前 5 行数据为一个缓存周期,则总时间为 132 μs,即要在该时间内将缩放后的 4 行数据依次写入 FIFO 和均匀读出。理论上最小读时钟频率为

$$f_{rd} = \frac{640 \times 4}{132} = 19.4 \text{ MHz} \tag{1}$$

若采用 20 MHz 的晶振作为 FIFO 的读时钟,则读出缩放后 640×480 的 4 行的数据总时间为 128 μs,小于原始 5 行数据总时间 132 μs,能保证读写 FIFO 以 5 行时间为一个循环周期,完成缩放后的 4 行连续输出,最大化 FIFO 的利用率。同时也可以采用更高频率的晶振调整写入时间。

表 1 FIFO 使用量计算

Table 1 Calculation of FIFO usage amount		
行数	写入个数	读出个数
1	640	528
2	640	528
3	640	528
4	640	528
5	0	448

如表 1 所示,在一行时间 26.4 μs 内,向 FIFO 中写入 640 个像素数据。20 MHz 的读出时钟下,在该行时间内可以连续读出 528 个数据。4 行数据写完后 FIFO 中还存有 448 个数据待读出,可以在无数据写入的下一行全部读出。因此,FIFO 的理论最小容量深度为 448。选择深度为 512、位宽为 18 bit 的异步 FIFO 可以满足本设计。

4.3 白平衡调整及伽马校正

所要驱动的 OLED 屏采取的是 RGB 三基色

全彩色方案,三基色各子像素的发光特性有所差异,得到的彩色会与标准色彩不一致,需要进行白平衡调整。并由于 OLED 中有机发光材料随着使用时间增加会有亮度衰减等退化现象,而且 RGB 子像素随时间衰减不一致,必须外设调整电路,通过对输入的灰度数据进行数学变换,实时调整各种原因产生的色偏。

OLED 的亮度与流过的电流大小为近似线性关系,理论上说不需要再进行伽马校正;但本 AMOLED 屏的像素单元为电压型驱动电路,电压与亮度呈非线性关系,所以需要进行伽马校正。校正分为两步:一是通过调节供给驱动 IC 的 14 个伽马校正参考电压值进行校正;二是基于 ROM 查找表的方法来校正,此步可在 FPGA 中实现。根据伽马校正曲线,得出灰度电压对应的最接近的灰度数据值,将得到的数据写入查找表中。校正需根据屏幕实际情况设定,预先在程序中留下模块。

5 仿真与验证结果

对所提出的 AMOLED 驱动方案在 QUARTUS II 软件中进行了时序仿真以及 FPGA 硬件平台验证。QUARTUS II 软件综合结果表明,所

使用的存储单元为 43 776 bits,占总存储资源的 37%。时序仿真结果如图 6 所示,其中 de 为行使能信号,de_m 为 5:4 缩放后的行使能信号,de_out 为经过异步 FIFO 缓存后输出的行使能。在图中可以看到,在 20 MHz 的读时钟控制下,数据从 5 行变为了 4 行,并实现了近似均匀输出,为驱动 IC 的读取数据提供了便利。CLK_GATA 为行驱动 IC 的时钟,在起始信号 STVD 触发后,各行依次在一个行时钟周期内输出为高电平,使得该行像素可以接受显示数据。oxc 为列驱动 IC 的时钟,列驱动 IC 接收到 DIO1 为高电平,表示一行数据即将到来,每个时钟移入一个像素数据。在一行 640 个像素数据全部移入后,控制载入信号 LD 为高电平,列驱动 IC 将该行数据转换为对应电压值向屏幕输出。由仿真结果的波形可以看出,所设计的驱动方案满足控制时序要求。

按照驱动方案设计了电路原理图,并制作成 PCB 板,最后完成了整个 AMOLED 驱动系统的电路焊接。将程序编译后下载到 FPGA 的配置器件中,用示波器观测到 de 与 de_out 波形及驱动 IC 各控制信号波形如图 7 所示,时序正确,进一步验证了方案的可行性。

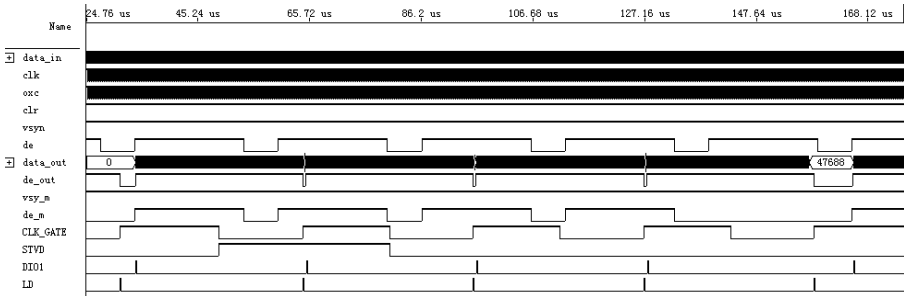


图 6 仿真结果
Fig. 6 Simulation results

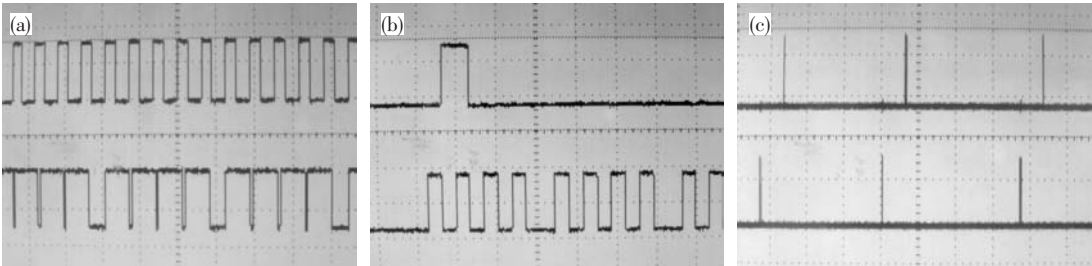


图 7 示波器实测信号的电压波形图。(a)de 与 de_out;(b)STVD 与 CLK_GATA;(c)DIO1 与 LD。

Fig. 7 Waveform of the signals from oscilloscope. (a)de and de_out;(b)STVD and CLK_GATA;(c)DIO1 and LD.

6 结 论

使用LCD驱动IC设计了AMOLED的驱动方案,通过使用双份数据驱动IC解决了驱动IC与AMOLED屏不匹配的问题,避免了50%的亮

度损失。充分利用FPGA内部存储资源,简化了驱动电路设计,有效降低了布线难度及系统硬件开销。FPGA验证结果表明,该驱动方案可以满足AMOLED的驱动要求。

参 考 文 献:

- [1] Nathan A, Kumar A, Sakariya K, *et al.* Amorphous silicon thin film transistor circuit integration for organic LED displays on glass and plastic [J]. *Solid-State Circuits*, 2004, 39(9): 1477-1486.
- [2] Baek J H, Lee M H, Lee J H, *et al.* A current-mode display driver IC using sample-and-hold scheme for QVGA full-color AMOLED displays [J]. *Solid-State Circuits*, 2006, 41(12): 2974-2982.
- [3] Nathan A, Chaji G R, Ashtiani S J. Driving schemes for a-Si and LTPS AMOLED displays [J]. *Display Technology*, 2005, 1(2): 267-277.
- [4] Lin Chihlung, Tsai Tsungting, Chen Yungchih. A novel voltage-feedback pixel circuit for AMOLED displays [J]. *Display Technology*, 2008, 4(1): 54-60.
- [5] Gaillard A, Rogel R, Crand S, *et al.* A new active pixel design using μ c-Si TFT technology to improve brightness uniformity of organic displays [C]//ICECS, Nice, France; IEEE, 2006: 498-501.
- [6] Teng L H, Anderson W A. Thin film transistors on nanocrystalline silicon directly deposited by a microwave plasma CVD [J]. *Solid-State Electronics*, 2004, 48(2): 309-314.
- [7] 尹盛,陈帅,刘陈,等. 基于FPGA的全彩色AM-OLED显示屏数字灰度方案[J]. 电子工程师, 2003, 29(5): 41-43.
- [8] 赵二刚,孙鹏飞,赵立晴,等. 基于FPGA的TFT显示屏控制系统的设计与实现[J]. 光电子技术, 2009, 29(2): 130-134.
- [9] 沈亮,尹盛,张繁,等. 12.7 cm彩色AM-OLED显示器分场驱动研究[J]. 光电子·激光, 2006, 17(10): 1173-1176.
- [10] 杨虹,王刚,唐志勇,等. TFT液晶显示屏驱动方法的研究[J]. 微电子学, 2000, 30(1): 39-42.
- [11] 帅金晓,颜永红,彭琰,等. 双线性插值图像放大算法优化及硬件实现[J]. 核电子学与探测技术, 2009, 29(1): 55-58.
- [12] VESA. VESA and industry standards and guidelines for computer display monitor timing [R]. Milipitas, CA: Video Electronics Standards Association, 2004.