

文章编号:1007-2780(2011)05-0636-04

基于 FPGA/SOPC 架构的面阵 CCD 图像采集系统的设计

张传胜

(中国科学院 长春光学精密机械与物理研究所 激光与物质相互作用国家重点实验室,
吉林 长春 130033, E-mail: zhangchuansheng20031201@sina.com)

摘 要: 针对交通和监控等行业对面阵 CCD 图像采集系统小型化与低功耗的需求,设计了一种基于 FPGA 架构的面阵 CCD 图像采集系统。系统利用 FPGA 作为视频信号采集控制模块、利用 FPGA 内建 Nios II 软核微控制器作为图像处理单元,并利用 $\mu\text{C}/\text{OS-II}$ 实时操作系统对多个任务进行管理。该系统扩展灵活,可以满足小型化与低功耗的要求。

关 键 词: CCD; FPGA; 图像传感器

中图分类号: TP368.1 文献标识码: A DOI: 10.3788/JYX20112605.0636

Design of Image Acquisition System Based on Array CCD with FPGA/SOPC Architecture

(State Key Laboratory of Interaction with Matter and Laser, Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun 130033, China, E-mail: zhangchuansheng20031201@sina.com)

Abstract: In order to satisfy the requirement of miniature and low-power dissipation for the array CCD in the applications of traffic and surveillance, an image acquisition system based on array CCD with FPGA/SOPC architecture is designed. This system includes FPGA as the controlling module to collect the Video signal, build-in Nios II microcomputer control unit (MCU) as the image processing unit, and $\mu\text{C}/\text{OS-II}$ operating system as the manager of multiple tasks. This system extends universally and satisfies the requirement of miniature and low-power dissipation.

Key words: CCD; FPGA; image-sensor

1 引 言

电荷耦合器件 (Charge Coupled Devices, CCD) 是在 20 世纪 70 年代初期发展起来的半导体集成光电器件。目前, CCD 器件及其应用在图像传感器和非接触测量领域已经取得了飞速的发展。CCD 具有噪声低、光谱响应宽、精度和灵敏度高、可靠性好等优点^[1-3]。

本文针对检测设备需要移动使用的特点, 设

计了一种基于 FPGA/SOPC 架构的面阵 CCD 图像采集系统, 系统利用 FPGA 的灵活性与 Nios II 软核控制器丰富的外设接口, 不仅可以满足 CCD 图像采集的需要, 同时满足低功耗、小型化的要求。

2 系统设计

基于 FPGA/SOPC 架构的面阵 CCD 图像采集系统由图像采集单元与图像处理单元两部分组成。图像采集单元由图像 A/D 转换芯片、FPGA

和两片 SRAM 组成,主要完成对 CCD 输出的视频信号进行模数转换、解码、视频信号预处理和视频图像数据的缓存等;图像处理单元由 Nios II 软核控制器以及相关外设组成,主要完成从视频采集单元中读取视频信号数据并对视频数据进行显示、转储、控制其他外部设备等功能^[4-6]。基于 FPGA/SOPC 架构的面阵 CCD 图像采集系统构成如图 1 所示。

基于 FPGA/SOPC 架构的面阵 CCD 图像采集系统工作的流程:CCD 输出的视频通过图像 A/D 转换芯片完成模拟视频信号到数字视频信号的转换,并解码为标准的数字视频信号;FPGA 控制检测图像 A/D 转换芯片输出的各种时序信号对两片 SRAM 进行“乒乓”操作,产生相应的地址总线与控制总线逻辑输出,将数字视频信号存放在当前空闲的 SRAM 中,当完成一帧图像存储后向 Nios II 微控制器发送中断信号;Nios II 微控制器将 FPGA 外置的 SRAM 映射为自己的显示缓存区,这样既可以节省显示占用的 SRAM,又可以完成同步采样和显示的功能。

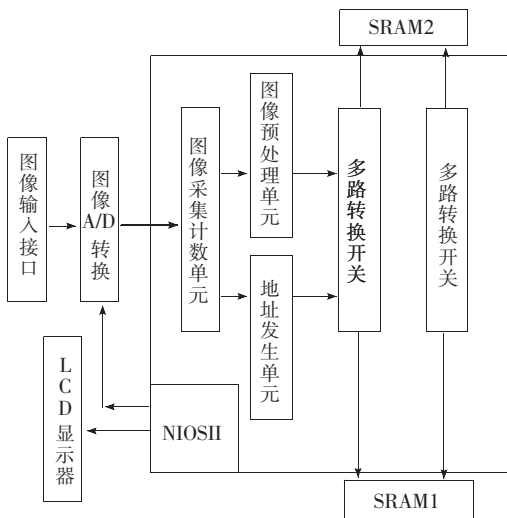


图 1 基于 FPGA/SOPC 架构的面阵 CCD 图像采集系统的构成

Fig. 1 Schematic diagram of Image Acquisition System based on array CCD with FPGA/SOPC architecture

3 系统主要单元硬件设计

3.1 图像 A/D 转换芯片

本系统中使用的图像 A/D 转换芯片是 PHILIPS 公司生产的可编程视频输入处理芯片

SAA7111A。SAA7111A 是一款功能强大的模拟前端和数字视频译码器,它由双通道模拟预处理电路、自动钳位和增益控制、时钟产生电路、数字多标准译码器、色度/饱和度/对比度控制电路、彩色空间矩阵和 27 MHz 数据处理通道 7 部分组成,可将 PAL、NTSC 等不同制式的模拟复合视频数据解码成亮度、色度和相关同步的数字信号,适用于各种嵌入式图像采集领域。SAA7111A 内部带有彩色空间矩阵,支持 YUV4:2:2(16-bit)、RGB565(16-bit)、RGB(24-bit)等多种格式数字图像数据输出;系统设计过程中无需过多关注视频信号的色彩转换单元的设计,提高了系统的灵活性。SAA7111A 有 32 个内部寄存器,所有寄存器均在 IIC 总线控制下完成配置,系统中使用 Nios II 的 IIC 总线接口完成对 SAA7111A 芯片的配置。主要配置的寄存器如下:

(1)模拟输入控制寄存器(02H),该寄存器的低 3 位用于设置 SAA7111A 的信号输入方式,共 8 种输入方式可供选择。本系统中使用的是输入通道 1,输入格式为 CVBS,故该寄存器低 3 位设置为 000。

(2)输出格式控制寄存器(10H),寄存器中的最高两位 OFTS1、OFTS0 为输出格式选择位,用于决定 4 种输出格式,系统中设置为 00,即输出 RGB565 格式图像。

3.2 图像缓冲与处理单元

系统中采用的 FPGA 芯片为 Alteral 公司 Cyclone 系列的 E3C16,该芯片是 Alteral 公司着眼于通信、多媒体处理及类似场合的应用而推出的一款芯片。该器件采用查找表(LUT)和 EAB 结合的结构,提供了高效、低耗的优良性能。基于 LUT 的结构适用于实现高效的数据通道、增强型寄存器、数学运算及数字信号处理设计,E3C16 适用于实现复杂逻辑功能和存储器功能,采用 2.5 V 内核,器件功耗低,可以满足嵌入式应用。视频解码芯片的视频数据的输出与 ARM 的视频图像采集是一个异步过程,为了使系统能够连续的工作,需要在视频解码芯片与 ARM 之间增加数据缓冲单元。常用的缓冲电路有双口 RAM 结构、FIFO 结构和“乒乓”缓存结构。系统采用 FPGA 控制两块 SRAM 构成“乒乓”缓存电路,更有利于高速数据的采集以及 Nios II 对图像数据读取的控制。LLC2 为 SAA7111A 输出 RGB565 的

像素时钟信号, HREF 为行同步信号, VREF 为场同步信号, RTS0 为奇偶场标志信号。在 RGB565 格式数据输出下, 像素时钟信号为 13.5 MHz, 因此两次写数据的间隔约为 74 ns, 系统采用 IS61LV51216AL SRAM 作为图像缓存, 读写速度为 10 ns, 满足系统速度要求, 使用时将 SRAM 控制总线与数据总线连接在 FPGA 的 IO 引脚上, SRAM 的数据读、写时序由 FPGA 产生。SAA7111A 与 FPGA 数据接口电路图如图 2 所示。

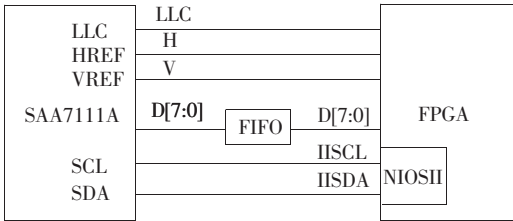


图 2 SAA7111A 与 FPGA 数据接口电路图
Fig. 2 Data port circuit of SAA7111A and FPGA

图像处理单元中采用在 FPGA 中内建 NiosII 微控制器作为主控芯片, Nios II 系列软核处理器是 Altera 的第二代 FPGA 嵌入式处理器, 其性能超过 2 000 MIPS, Nios II 微控制器将 FPGA 外置的 SRAM 映射为自己的显示缓存区, 这样当 FPGA 图像采集单元完成一帧图像后向 Nios II 发送外部中断信号, Nios II 自动产生 LCD 模块的显示控制信号把当前存储在 SRAM 中的数据读取出来^[7-9]。

4 软件设计

系统采用 $\mu\text{C}/\text{OS}-\text{II}$ 实时操作系统对系统中各个任务进行管理。 $\mu\text{C}/\text{OS}-\text{II}$ 是一个源码公开、可移植、可固化、可裁剪、占先式的实时多任务操作系统。其大部分源码是用 ANSIC 写的, 可以方便地移植并支持大多数类型的处理器。 $\mu\text{C}/\text{OS}-\text{II}$ 在 Nios II 中启动代码及主任务流程图如图 3 所示。

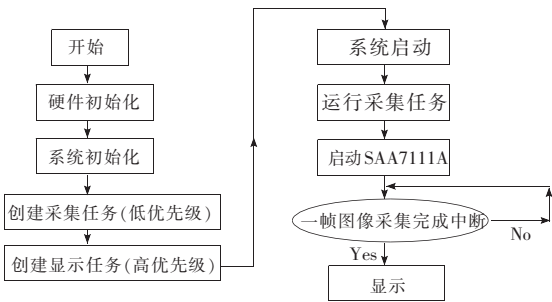


图 3 $\mu\text{C}/\text{OS}-\text{II}$ 在 Nios II 中启动代码及主任务流程图
Fig. 3 Firing code and main task flow chart of $\mu\text{C}/\text{OS}-\text{II}$ at Nios II

系统中图像采集数据量大且对时序要求严格, 因此将视频采集任务设置为最高优先级任务。程序采用静态数组的方法申请一块与一帧图像大小相同的存储区域, 数组中的每一个元素代表一个像素的数据, 系统中为图像采集任务创建了一个信号量, 用于中断激活任务^[10]。

为提高系统的效率, 减少系统的切换时间, 系统中尽量把与视频处理有关的程序都放在视频采集任务中, 且每一帧图像的处理时间不超过 30 ms。 $\mu\text{C}/\text{OS}-\text{II}$ 要求系统函数具有可重入性, 因此任务在访问图像存储数组时应关闭中断, 图像存储数组访问完毕后应重新开启中断。

5 结 论

采用 FPGA/SOPC 架构实现了一种便于小型化与低功耗的面阵 CCD 图像采集系统, 可以完成数字视频的单帧和连续帧的采集。系统使用接口丰富的 Nios II 微控制器, 可扩展显示、通信、存储以及连接各种传感器等外部设备; $\mu\text{C}/\text{OS}-\text{II}$ 实时操作系统能够管理多任务, 提高系统软件的可移植性与开发效率。系统通过扩展 GPS 模块、距离传感器、角度传感器、LCD 显示电路与存储电路在移动检测设备中取得了良好的效果。除此之外, 还可在 FPGA 内部实现灰度变换、动态目标检测等图像处理算法, 使系统应用更加灵活。

参 考 文 献:

[1] 商小川, 周辉, 张星祥, 等. 基于 FPGA 的大面阵 CCD 高帧频驱动电路设计 [J]. 液晶与显示, 2009, 24(5): 735-739.
[2] 宋丹娜, 代永平, 刘艳艳. LCOS 接口专用集成电路 (ASIC) 设计研究 [J]. 液晶与显示, 2009, 24(5): 670-674.
[3] 马天波, 郭永飞, 李云飞. 科学级 TDICCD 相机的行频精度 [J]. 光学精密工程, 2010, 18(9): 2028-2035.

[4] 王明富, 杨世洪, 吴钦章. 大面阵 CCD 图像实时显示系统的设计 [J]. 光学 精密工程, 2010, 18(9): 2053-2059.

[5] 冉峰, 杨辉, 黄舒平. 面阵 CCD 彩色视频图像实时采集系统的设计 [J]. 光学 精密工程, 2010, 18(1): 273-280.

[6] 王文华, 何斌, 任建岳. 线阵 CCD 成像系统自校图形设计 [J]. 光学 精密工程, 2009, 17(8): 2011-2016.

[7] 刘智, 柴华, 李娜娜. CMOS 图像传感器中卷帘式快门特性及其应用 [J]. 光学 精密工程, 2009, 17(8): 2017-2023.

[8] 张达, 徐抒岩. 高速 CCD 图像数据光纤传输系统 [J]. 光学 精密工程, 2009, 17(3): 669-675.

[9] 尹亮, 陈伟平, 刘晓为, 等. 闭环加速度计 CMOS 接口电路 [J]. 光学 精密工程, 2009, 17(3): 1311-1315.

[10] 戴明, 凌丽青, 孙丽娜, 等. 采用外触发方式实现 CCD 摄像机的全自动调光控制 [J]. 光学 精密工程, 2008, 16(11): 2257-2262.

《光机电信息》征稿启事

本刊由中国光学学会、中国科学院长春光学精密机械与物理研究所主办, 科学出版社出版。

本刊征集光学和应用光学、光电子学和激光、微纳科技、材料科学、电磁学和电子学、机械、信息科学和技术等几大领域如下形式的文章:

1. 研究信息快报

本栏目主要报道最新研究成果、阶段新结果、片段新结果的介绍或说明, 不要求是纯学术论文。目的是为那些尚未能形成正式研究论文, 但希望把已有的最新研究成果、阶段或片段新结果抢先发表的科研工作者提供一个平台, 保护广大科研人员的知识产权。主要内容包括研究背景简介、研究过程或实验过程简述、观察到的结果、数据及相关信息说明、评论等, 附图表数据等, 也可附参考文献(一般不要求)。本栏目发表的论文数据不影响在正式发表论文时使用。

本栏目出版周期: 收稿日期为每月 5 日之后、25 日之前收到, 下月即出版发表。如为当月 5 号之前收到, 当月发表。

2. 研究快报

本栏目主要征集研究新成果的快速报道, 要求同其他刊物的研究快报。要求具有如下内容: 摘要、关键词、研究背景(引言)、研究过程或实验过程、研究结果、参考文献。

3. 研究评论

主要是对当前最新研究结果或研究动态的评论或展望, 也可是基于他人研究结果的二次开发或更深层次的研究结果报道。

4. 综述文章

(1) 综述本领域或本学科的研究成果和进展、发展动态和趋势; (2) 作者本研究群体的研究工作综述。

5. 研究论文

征集研究新结果的学术论文。

6. 应用开发类论文

接受各类大学、研究所、企业自主研发的新产品性能报道和新应用报道; 新型器件在系统应用结果方面的报道等。是反映企业研发创新和对自身产品的再认识的能力、并能够让用户更好地了解产品性能、拓展应用范围的手段。本栏目论文具有产品推广广告作用。

7. 成果信息和研发信息

本栏目主要为大学、研究所等研发部门发布研究成果信息或项目工程研发信息; 企业需要开发或攻关的项目信息等。目的是为研发部门和企业之间架起沟通桥梁。

8. 各类形式的企业宣传、广告, 具体来电来函商谈, 本刊做各类宣传、广告, 费用低廉。

“好酒也怕巷子深”——您的产品多一份广告就会多一份收益, 低廉的费用可以节约一个推销员的出差费用, 而效果和范围则要比一个销售人员大得多。

在我们这里刊登的广告哪怕只为您带来一个客户——您就收回了广告成本, 同时也给您带来了久远的影响和效益。

纸版的广告+电子版的广告——更值得客户信赖, 更能为您培养潜在的中、远期客户。

网上投稿: Email: gjdxxw@gmail.com xxfw@ciomp.ac.cn