

文章编号: 1007-2780(2011)05-0620-06

大电容负载 LCD 驱动芯片的测试及性能改进

李 妥, 李奇奋, 李福乐, 陈志良

(清华大学 微电子学研究所, 北京 100084, E-mail: t-li09@mails. tsinghua. edu. cn)

摘 要: 提出了一种针对专用、多通道、大电容负载 LCD 驱动芯片的测试方案。通过 FPGA 为待测样片提供 12.5 MHz 的基本时钟、状态控制及帧频选择向量,并向数字部分寄存器写入递减数据,验证了芯片单路驱动 200 pF 容性负载时可以实现 1 024 级灰度、12 V 摆幅输出。针对测试中出现的全摆幅上升时间较长及大输出幅度时的非线性问题,对芯片中的相关模块进行了测试分析,指出输出缓冲级对 Miller 电容的充电速度及数模转换器(DAC)对采样电容的充电速度是影响性能的关键因素,可通过适当减小片上转换电阻或采样电容来提高芯片性能。最后提出了一种使用开关电容型 DAC 及误差放大 AB 类输出驱动级电路的改进方案。

关 键 词: LCD; 驱动芯片; 电流型 DAC; AB 类输出驱动级; 测试

中图分类号: TN27; TN702. 2 **文献标识码:** A **DOI:** 10. 3788/YJYXS20112605. 0620

Test and Improvement of Large Capacitor Load LCD Driver Chip

LI Tuo, LI Qi-fen, LI Fu-le, CHEN Zhi-liang

(Institute of Microelectronics, Tsinghua University, Beijing 100084, China, E-mail: t-li09@mails. tsinghua. edu. cn)

Abstract: This paper proposed a test scheme for a dedicated, multi-channel, large capacitor load LCD driver chip. The 12.5 MHz basic clock, control vectors for state change and frame frequency selection are provided by the FPGA, decreasing data is written to registers in the chip. With 200 pF capacitive load, the output signal range can realize 1 024 gray level and over 12 V voltage swing. Through testing the DAC and output buffer module in the chip, it is found that charging speed of the buffer to miller capacitor and the DAC to sampling capacitor cause the problem of longer full-swing rising/falling time and nonlinear output. It can be improved by reducing the on-chip convert resistor or sampling capacitor to some extent. Finally, an improvement scheme is proposed, which uses switched-capacitor DAC and Class-AB output buffer error amplifier.

Key words: LCD; driver chip; current steering DAC; class-AB output buffer; test

1 引 言

显示技术作为人机联系和信息展示的窗口,广泛应用于娱乐、工业、交通、军事、教育和医疗等各学科领域,显示产业已经成为电子信息工业的支柱产业之一。液晶显示技术以其体积小、重量轻、低电压、低功耗、低辐射等优势成为目前主流

的平板显示技术^[1]。

液晶显示模块由液晶显示屏和驱动芯片组成,液晶显示驱动芯片是一种数模混合、高电压结合的大规模集成电路,是液晶显示的核心技术之一。文献[2]中介绍了一种采用 0.35 μm 、18 V 高压工艺设计的用于新式装备的 LCD 驱动芯片,本文给出了上述芯片的测试结果、针对实际测试

情况分析了芯片应用的具体条件并改进了设计方案。

2 LCD 驱动芯片设计指标及基本结构

2.1 芯片设计主要指标

- (1)256 列输出驱动管脚,每列输出驱动 200 pF 容性负载。
- (2)最大输出驱动电压摆幅为 12 V,全摆幅上升/下降时间 $\leq 5\ \mu\text{s}$ 。
- (3)输入数据精度为 10 bit,对应于 1 024 级灰度显示。
- (4)输出驱动电压为占空比 50% 的方波,帧频 256 ~ 2 800 Hz 可调。

2.2 芯片基本结构

芯片基本结构如图 1 所示,主要划分为数字电路部分、带隙基准源、数模转换电路、采样保持电路和 AB 类输出驱动级 5 部分。

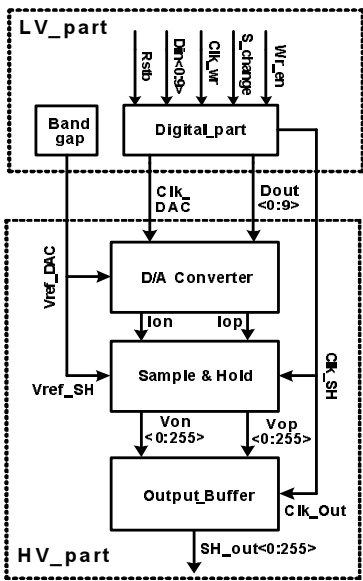


图 1 LCD 驱动芯片结构框图
Fig.1 Structure of LCD driver chip

数字部分内建 $256\times 10\text{ bit}$ 移位寄存器存储数据向量,并产生芯片所需时钟及控制信号,控制芯片读、写状态切换。10 bit 电流舵型数模转换器采用时分复用的方法将内建寄存器中的数据转换成差分模拟信号,转换过的信号分别送至 256 路采样保持电路,再由帧同步信号控制统一输出至 AB 类输出驱动级^[3],驱动片外液晶显示单元,内建带隙基准源为芯片提供稳定、不随温度变化

的参考电压^[4]。

3 LCD 驱动芯片测试分析

3.1 测试分析方案

图 2 是设计研制的专用 LCD 驱动芯片,该待测芯片采用 PGA 陶磁管壳压焊封装,在液晶屏上使用,采用 COG 封装。

LCD 驱动芯片测试方框图如图 3 所示。

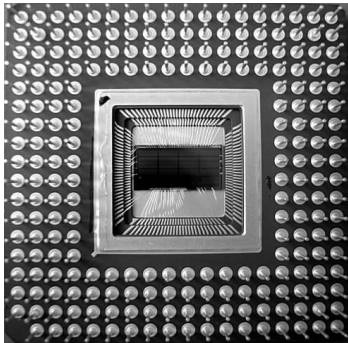


图 2 LCD 驱动芯片
Fig.2 LCD driver chip

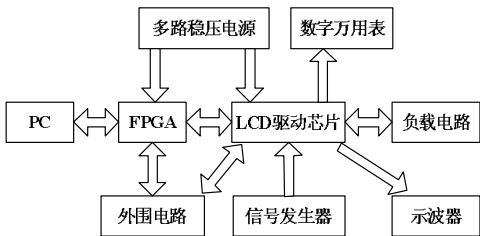


图 3 LCD 驱动芯片测试方框图
Fig.3 Block diagram for LCD driver chip test

将待测芯片与外围电路和负载电容相连,在 PCB 上组成一个完整的测试分析系统。用微机将测试程序和测试向量写入 FPGA,通过 FPGA 提供芯片所需的输入控制信号和数据。用 4 路可调稳压电源改变高压和低压,分别向芯片对应管脚提供不同的电源电压。用数字万用表监视电压;用四踪示波器轮流观察各路驱动信号的幅度、速度和相位关系,验证芯片功能。

3.2 测试结果

LCD 驱动芯片为高压 CMOS 数模混合集成电路,测试中需要加入 4 组电源,其参数如表 1 所示。

上电之后,芯片复位,将 256 路数据向量写入数字部分寄存器,经 DAC 转换之后的模拟量送入

表 1 芯片电源列表
Table 1 Chip power list

电 压 源	说 明
V_{DD}/V_{SS}	数字部分低压电源(3.3 V)
V_{CM}/GND	采样保持电路共模电压(7.5 V)
$V_{DD,D}/V_{SS,D}$	数字部分高压电源(12 V)
$V_{DD,A}/V_{SS,A}$	模拟部分高压电源(15 V)

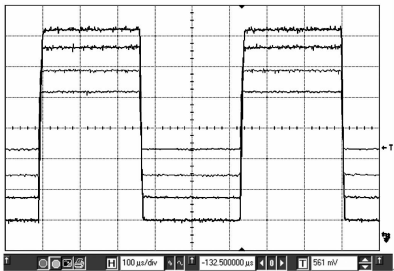


图 4 相对于 7.5 V 对称、幅度递减 4 路输出波形。
Fig. 4 Symmetrical about 7.5 V, four columns of amplitude degressive waves.

各路对应的采样保持电路，在帧同步时钟的控制下经输出驱动级同步输出至液晶面板。

测试过程中芯片基本时钟选为 12.5 MHz，输出帧频为 1.85 kHz。数字部分寄存器写入由 1 023 隔 2 递减的数据向量，这样 256 个通道输出峰值递减的方波，芯片的 4 路输出波形如图 4 所示。横轴为时间坐标(100 μ s/div)，纵轴为电压坐标(2 V/div)。

输出波形为相对于 7.5 V 对称的占空比 50% 的方波，最大摆幅 12.18 V。由于采样保持电路为开关电容共模反馈的全差分结构，输出信号受共模反馈时钟的影响产生与其频率相同的纹波^[5]。相对于液晶屏的工作频率(2 kHz)，纹波频率很高(1 MHz)，不会影响整体使用效果。

分别记录 64 路测试接口输出电压峰峰值，拟合得到如图 5 所示的曲线。驱动电压幅度较高时，与理想线性输出偏差较大。

将数字部分高压电源($V_{DD,D}$)提高至 15 V，重复上述测试过程，得到 64 路测试接口输出电压峰峰值拟合曲线如图 6 所示。

芯片主要性能测试结果如表 2 所示，由于工艺偏差的影响，最大摆幅上升时间在 6.2 ~ 8.8 μ s。

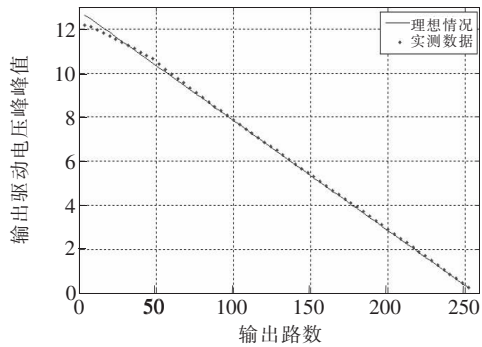


图 5 $V_{DD,D}=12$ V 时的输出拟合曲线
Fig. 5 Fitted curve of the output signal when $V_{DD,D}=12$ V

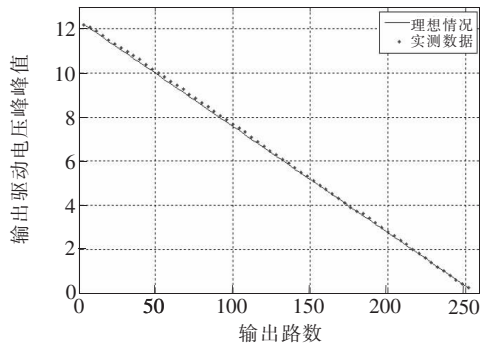


图 6 $V_{DD,D}=15$ V 时的输出拟合曲线
Fig. 6 Fitted curve of the output signal when $V_{DD,D}=15$ V

表 2 芯片测试数据
Table 2 Test data of the chip

测 试 项	实 测 值
输出帧频率	1.85 kHz
SHC 共模电平	7.51 V
带隙基准电压	1.19 V
最大摆幅	12.18 V
全摆幅上升时间($C_L=200$ pF)	6.2 ~ 8.8 μ s
功耗	1.244 W

3.3 测试分析

对整体芯片的测试显示，所设计芯片可以较好地实现输出帧频可调、帧同步输出、12 V 最大摆幅以及 10 bit 数据精度等预定功能；同时也存在一些问题，主要表现在以下两个方面：

(1) 全摆幅上升时间(200 pF 容性负载)较大。

(2) 输出电压峰峰值较大时，存在一定程度的非线性。

为分析以上两个问题产生的原因，分别对芯

片中的相关模块(输出驱动器和数模转换器)进行了测试。

3.3.1 上升时间问题

3 组样片的测试结果显示,芯片不同路数的上升时间差别较大,且下降时间小于上升时间。最快上升/下降时间为 6.2/5.1 μs ,最慢上升/下降时间为 8.8/6.6 μs 。通过 FIB 技术对芯片进行物理修改,将输出驱动电路的 Miller 补偿电容减小为原来的 1/2,相应列输出驱动电压的全摆幅上升时间由 8.8 μs 缩短为 5.9 μs ,但输出驱动电压达到要求精度的时间有所增加。

输出驱动器电路模块的测试结果显示,带 200 pF 容性负载的全摆幅上升时间为 4.88 μs ,满足设计要求。

综合分析以上测试结果,Buffer 第一级电路对 Miller 电容的充放电速度限制了上升/下降时间。提高模拟电路部分的工作电压可以加快充放电速度, $V_{\text{DD,A}}$ 为 18 V 时,最快上升/下降时间减少到 5.2/4.0 μs 。偏置电路为输出驱动级提供的静态偏置电流偏小导致了整芯片测试结果中输出电压摆率较小;另外,工艺偏差对芯片的性能有较大的影响,设计中应合理布置 256 路输出驱动级的偏置电路,尽量减小工艺偏差对偏置电流的影响。

3.3.2 非线性问题

在与整体芯片测试相同的偏置条件下($V_{\text{DD,D}} = 12\text{ V}$, $R_{\text{EXT}} = 30\text{ k}\Omega$),DAC 的输出摆幅已经超过 12 V(约为 13.5 V),且输出电压出现明显的非线性。将 $V_{\text{DD,D}}$ 调高至 15 V 可以消除输出电压的非线性;若改变偏置条件,减小 DAC 中参考电流的大小,使其输出摆幅为 12 V,则能够在 $V_{\text{DD,D}}$ 为 12 V 的情况下得到线性输出。

DAC 中电流单元的结构如图 7 所示。调节外接电阻 R_{EXT} 可以改变 DAC 单位电流的大小,从而改变输出电压摆幅。用作单位电流源的 PMOS 管 M_{P} 和 M_{N} 的漏端电压(DAC 输出电压)必须低于 $V_{\text{DD,D}} + |V_{\text{TH,P}}|$,否则 PMOS 管进入线性区,造成输出电压非线性。

通过以上分析,并结合测试结果,可得出结论:数模转换器对采样电容的充电速度限制了驱动级输出电压摆幅的提高,为了使输出电压摆幅达到设计要求,必须适当调低 R_{EXT} ,使 DAC 的输出电压摆幅达到 13.5 V 左右,这样才能在一个读

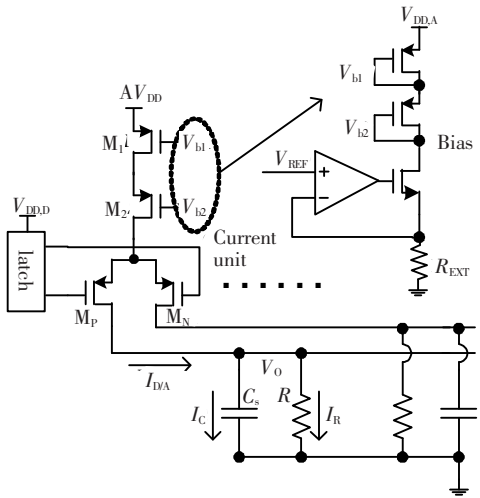


图 7 电流源单元

Fig. 7 Current unit

时钟周期内将差分采样电容充电至 12 V。此时,若 $V_{\text{DD,D}}$ 仍保持为 12 V,则 DAC 输出电压的非线性会导致最终输出的非线性。要得到线性度较好的输出,需提高 $V_{\text{DD,D}}$ 。测试结果显示:当 $V_{\text{DD,D}} = 15\text{ V}$ 时,输出电压线性度明显提高(如图 6 所示)。

芯片设计过程中,电流型 DAC 译码电路部分和控制电压产生部分使用 12 V 电压而不是芯片高压电源 15 V,是为了减小转换过程中的毛刺。要保证 DAC 的线性度,其输出电压不能超过 $12\text{ V} + |V_{\text{TH,P}}|$,而要使最终的输出满足 12 V 的摆幅要求,就必须加快 DAC 对采样电容 C_{S} 的充电速度。

DAC 对采样电容 C_{S} 充电过程中,输出电压 V_{O} 满足下式:

$$V_{\text{O}} = I_{\text{R}} \cdot R = \frac{1}{C_{\text{S}}} \cdot \int_0^t I_{\text{C}} \cdot dt \tag{1}$$

又因为

$$I_{\text{R}} + I_{\text{C}} = I_{\text{D/A}} \tag{2}$$

由式(1)、式(2)可以得到:

$$V_{\text{O}} = I_{\text{D/A}} \cdot R \cdot (1 - e^{-t/RC_{\text{S}}}) \tag{3}$$

因此,可以通过适当减小 DAC 输出端串接的片上转换电阻 R 以及采样电容 C_{S} 来减小充电时间常数 $\tau = R \times C_{\text{S}}$,提高充电速度。

4 改进设计方案

分析测试结果,发现芯片存在以下有待改进的方面:

(1) 电流型 DAC 驱动能力限制输出电压

参 考 文 献:

[1] 孙洵. 平板显示产业的发展现状和前景分析(液晶专题)[J]. 现代显示, 2007, (7): 45-51.

[2] 尹东辉, 任彦楠, 岳超, 等. 一种 1 024 级灰度、大电容负载的 LCD 显示驱动芯片设计[J]. 液晶与显示, 2011, 26(1): 78-82.

[3] 林志诚, 邵庆益, 陈阿青. 一种用于 LCD 驱动的低功耗输出缓冲放大器[J]. 液晶与显示, 2010, 25(2): 225-229.

[4] 仇岩, 魏廷存, 王佳, 等. 一种基于控制 PTAT 电流的温度系数可调带隙基准源[J]. 液晶与显示, 2010, 25(1): 105-109.

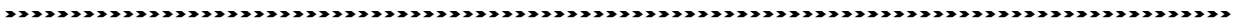
[5] Sansen W M C. *Analog Design Essentials* [M]. Beijing: Tsinghua University Press, 2006: 177-179.

[6] Allen P E, Holberg D R. *CMOS Analog Circuit Design* [M]. Beijing: Science Press, 1995: 514-520.

[7] Gral P R, Hurst P J, Lewis S H, et al. *Analysis and Design of Analog Integrated Circuits* [M]. Fourth Edition. Beijing: Higher Education Press, 2003: 384-391.

[8] Le H B, Do X D, Lee S G. Compact low-power high-slew-rate buffer for LCD driver applications [J]. *IEEE Electronics Letters*, 2010, 46(20): 1370-1371.

[9] Woo J K, Shin D Y, Jeong D K, et al. High speed 10-bit LCD column driver with a split DAC and a class-AB output buffer[J]. *IEEE Transactions on Consumer Electronics*, 2009, 55(3): 1431-1438.



《中国光学》征稿启示

《中国光学》为双月刊, A4 开本; 刊号: ISSN 1674-2915/CN22-1400/O4; 国内外公开发行, 邮发代号: 国内 12-140, 国外 BM6782。

- ★中国科技核心期刊
- ★中国光学学会光电技术专业委员会会刊
- ★中国学术期刊(光盘版)源期刊

报道内容:基础光学、发光理论与发光技术、光谱学与光谱技术、激光与激光技术、集成光学与器件、纤维光学与器件、光通信、薄膜光学与技术、光电子技术与器件、信息光学、新型光学材料、光学工艺、现代光学仪器与光学测试、光学在其他领域的应用等。

发稿类型:学术价值显著、实验数据完整的原创性论文; 研究前景广阔, 具有实用、推广价值的技术报告; 有创新意识, 能够反映当前先进水平的阶段性研究简报; 对当前学科领域的研究热点和前沿问题的专题报告; 以及综合评述国内外光学技术研究现状、发展动态和未来发展趋势的综述性论文。

欢迎投稿、荐稿, 洽谈合作。

主管单位: 中国科学院
主办单位: 中国科学院长春光学精密机械与物理研究所
编辑出版: 《中国光学》编辑部
投稿网址: <http://chineseoptics.net.cn>
邮件地址: chineseoptics@ciomp.ac.cn, gxyygx2007@126.com
联系电话: (0431)86176852; (0431)84627061 传 真: (0431)84627061
编辑部地址: 长春市东南湖大路 3888 号(130033)