

文章编号:1007-2780(2010)02-0292-05

基于 FPGA 的快速中值滤波器设计与实现

李轶博, 李小兵, 周 娴

(电子科技大学 机械电子工程学院, 四川 成都 611731, E-mail: liyibo12@gmail.com)

摘 要: 针对传统数字信号处理器件速度上的瓶颈问题, 提出了一种基于 FPGA 的快速中值滤波器设计方法, 阐述了快速中值滤波器的硬件构架设计和寄存器传输级代码的实现, 对整个系统进行了仿真, 并对结果进行了分析说明。

关 键 词: 中值滤波; 现场可编程门阵列; 数字图像处理

中图分类号: TN713 **文献标识码:** A

Design and Realization of Fast Median Filter Based on FPGA

LI Yi-bo, LI Xiao-bing, ZHOU Xian

(School of Mechatronics Engineering, University of Electronic Science and Technology of China,

Chengdu 611731, China, E-mail: liyibo12@gmail.com)

Abstract: Focusing on the speed problems of the traditional digital signal devices, a design of fast median filter based on FPGA was proposed in this paper. The hardware architecture of fast median filter and the code realization of register transfer were introduced, the whole system was simulated, and the experiment results was analyzed.

Key words: media filter; FPGA; digital image processing

1 引 言

中值滤波是数字图像处理系统中的一个重要组成部分。如何降低图像采集过程中引入的噪声以及外界恶劣环境产生的干扰, 对采集到的图像进行滤波是数字图像处理的关键问题, 而中值滤波技术的应用为这一问题提供了一个很好的解决方案。一般来说, 图像处理速度的提高主要有两种手段: 一是改变图像处理算法, 使算法更简单, 但最为耗时的图像低级处理算法已相当成熟, 其运算的复杂性也相对固定, 所以改变算法同时又保证精度是非常困难的; 二是改变实现算法的方式。目前, 实现图像处理算法的方式很多, FPGA (Field Programmable Gate Array) 技术因其众多优点在实时图像处理方面有广泛的应用^[1]。

中值滤波是一种常用的滤波手段, 尤其对椒盐噪声效果显著。同时, 中值滤波也是一种非线性空间滤波方法, 与线性滤波, 如均值滤波等方法相比, 能很好地滤除脉冲噪声, 并且可有效地保护图像的边缘。如果使用通用的软件方法, 由于处理过程需要进行大量的简单计算, 因此会消耗不少时间而影响系统的处理速度; 而用 FPGA 来完成中值滤波这类运算简单但数据量巨大的处理, 则可大幅提高处理速度, 实现图像的实时处理。

本文提出了一种基于 FPGA 的快速中值滤波器设计方法, 利用 3×3 模板矩阵, 结合 FPGA 的并行特点, 采用 3 级流水操作提高了图像处理的效率和单位时间内的处理数据量的吞吐能力。设计方案已经成功应用于某系列矿车的视频采集系统内, 使用效果很好。

收稿日期: 2009-09-26; 修订日期: 2009-10-14

作者简介: 李轶博(1983—), 男, 黑龙江齐齐哈尔人, 硕士研究生, 主要从事视频图像处理的研究。

2 中值滤波算法

2.1 中值滤波原理

中值滤波^[2] (Median Filter) 是一种非线性信号处理技术,能够有效抑制图像噪声,提高图像信噪比。中值滤波是基于邻域操作的,可通过定义一个大小为 $N \times N$ (N 为奇数) 的邻域,以其中心点滑动过一幅图像的方式进行操作。中值滤波类似于卷积运算,能滤出傅里叶变换后的高频分量,同时对低频分量也有影响,主要是对 $N \times N$ (N 为奇数) 的方框内像素按照灰度等级进行排序,找出中间值代替现有像素。中值滤波公式如下:

$$g(x,y) = \text{median}\{f(x-i,y-j)\} \quad (i,j) \in S \tag{1}$$

式(1)中, $g(x,y)$ 表示在 (x,y) 点处经过中值滤波后的灰度值; $f(x,y)$ 表示 (x,y) 点经过中值滤波前的灰度值; S 表示中值滤波模板, S 可以是正方形,也可以是圆形区域。为了便于 FPGA 实现,这里 S 取 3×3 模板。

2.2 中值滤波算法分析

如图 1 所示,首先取出 3×3 模板,然后对模板里面的 9 个像素按灰度值进行排序,得到排序后的中间值,将此中值代替原来窗口中间像素的灰度值,这样噪声就会在排序的过程中被排到了最左边,或者最右边,所选择的中间位置的值一般

不是噪声的值,由此便可以达到抑制噪声的目的。中值滤波的输出像素是由邻域图像的中间值决定的,因而中值滤波对极限像素值(与周围像素灰度值差别较大的像素)远不如平均值那么敏感,从而可以消除孤立的噪声点,又可以使图像产生较少的模糊^[3]。

如何取出中值是设计中值滤波器的核心问题,中值滤波也由此分成两个部分,第一部分选择合适的模板进行滤波,第二部分对模板中 $N \times N$ 个像素灰度级别进行排序。工程上为了使性价比达到最高并且易于硬件实现,通常选用 3×3 模板进行滤波。软件实现排序有很多种经典算法,如起泡法、快速排序法等,但是以上的软件排序方法并不适合于硬件电路来实现,需要寻找一种使用资源最少、运算速度最快、硬件容易实现的算法。

2.3 快速中值滤波算法

在传统中值滤波中,窗口内的所有像素点的灰度值从小到大(或从大到小)顺序排列,并以灰度值序列的中间值来代替窗口中心位置的像素点的灰度值。这就意味着中值滤波在执行过程中要进行大量的比较运算。对于 $N \times N$ 方形窗的中值滤波器来说,运行一次就要进行 $\frac{1}{2}n^2(n^2-1)$ 次排队和比较运算。可以预见,要处理一幅 512×512 的灰度图像,所需的时间是相当长的。

针对传统中值滤波算法排序费时、不利于实时处理的缺点,本文提出一种窗内像素灰度值排序的改进算法,即快速中值滤波算法^[4]。快速中值滤波算法对比于传统中值滤波算法,不仅运算量大大减少,在 FPGA 硬件实现上所占用的硬件资源也更少,因此它对图像数据的处理速度比传统中值滤波算法更快。图 2 是快速中值滤波示意图。

排序步骤如下:

(1)设计一种排序的硬件器件,把输入的 M 、

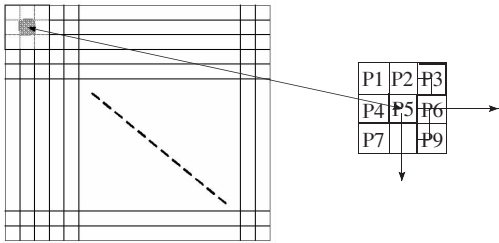


图 1 中值滤波示意图
Fig. 1 Sketch map of median filter

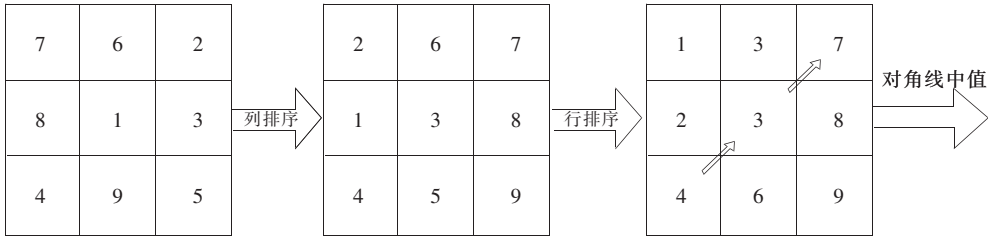


图 2 排序过程
Fig. 2 Taxis process

N、K 3 个 8 位无符号整数放入相应位置,由小到大排列开;

(2)把模板数据 3 个列向量同时排序,进行流水操作,生成一个新的矩阵模板;

(3)继续使用该器件把新矩阵模板按照行向量进行重新排列组合,再生成第二个新矩阵模板;

(4)把最新生成的矩阵主对角线向量提取出来,再一次使用该器件进行排序,最后取出中值,这个中值就是中值滤波所要得到的结果。

3 FPGA 实现中值滤波

3.1 FPGA 简介

FPGA^[5,6]是在 PAL、GAL、EPLD、CPLD 等可编程器件的基础上进一步发展的产物。它是作为 ASIC 领域中的一种半定制电路而出现的,既解决了定制电路的不足,又克服了原有编程器件的门电路有限的缺点。FPGA 一般采用 SRAM 工艺,也有一些军品和宇航级 FPGA 采用 FLASH 或者熔丝与反熔丝工艺。FPGA 的集成度很高,其器件密度从数万门到数千万门不等,可以完成极其复杂的时序与逻辑组合电路功能,适用于高速、高密度的高端数字逻辑电路设计领域。

3.2 FPGA 中值滤波整体设计

传统的电路设计采用自底向上的设计方法。FPGA 的出现改变了传统电路的设计方法,提出了一种自顶向下的(TOP-DOWN)设计方式,这样可以更好地把握设计的整体性,然后逐步向下细分。如前所述,中值滤波由两部分组成,其一是滤波模板(这里选择 3×3 模板),其二是中值产生电路。中值滤波原理如图 3 所示。

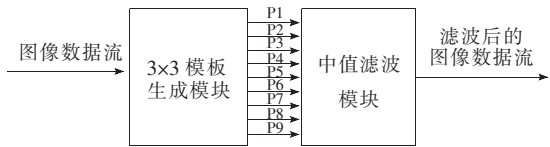


图 3 中值滤波原理图
Fig. 3 Flow chart of median filter

硬件中图像数据是以数据流的方式传输,一个时钟周期传输一个像素数据。如何实现在同一个时钟周期内同时获取到 9 个像素点是问题关键,通常采用行缓冲的方式来实现。比如,要获得 9 个像素数据分别在相邻的 3 行内,可以用 2 个行线性缓冲器先分别存储前 2 行,等到第 3 行数据到来时,再同时从第 3 行及前 2 个线性缓冲器内读取数据,这样就保证了每行内的 3 点数据是同时获取的。然后,再分别对获取到的各行内的 3 点数据进行分级寄存,在恰当的延时之后,便可将各行 3 点数据同时取出。 3×3 模板产生过程如图 4 所示。

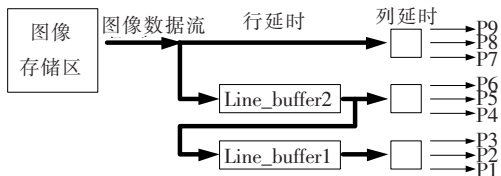


图 4 3×3 模板产生过程
Fig. 4 Generating process of 3×3 moulding board

3.3 中值滤波模块实现及时序设计

FPGA 设计分为控制通路设计和数据通路设计,对于运算型电路主要是设计好数据通路。对于本滤波器设计而言,主要是进行排序工作,所以

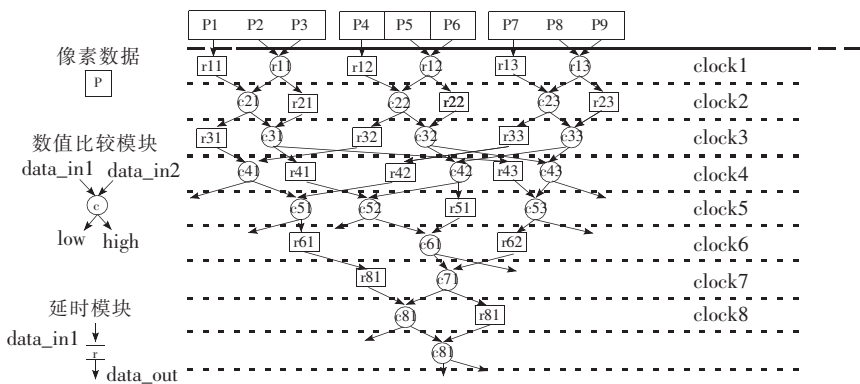


图 5 中值产生过程
Fig. 5 Generating process of median

电路多由比较器组成。为了保持数据的同步性,比较器使用同步电路完成,本周期没有参与比较的延迟一个周期,等下一个周期再和结果进行比较,这样就完成了缓冲器内数据对齐工作。

至此整个滤波器设计基本完成,但还没有考虑到整个图像的边缘行,如第一行和最后一行、第

一列和最后一列,也就是整个图像阵的最外围,它们由于没有足够的邻域数据没办法参与到中值滤波的过程中去。对此有两个解决办法,一是整个外围数据不参与中值滤波,二是把所有外围的像素固定为一个定值。设计完成后的核心模块仿真如图 6 所示。

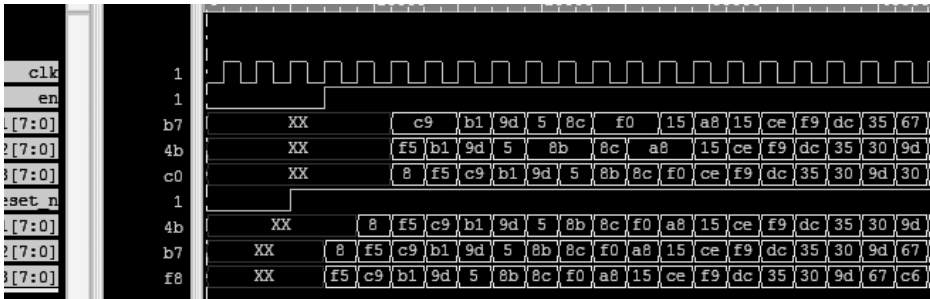


图 6 中值滤波模块的仿真结果
Fig. 6 Simulation of the median filter module

3.4 中值滤波结果

使用 modelsim+matlab 仿真结果如图 7 所示。效果测试发现,经过滤波后的图像效果明显

好于滤波之前,椒盐噪声基本被滤掉,但图像边界有模糊现象的发生,模板窗口越大则滤波效果越好,但同时边界也会越模糊。

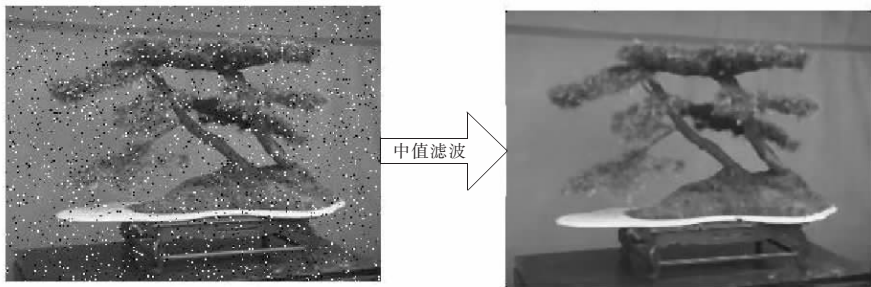


图 7 滤波前后的效果比较
Fig. 7 Comparison of images before and after median filter

4 结 论

针对实际应用中的中值滤波器的设计,利用 3×3 模板矩阵的特点,提出了中值快速算法,结合 FPGA 的并行特点^[7],采用 3 级流水操作提高了图像处理的效率和单位时间内的处理数据量

的吞吐能力。与软件处理相比较,基于 FPGA 的快速中值算法不仅能够实现图像的高速处理,而且系统硬件结构简单、集成度高、可靠性强、时序固定、延时小而且可以预见。本设计已经成功应用于某系列矿车的视频采集系统内,使用效果很好。

参 考 文 献:

[1] Athanas P M, Abbot A L. Addressing the computational requirements of image processing with a custom computing machine: An overview [C]//The Ninth International Parallel Processing Symposium, Santa Barbara: IEEE Computer Society, 1995.
[2] 阮秋琦. 数字图像处理学 [M]. 北京: 电子工业出版社, 2001.

[3] 周杰. 应用于图像处理的中值滤波改进算法 [D]. 北京:北京邮电大学,2007.

[4] 付星强. 基于 FPGA 的图像处理算法的研究与硬件设计[D]. 南昌:南昌大学,2006.

[5] 田耘. 无线通信 FPGA 设计 [M]. 北京:电子工业出版社,2008.

[6] 徐大鹏,李从善. 基于 FPGA 的数字图像中值滤波器设计 [J]. 电子器件,2006,29(6):1114-1117.

[7] 王骞,丁铁夫. 基于 FPGA 的液晶显示驱动 IP 核的实现 [J]. 液晶与显示,2005,20(4):324-327.



包括 SI 辅助单位在内的具有专门名称的 SI 导出单位

量的名称	名称	符号	SI 导出单位
			用 SI 基本单位和 SI 导出单位表示
[平面]角	弧度	rad	1 rad=1 m/m=1
立体角	球面度	sr	1 sr=1 m ² /m ² =1
频率	赫[兹]	Hz	1 Hz=1 S ⁻¹
力	牛[顿]	N	1 N=1 kg·m/S ²
压力,压强,应力	帕[斯卡]	Pa	1 Pa=1 N/m ²
能[量],功,热量	焦[耳]	J	1 J=1 N·m
功率,幅[射能]通量	瓦[特]	W	1 W=1 J/S
电荷[量]	库[仑]	C	1 C=1 A·S
电压,电动势,电位	伏[特]	V	1 V=1 W/A
电容	法[拉]	F	1 F=1 C/V
电阻	欧[姆]	Ω	1 Ω=1 V/A
电导	西[门子]	S	1 S=1 Ω ⁻¹
磁通[量]	韦[伯]	Wb	1 Wb=1 V·S
磁通[量]密度,磁感应强度	特[斯拉]	T	1 T=1 Wb/m ²
电感	亨[利]	H	1 H=1 Wb/A
摄氏温度	摄氏度	℃	1 ℃=1 K
[光]通量	流[明]	lm	1 lm=1 cd·Sr
光照度	勒[克斯]	lx	1 lx=1 lm/m ²
[放射性]活度	贝可[勒尔]	Bq	1 Bq=1 S ⁻¹
吸收剂量	戈[瑞]	Gy	1 Gy=1 J/kg
剂量当量	希[沃特]	Sv	1 Sv=1 J/kg