

文章编号:1007-2780(2009)05-0751-05

基于 FPGA 的空间光学遥感器 CCD 信号检测系统设计

曹小涛, 胡 君, 王 栋

(中国科学院 长春光学精密机械与物理研究所, 吉林 长春 130033, E-mail: cxiaotao@yahoo.com.cn)

摘 要: 为了精确监视空间光学遥感器多光谱 TDI CCD 控制单元的工作状态, 测试其性能和可靠性, 提出了基于 FPGA 的一种新型 CCD 信号检测系统。该系统利用 FPGA 对 48 路控制 CCD 驱动信号和 31 路直流偏置信号进行并行实时逻辑分析及检测, 同时, 经由 RS232 串行通讯接口传输到上位机, 输出检测结果。FPGA 内部集成了 A/D 控制模块、逻辑判断模块和 UART 模块。实验结果表明, 该方法可实时准确监视 TDI CCD 控制单元的工作状态, 适用于空间光学遥感多光谱 TDI CCD 的检测需要。

关 键 词: 空间光学遥感器; FPGA; TDI CCD; 检测
中图分类号: TN386.5; TP331.2 **文献标识码:** A

1 引 言

随着现代集成电路工艺的高速发展, CCD (Charge Couple Device) 成像传感器已经发展成为成像(摄像、照相)领域的重要应用产品和部件, 在影像传感、信号处理和数字存储三大领域中得到广泛应用。特别是在军事上的影像传感领域, 应用 CCD 成像探测技术对地面目标进行实时侦察, 能有效测定敌方的军事部署, 绘制出精确战略地图及地貌环境, 为制定精密的作战计划提供可靠的数据和环境资源^[1]。TDI CCD (Time Delay and Integration Charge Coupled Devices) 是近几年发展起来的一种新型的光电传感器。TDI 是一种扫描方式, 是一项能够增加线扫描传感器灵敏度的技术。TDI CCD 通过多级积分来延长积分时间, 从而提高器件的灵敏度和信噪比^[2,3]。多光谱 TDI CCD 同时具有多光谱特性和时间延迟积分的特殊功能, 并且在性能、功能和可靠性上优于一般的 CCD 芯片, 属于高性能空间光学遥感领域的专用核心器件。但 TDI CCD 内部结构复杂, 存在芯片生产周期长、测试手段困难和生产工艺复杂等一系列问题。

在采用 TDI CCD 研制空间光学遥感器的过程中, 经常会遇到因 TDI CCD 到货晚或其它因素而造成对调试工作的影响。研制 TDI CCD 信号

仿真检测系统^[4], 可以依据 CCD 芯片未到货前给出的参数对设计过程进行测试和试验, 对与 CCD 芯片相关的机电系统进行监测, 缩短系统研发的周期。TDI CCD 控制信号是保证航天光学遥感器成像质量的重要环节, 是获得高清晰图像信息的关键。TDI CCD 控制信号是具有复杂时序的多路高速并行信号^[5-7], 并且电压覆盖范围宽, 因此, 控制信号的主要性能和功能是否满足设计要求, 各个信号之间的时序关系是否一致, 已经成为亟需解决的测试问题。

TDI CCD 信号检测系统是 TDI CCD 信号仿真检测系统的重要组成部分, 以信息技术、相似性原理和系统科学为依据, 模拟 TDI CCD 负载特性, 通过对 TDI CCD 控制信号进行实时分析, 及时发现控制信号的出错信息, 以满足实际检测工作的需要。

本文提出了一种基于 FPGA 的新型 CCD 信号检测系统, 可以实时监视 TDI CCD 控制单元的工作状态, 适用于对空间光学遥感多光谱 TDI CCD 进行检测。

2 系统组成及工作原理

2.1 TDI CCD 控制信号特性

多光谱 TDI CCD 是一种高分辨率的组合 CCD 芯片。作为空间光学遥感器的彩色 (RGB)

和全色探测器,可同时输出 8 路(512 像素/路)全色视频图像数据和 3 路(1 024 像素/路)彩色视频图像数据,彩色行频率为 5 kHz,全色行频率为 20 kHz。它的控制信号共有 79 路,可以分为彩色控制信号和全色控制信号,而对于每一种控制信号,又可以划分为驱动信号和直流偏置信号。对于驱动信号,频率范围为 5 kHz~12 MHz,电压范围为-13~+13 V;直流偏置信号的电压范围为-2~+17 V。为了使 TDI CCD 完成扫描和成像,即电荷的积分、转移和读出等,TDI CCD 的驱动信号在每一个行周期内都满足严格的时序关系,直流偏置信号满足严格的电平标准。这种时序关系和电平标准由厂商提供参数,同时也是信号检测的依据。

2.2 CCD 检测系统的组成

为获取地面的图像信息,空间光学遥感器需要有效控制 TDI CCD。因此,检测系统电路需要对这些控制信号进行实时检测,分析驱动信号时序关系是否满足参数要求和偏置电压是否在合理范围之内。同时,作为地面仿真测试系统的一部分,如果 TDI CCD 控制信号正确,则将控制信号交由图像视频信号生成及控制系统处理,以完成模拟 CCD 的成像特性;如果控制信号错误,则将错误信息传送给上位机显示。芯片检测系统还需要模拟 CCD 芯片的负载特性。图 1 给出了信号检测的原理流程图。

如图 2 所示,信号检测系统的硬件主要由彩色板和全色板两块电路板构成,两块电路板结构类似,分别完成彩色和全色控制信号的检测,它们之间经由时统相联系,以完成同步和并行处理。

图 1 TDI CCD 检测系统流程图
Fig. 1 Flow chart of TDI CCD detection system

每块由驱动信号预处理电路(滤波电路、电容负载、电压调理和比较器电路)、偏置电压信号预处理电路(滤波电路、电压调理和 A/D 转换电路)、FPGA 和 RS232 串行通讯接口等组成。每块电路板与上位机经由 RS232 串行接口进行通讯。

该系统的基本工作原理为:系统实时采集高速并行的 TDI CCD 驱动信号和直流偏置信号,这些信号经由处理电路转化为 FPGA 可以识别的逻辑信号。FPGA 实时判断并行驱动信号之间的逻辑关系是否正确,判断直流偏置电压是否在容许范围之内,如果发现错误,则将错误信息经由 RS232 串行通讯接口送上位机显示,同时结束信号的采集。

信号的预处理电路主要完成信号的滤波以及电压的转换,从而获得比较器和 A/D 转换电路可以接收处理的信号。滤波电路滤除由于多路高速信号之间存在的互相干扰和其它因素带来的噪声。考虑到信号特性,驱动信号的滤波电路由 RC

图 2 TDI CCD 检测系统原理图
Fig. 2 Block diagram of TDI CCD detection system

无源带通滤波电路完成,偏置电压的滤波电路由 RC 无源低通滤波电路完成,滤波器的截止频率依据信号频率特性由 R 和 C 的值确定。电容负载电路由电容构成,模拟 CCD 引脚的等效电容负载,以检测 CCD 控制信号的瞬间电流驱动能力。电压调理电路由电阻分压电路完成。本系统比较器选用 LT1715 芯片,支持信号频率达 150 MHz,延迟为 4 ns,满足高速并行驱动信号的实时采集,比较阈值电压的选择结合信号电压和分压电路完成。A/D 转换器选用 MAX1308,量化位数为 12 位,八通道转换速率为 $1.98\ \mu\text{s}$,所有有效通道的同时采样非常适合于并行信号的采集,完全满足直流偏置电压的采样和检测需要。采用 Xilinx 公司的 VIRTEX4 作为核心处理器件,该芯片提供 20 万个逻辑单元和高达 500 MHz 速率性能,在高速信号处理中得到了广泛应用^[8],满足控制和处理的实时性要求。通信芯片采用 MAX3232,支持 RS-232 通信协议。

3 FPGA 控制及算法实现

如图 3 所示,为完成检测功能,FPGA 内部功能模块主要分为 4 种:AD 采集控制模块、数据处

理模块、存储模块和通信模块。AD 采集模块完成高速 AD 芯片 MAX1308 的控制;数据处理模块对驱动信号和偏置信号进行实时逻辑分析处理;存储模块由 FIFO 组成,缓存一个 CCD 信号周期内的错误信息,在出错的周期结束后,FPGA 停止对信号的采集,同时错误信息加上同步头和校验等信息打包成反馈数据包;UART 模块接收 PC 发送的开始和结束等工作命令,完成将组包后的错误信息传送给 PC 显示。

3.1 AD 采集控制模块

由于有限状态机设计使得结构模式简单、方案固定,可以更好地提高工作效率,缩短时钟周期,因此在很多 AD 芯片的控制中得到了应用^[9]。MAX1308 的 FPGA 控制也可以采用有限状态机来完成。MAX1308 的工作时序包括配置寄存器,启动一次转换,等待转换结束和读取转换结果。图 4 给出了 FPGA 控制 MAX1308 的状态转换图。

配置寄存器时,对于 I/O 线低 8 位 $D_0 \sim D_7$,可以通过把任一位置高的方式来激活相应通道。

图 3 FPGA 内部功能框图

Fig. 3 Block diagram of function in FPGA

图 4 MAX1308 的状态转换图

Fig. 4 State transformation diagram of MAX1308

图 5 AD 控制器的仿真结果

Fig. 5 Simulation result of AD controller

通过将 convst 信号置为低电平来启动一次转换。转换结果在每个 eoc 下降沿开始连续读取,cs 信号可以一直保持低电平或者仅在 rd 周期内保持低电平。信号 eolc 为低电平表明所有通道转换结束。控制程序由 VHDL 语言编写,图 5 给出了在 ModelSim 软件下的程序仿真结果。仿真结果与 MAX1308 的时序图相一致,并在实际调试中得到验证。

3.2 数据处理模块

由于频率最高的驱动信号为 12 MHz,依据采样定理,数据处理模块的时钟频率应该高于 Nyquist 频率 24 MHz。假设在 CCD 控制信号一个周期内的一个采样时刻 T ,并行输入信号为 X_T 。由于在一个周期内,驱动信号满足严格的时序关系,偏置电压为确定值,因此,在采样时刻 T ,驱动信号 Y_T 是确定的。输入信号必须满足 $X_T = Y_T$ 才表明是正确的。假设在控制信号一个周期内采样次数为 n ,数据处理模块依据如图 6 所示流程图工作。

图 6 数据处理流程图

Fig. 6 Flow chart of data processing

数据处理模块接收到开始工作命令后,首先进行初始化工作,完成全色板和彩色板的同步并判断 CCD 控制信号一个周期的起始位置,将采样次数计数器清 0。采样次数计数器依据采样时钟计数,在每一个采样点,数据处理模块实时判断采样数据 X_T 与预置正确数据 Y_T 是否一致,从而完成实时的并行逻辑分析。如果一致,则将 X_T 中

与图像生成相关的数据信号送出;否则,将错误信号的信息送 FIFO 缓存。如果一次采样周期内,数据无误,则继续下一周期的采集。否则关断采集,并将一个周期内的错误信息打包送出。

3.3 数据传输

串口通信 UART 模块也由 VHDL 语言完成。主要由波特率生成、传送和接收 3 个子模块组成^[10]。波特率生成模块产生期望的传输波特率,传送模块完成错误信息至 PC 的传送,接收模块接收 PC 发送的工作命令。

4 实际应用环境中的实验结果

对系统在实际应用环境进行实验。实际应用环境采用某空间遥感器的 TDI CCD 控制信号,上位机软件由 Visual C++ 编写。经实际测量,如果驱动信号无误,那么检测系统传送给后续电路的输出驱动信号与输入驱动信号之间的延迟时间在 15 ns 以内,并且多路并行输出驱动信号互相之间的延迟几乎一致,满足后续电路的实时并行处理需要。图 7 给出了全色板监测系统在一个 CCD 周期内发现的 3 处错误,得到的驱动信号发生错误的时刻以及错误种类与实际测量值相一致,偏置电压值与实测值误差在 $\pm 3\%$ 范围之内,实现了对 TDI CCD 信号的实时并行检测。

图 7 实验结果

Fig. 7 Result of experiment

5 结 论

实验结果表明,所提出的对 TDI CCD 高速并行控制信号的实时检测方法可以及时发现控制信号的错误信息。在后续的开发中,将考虑使用 PCI 代替串口通信,可以大幅增加系统的数据交互能力,使其在功能和可扩展性等方面得到有力的提升。

参 考 文 献:

- [1] 宋丰华. 现代光电器件技术及应用 [M]. 北京: 国防工业出版社, 2004.
- [2] 冯勇, 韩凤玲, 许士文. TDI CCD 成像系统的研究 [J]. 光学技术, 2000, 26(2):120-122.
- [3] 黄美龄, 张伯珩, 边川平, 等. 相关双采样技术在航天相机中的应用研究 [J]. 传感器技术, 2005, 24(8):31-33.
- [4] 马岩, 胡君, 吴伟平. 基于 CCD 成像单元仿真测试系统的实时性实现 [J]. 液晶与显示, 2008, 23(2):200-204.
- [5] 王岩, 郭永飞, 司国良, 等. 基于 FPGA 的 TDI-CCD 时序电路的设计 [J]. 微计算机信息, 2007, 23(3-2):198-200.
- [6] 卢阳, 陈向东. 基于 CPLD 的 TDI/CCD 图像传感器驱动时序设计 [J]. 微计算机信息, 2006, 22(6-2):227-229.
- [7] 郭伟强, 万志, 常磊, 等. 面阵 CCD 信号采集系统的噪声抑制 [J]. 发光学报, 2008, 29(2):204-208.
- [8] 张海陵, 陈茄, 谭海云. 基于 FPGA 的模拟信号源系统设计 [J]. 电子科技大学学报, 2006, 35(4):461-463.
- [9] 林若波. 基于 VHDL 的有限状态机电路设计 [J]. 中国水运, 2007, 5(9):210-212.
- [10] 赵权, 刘翠玲. 基于 FPGA 的通用异步收发机的设计 [J]. 北京工商大学学报(自然科学版), 2008, 26(1):53-56.

Detection System Design of CCD Signals for Space Optics Remote Sensing Device Based on FPGA

CAO Xiao-tao, HU Jun, WANG Dong

(Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Science,
Changchun 130033, China, E-mail: cxiaotao@yahoo.com.cn)

Abstract

In order to monitor the state of control cell of TDI CCD of multi spectrum space optics remote device and test the function and reliability, a novel detection system of CCD signals for space optics system is designed. By using the FPGA, 48 clock drivers and 31 DC bias signals are all analyzed and detected simultaneously. At the same time, solutions of the detection are transmitted to PC. All models such as A/D control, logic analysis and UART are integrated in the FPGA. Experiment results show the detection system can exactly monitor the state of the controlling cell of TDI CCD. It totally satisfies the requirements for detection of TDI CCD of multi spectrum space optics remote sensing device.

Key words: space optics remote sensing device; FPGA; TDI CCD; detection

作者简介: 曹小涛(1980—), 男, 河南巩义人, 博士, 主要研究方向: 空间相机的地面测试技术。