

文章编号:1007-2780(2009)03-0429-05

一种红外探测器的图像采集系统

王德江¹, 匡海鹏¹, 周 刚¹, 陈柠檬², 徐正平¹

(1. 中国科学院 长春光学精密机械与物理研究所, 吉林 长春 130033, E-mail: wangdj04@live. cn;
2. 清华大学 电子工程系 图形图像研究所, 北京 100084)

摘 要: 针对一款定制红外探测器, 以 Xilinx 的 XC3S400 为核心器件, 利用 485 传输协议, 完整地设计了该探测器的驱动电路、模数转换电路和数据传输电路, 并完成了系统的软、硬件测试, 其中红外图像量化为 10 bit, 数据吞吐率为 25.6 Mbit/s。试验表明该系统能够达到后续理论分析与试验的要求。

关 键 词: 红外焦平面阵列; 数据采集; 现场可编程门阵列
中图分类号: TN 362 **文献标识码:** A

1 引 言

红外焦平面阵列 (Infrared Focal Plane Array, IRFPA) 探测器在航天、航空相机中已得到广泛的应用, 由于该器件能够在夜间工作, 与可见光探测器组成的光电侦察吊舱可以全天候地对目标进行摄像, 在航空侦察领域发挥着重要的作用。目前航空相机静态分辨率的提高受限于探测器像元的大小, 在光学系统分辨率范围内, 航空相机静态分辨率与探测器像元大小近似成反比。由于工艺的限制, 探测器像元, 尤其是红外探测器, 不可能无限地减小, 静态分辨率若要进一步提高需要采用新的方法^[1,2]。

为了验证某超分辨率理论的正确性, 定制了一款特殊结构的红外探测器件, 因此需要设计与此器件匹配的驱动电路、模数转换电路、存储与传输电路等。本文首先简要描述了定制红外探测器的工作原理, 并根据该探测器的特性完成了驱动电路的设计; 然后依据输出的红外模拟视频, 着重讨论了模数转换电路的低噪声、高保真度设计; 最终利用 485 传输协议完成了图像的存储与传输设计。针对以上设计, 给出并讨论了系统的软、硬件测试结果。

2 系统结构

系统的整体结构主要包括两部分: 图像采集

的硬件部分和图像提取、恢复软件部分, 如图 1 所示, 下面主要讨论硬件部分的设计方案。

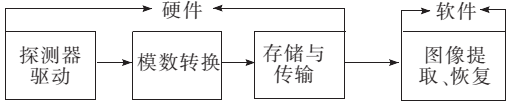


图 1 系统整体连接框图
Fig. 1 Block diagram of system connection

如图 2 所示, 图像采集系统硬件部分主要由探测器时序驱动电路、模数转换电路、图像存储电路和传输电路组成。

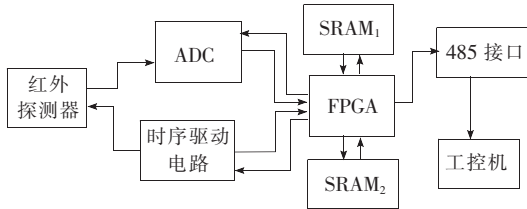


图 2 系统硬件整体结构
Fig. 2 Block diagram of system hardware connection

图像采集系统工作流程如下: 首先时序驱动电路驱动红外探测器输出模拟视频, 同时模数转换电路完成视频的模数转换; 然后存储电路将模数转换电路采集到的数字图像暂存在 SRAM 中; 最后传输电路按照 485 传输协议将图像传输到工控机。

以上模块主要完成逻辑运算,而 FPGA 在处理逻辑运算中独具优势,因此选择 Xilinx 公司的 XC3S400 作为核心器件^[3-5],负责产生探测器、ADC 工作所需的时序,图像存储涉及到的 SRAM 读写工作状态转换;实现 485 通信协议;最终协调以上 3 个模块工作。下面分模块具体阐述驱动分系统、模数转换分系统、图像存储于传输分系统的指标要求与具体设计过程。

2.1 IRFPA 驱动分系统

该器件由两个平行排布的 258×1 探测器组成,每个探测器独立工作。电路的工作模式为先积分后读出。所需的驱动信号时序如图 3 所示。

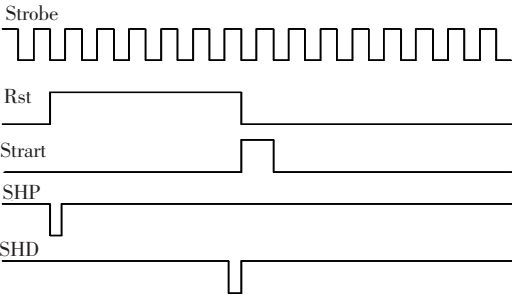


图 3 IRFPA 驱动时序
Fig. 3 IRFPA driving timing

其中 Strobe 信号为探测器信号的读出时钟,最大频率不超过 2 MHz;Rst 信号有两种功能:复位和积分,探测器光信号积分前,对 258 个所有积分电容上的电压复位,复位结束后开始积分,改变该信号的高电平宽度可以调整探测器的曝光时间;Start 信号为探测器一行读出启动信号;SHP、SHD 为双采样(CDS)控制信号,SHD 信号将 258 个像元积分前的基底噪声存储在电容 1 中,SHP 信号将 258 个像元积分后的信号存储在电容 2 中,两个电容的信号同时读出,后续采样电路对这两个信号做差,采用这种方式可以有效降低视频信号的低频噪声。

探测器要求驱动信号的电平典型值为 0~5 V,而 FPGA 输出电平为 0~3.3 V,且带载能力不强,不能驱动探测器这样的大电容负载,所以探测器时序驱动电路的主要功能是把 FPGA 产生的时序逻辑调制到 IRFPA 所需的电平上,同时将 FPGA 产生的弱驱动信号转变为强驱动能力信号,满足时序逻辑的上升、反转等约束条件。TI 公司的 74ACT04 符合以上要求,且已成功地应

用到多种 CCD 相机驱动电路中^[6],因此选择该芯片作为探测器时序电路的驱动,电路结构如图 4 所示。

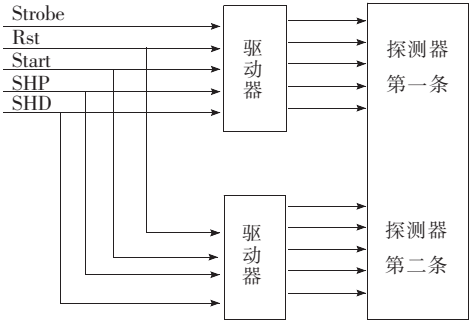


图 4 IRFPA 驱动电路
Fig. 4 IRFPA driving circuit

为了降低芯片内部功耗,IRFPA 将输出驱动电路设计成发射级开路形式,使用中需将该点通过一个电阻与地相连。为了避免容性负载导致模拟输出信号频带受限,通常采用特征频率非常高的三级管构成一级射级跟随器作为输出级的驱动。Intersil 公司的 HFA3127 为超高截止频率的三级管阵列,特征频率为 8 GHz,远大于 IRFPA 的最大 3 MHz 视频读出频率,因此本次设计中选择该器件。此外该射级跟随器还具有隔离 IRFPA 与后续电路的能力,在调试阶段,可以使用示波器直接测量射级跟随器的输出信号,从而避免直接测量 IRFPA 的输出。IRFPA 类器件对静电非常敏感,使用此种方式可以避免测量时的不当操作,保护 IRFPA 器件。在 PCB 设计中应使射级跟随器输入端与 IRFPA 的输出引脚,射级跟随器的输出端与模数转换电路尽可能的近,以减少走线间的分布电容。

2.2 模数转换分系统

探测器模拟输出的电平范围为 0~3 V,且最高输出频率为 2 MHz,因此 ADC 芯片应满足 0~3 V 的模拟输入范围,且最大转换速率应大于 2 MHz,并且在满足设计指标的前提下使该部分带来的噪声尽可能小。AD7273 是一款 10 bit、低功耗逐次逼近 ADC,满足以上技术要求,且芯片仅有 8 个引脚,便于 PCB 布局布线。该器件控制与读出时序类似于 SPI 接口,很容易由 FPGA 实现。

IRFPA 模拟输出信号中含有很多噪声^[7],主

要有复位噪声、输出放大器噪声,以及 $1/f$ 噪声等,这些相关噪声混叠在真实的视频信号中,严重影响器件的信噪比。CDS 技术可以去除大部分这类噪声,提取出真正的视频信号。CDS 在每个像素周期内对参考电平和信号电平各采样一次,如图 3 所示,SHF 上升沿采样 IRFPA 输出信号的参考电平,SHD 上升沿采样 IRFPA 曝光后的信号电平,将两次采样值相减,即可得到真实的视频模拟信号。与传统的设计不同,本定制 IRFPA 器件将参考电平与信号电平分别输出,即一行 IRFPA 阵列有两路模拟输出,使用 ADC 分别对这两个信号进行模数转换,如图 5 所示,减法运算在 FPGA 内部完成。

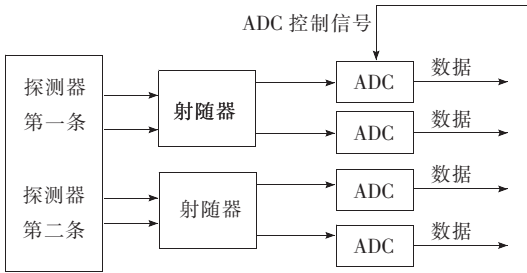


图 5 模数转换电路

Fig. 5 Conversion circuit of analog to digital

2.3 图像存储、传输分系统

本次试验采用 485 通信协议向主机传输图像,时钟频率为 25.6 MHz,在一个传输周期内,数据必须连续不断地发送,而 AD 采集速率与图像传输速率不匹配,因此需要一定容量的缓存作为二者之间通信的桥梁。

探测器一行有效像元为 256,每个像元量化为 8 bit,定义 256×256 为一帧图像,则所需存储容量为 $64K \times 8$ bit,两条探测器所需的存储容量为 $64K \times 16$ bit。将采集到的数据存储到 SRAM 中定义为写过程,将 SRAM 中的数据读出来然后按照 485 通信协议的格式发送出去定义为读过程。写过程相对简单,首先将采集到的两条 8 bit 探测器数据组织为 16 bit 数据流写入 SRAM₁ 中,完成一帧图像的写入(即 64K 数据)后,向 SRAM₂ 中写入第二帧数据,完成第二帧写入后,向 SRAM₁ 写入第三帧数据,依次类推。读状态相对复杂一些,因为这涉及到图像写入的速度与读出速度之间的约束。485 协议的数据传输时钟频率为 25.6 MHz,扣除一些协议控制信息,数据

传输吞吐率不超过 24 Mbit,图像采集的吞吐率为: $f_c \times 16 \text{ bit}$ (f_c 为 ADC 采样时钟)。在 f_c 不超过 1.5 MHz 的情况下,485 通信协议能够完成传输任务。读过程与写过程采用乒乓方式,当向 SRAM₁ 写数据时,从 SRAM₂ 中读数据;当写 SRAM₂ 中数据时,从 SRAM₁ 中读数据。为了后续图像提出恢复的方便,图像读取是按照先读探测器一中的图像,然后读取探测器二中的图像,如图 6 所示。

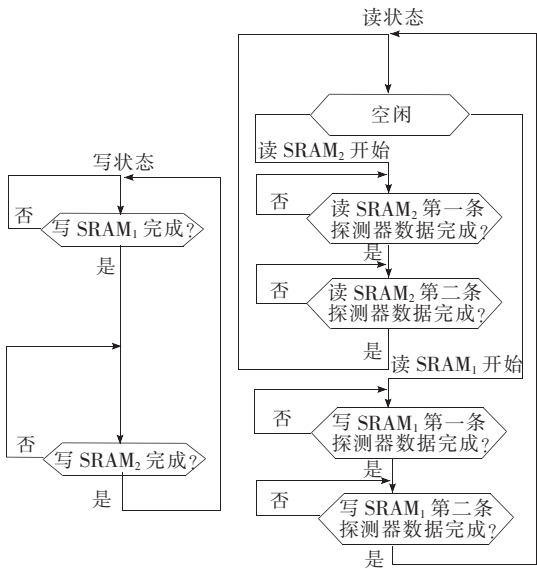


图 6 图像的读写顺序

Fig. 6 Image reading and writing sequences

3 系统测试

试验主要包括驱动、采集、传输 3 个模块。软件工作主要为 FPGA 程序设计。测试步骤分为两步:功能性测试与硬件测试。功能性测试为在软件层次上为整体以及每个分系统建立测试向量,该测试向量应模拟实际输入,测试向量建立的越完备,所设计的程序越能符合实际。

在软件仿真阶段,选取 4 种典型的信号作为红外图像的源数据,如表 1 所示,然后按照一定的时序输入到红外采集系统的 RTL 级模型中,通过观测实际输出值与预定输出值完成验证。因为

表 1 系统行为级测试结果

	随机信号	正弦信号	方波信号	脉冲信号
仿真结果	通过	通过	通过	通过

本系统仅完成数据的采集与传输功能,对图像数据并无算法处理,因此 RTL 级的输出结果与预先输入应是一致的,仅在格式上有所不同。通过简单的软件处理,然后判定 RTL 级的输出与预先给定输入是否一致即可验证采集系统的 RTL 级模型建立的是否正确。最终表 1 的 4 种输入全部通过了验证。

系统硬件测试为将软件验证后的 HDL (Hardware Description Language)代码植入 FP-GA 中,观察系统的输出以及中间变量。本系统的输出为图像数据,仅观察图像数据很难准确定位故障原因、故障位置。Chipscope 是 Xilinx 公司的片内调试工具^[8],用于在线观察和分析 FP-GA 内部的信号,该工具将逻辑分析仪直接插入

用户的设计中,可以在线观察任何内部信号或节点。使用该工具可以非常方便地观察感兴趣的寄存器,通过与 ModelSim 软件仿真的结果对比,可以方便地进行调试。通过实际观察工控机上的红外图像与 Chipscope 的在线调试完成系统的硬件验证。

4 结 论

红外焦平面阵列 IRFPA 图像探测器技术的广泛应用和快速发展,迫切需要设计出高性能的 IRFPA 测试系统。本文根据一款定制的 IRFPA 芯片将驱动、采集、传输 3 个系统使用一片 FPGA 实现,并完成了软、硬件测试,很好地配合了后续的理论工作研究。

参 考 文 献:

[1] Jonathan Solomon, Zeev Zalevsky, David Mendlovic. Geometric superresolution by code division multiplexing [J]. *Appl. Opt.*, 2005, 44(1):32-40.

[2] Hardie R C, Barnard K J, Bogнар J G, *et al.* High resolution image reconstruction from a sequence of rotated and translated frames and its application to an infrared imaging system [J]. *Optical Engineering*, 1998, 37 (1): 247-260..

[3] 蔡希昌,翟林培,周九飞,等. 基于 FPGA 的非 XGA 标准图像显示控制器的设计[J]. *液晶与显示*, 2008, 23(3) : 301-306.

[4] 梁志明,李斌. 基于 FPGA 的大屏幕全彩 LED 扫描控制器设计[J]. *液晶与显示*, 2007, 22(4):477-481

[5] 余莉. 高分辨率液晶投影显示的驱动电路设计[J]. *液晶与显示*, 2005, 20(6):576-580.

[6] Dalsa Co Ltd. *Important Image Sensor Timing Considerations*. *Dalsa 1996-1997 Databook* [M]. Qubee,Canada: Dalsa Co. Ltd. , 1996:339-342.

[7] 李云飞,李敏杰,司国良,等. TDI-CCD 图像传感器的噪声分析与处理[J]. *光学 精密工程*, 2007, 15(8): 1196-1201.

[8] 王诚,薛小刚,钟信潮,等. *FPGA/CPLD 设计工具-Xilinx IES 使用详解* [M]. 北京:人民邮电出版社,2005.

Design and Implementation of Data Acquisition System for IRFPA Detector

WANG De-jiang¹, KUANG Hai-peng¹, ZHOU Gang¹, CHEN Ning-meng², XU Zheng-ping¹
(1. Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun 130033, China, E-mail: wangdj04@live.cn;
2. Department of Electronic Engineering, Tsinghua University, Beijing 100084, China)

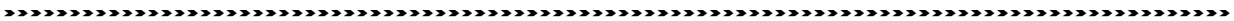
Abstract

Adopting Xilinx XCS400 as the key chip, a data acquisition system was designed and implemented based on 485 communication protocols for a costumed IRFPA detector. There were three major parts

in the system; IRFPA driving circuits, analog to digital conversion circuits and data transformation circuit, all of these systems were verified in software and hardware level. The images were quantized in 10 bits and the data throughout was 25.6 Mbits/s. The experiment results proved that the requirements of following conclusion analysis and experiments could be satisfied using this system.

Key words:infrared focal plane array; data acquisition; field programmable gate array

作者简介:王德江(1981—),男,黑龙江双鸭山人,硕士研究生,主要研究方向为基于 DSP、FPGA 的航空相机系统设计。



包括 SI 辅助单位在内的具有专门名称的 SI 导出单位

量的名称	名称	符号	SI 导出单位
			用 SI 基本单位和 SI 导出单位表示
[平面]角	弧度	rad	1 rad=1 m/m=1
立体角	球面度	sr	1 sr=1 m ² /m ² =1
频率	赫[兹]	Hz	1 Hz=1 S ⁻¹
力	牛[顿]	N	1 N=1 kg·m/S ²
压力,压强,应力	帕[斯卡]	Pa	1 Pa=1 N/m ²
能[量],功,热量	焦[耳]	J	1 J=1 N·m
功率,幅[射能]通量	瓦[特]	W	1 W=1 J/S
电荷[量]	库[仑]	C	1 C=1 A·S
电压,电动势,电位	伏[特]	V	1 V=1 W/A
电容	法[拉]	F	1 F=1 C/V
电阻	欧[姆]	Ω	1 Ω=1 V/A
电导	西[门子]	S	1 S=1 Ω ⁻¹
磁通[量]	韦[伯]	Wb	1 Wb=1 V·S
磁通[量]密度,磁感应强度	特[斯拉]	T	1 T=1 Wb/m ²
电感	亨[利]	H	1 H=1 Wb/A
摄氏温度	摄氏度	℃	1 ℃=1 K
[光]通量	流[明]	lm	1 lm=1 cd·Sr
光照度	勒[克斯]	lx	1 lx=1 lm/m ²
[放射性]活度	贝可[勒尔]	Bq	1 Bq=1 S ⁻¹
吸收剂量	戈[瑞]	Gy	1 Gy=1 J/kg
剂量当量	希[沃特]	Sv	1 Sv=1 J/kg