

文章编号:1007-2780(2009)03-0409-04

用于 TFT-LCD 驱动电路的输出缓冲放大器

林志成,邵庆益*,陈阿青

(华南师范大学 物理与电信工程学院; 广东省高等学校量子信息技术重点实验室,
广东 广州 510006, E-mail: underson2003@yahoo. com. cn)

摘 要:设计了一种用于 TFT-LCD 驱动的低功耗 CMOS 缓冲放大器。该放大器在 AB 类缓冲放大器的基础上,结合辅助的 B 类放大器,能够驱动大容性负载,以较低的功耗达到了 LCD 驱动的速度要求。在 0.15 μm CMOS 工艺模型、20 nF 电容负载和 5.5 V 电源电压下,该缓冲放大器的静态功耗为 40 μW ,1%精度的建立时间为 7 μs 。

关 键 词: CMOS; LCD 驱动; 缓冲放大器; 低功耗; AB 类输出级; B 类输出级
中图分类号: TN27; TN702.2 **文献标识码:** A

1 引 言

TFT-LCD (Thin film transistor liquid crystal display) 具有低电压、低功耗、显示信息量大和图像显示质量高等优点^[1-3], 目前已成为彩屏手机的首选显示面板^[4]。TFT-LCD 驱动芯片的 Source Driver (数据驱动器) 和 VCOM Driver (公共电极驱动器) 模块的输出缓冲放大器直接驱动屏上液晶电容, 其性能的好坏直接影响着液晶显示画面质量。随着显示屏尺寸的增大和显示质量要求的提高, 此类缓冲放大器不仅要求有较短的建立时间和较高的增益, 同时也必须具备低功耗的特性以满足便携性的要求。但现有的缓冲放大器均存在一定的缺点, 不能完全满足显示器发展的需要。C. W. Lu 等人^[5]提出的 AB 类缓冲放大器, 其 150 μW 的静态功耗相对较大; 魏廷存^[6,7]等人提出的缓冲电路, 不能同时提供灌电流和拉电流的能力, 应用范围相对较小。

考虑到在降低静态功耗的前提下提高放大器的转换速率的一个重要途径是采用 B 类的辅助输出级, 本文在已有的 AB 类缓冲放大器的基础上, 采用辅助的 B 类输出级, 提出并设计了一种低功耗的输出级电路用于中小屏幕 TFT-LCD 驱动芯片设计。

2 传统辅助 B 类输出缓冲电路

图 1 给出了典型的辅助 B 类输出缓冲电路的结构框图^[8,9], 该电路在输出端同时并联了两种结构的缓冲器。

A_1 和 M_1 、 M_2 组成一个 Class AB 结构的缓冲器, 控制电路静态时的调节能力。

A_2 和 M_{11} 、 M_{12} 组成 Class B 结构的缓冲器, 在输入大的阶跃电压时起到快速充电的作用。静态时, 由于在 A_1 中人为引入如图 1 所示的 V_{os} , M_{11} 的栅源电压为 $V_{gs11} = V_{os} A_1 A_2$, 合理选择 A_1 , A_2 的值, 使静态时 $V_{gs11} < V_{th11}$, 则 M_{11} 截止, M_{22} 同理也截止。而在理想条件下 $V_i = 0$ 时, V_o 也为零。此电路的缺点一是 V_{os} 不易控制, 容易引起偏差; 二是电路结构复杂, 功耗面积较大。

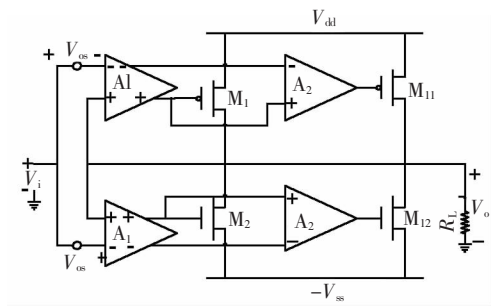


图 1 典型的辅助 B 类输出缓冲放大器结构
Fig. 1 Class B aided output stage buffer amplifier

收稿日期: 2008-10-23; 修订日期: 2008-11-26
基金项目: 福建省自然科学基金资助项目 (No. A0220001)
* 通讯联系人, E-mail: qyshao@163. com

3 低功耗高驱动能力输出缓冲电路

图 2 是所提出的液晶显示驱动控制芯片中驱动电压的输出缓冲电路框图,它包括差分跨导级和 Class AB 类的输出级,外加增加 Slew Rate 的 B 类输出级。

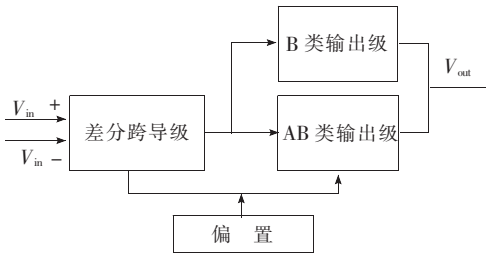


图 2 新型输出缓冲电路框图

Fig. 2 New output stage buffer amplifier

该电路与文献[8]所提出的电路的不同之处在于差分跨导级。本文中的差分跨导级是 B 类和 AB 类输出级共用,而文献[8]中 B 类输出级使用了两个差分跨导级,不仅增加了功耗,而且面积较大。

以设计用于 TFT-LCD 驱动芯片 Source 模块为例,来说明此类输出缓冲电路的设计思想和方法。为了便于说明此电路的设计思想,首先介绍和分析中小屏幕 TFT-LCD 的驱动原理及其驱动芯片的负载特性^[10]。为了增大液晶显示屏的开口率,通常采用 C_s on Gate 结构的 TFT-LCD 显示屏,这种液晶显示屏的像素单元的等效电路如图 3 所示,其中 C_{lc} 是液晶像素的等效电容, C_g 是驱动电压保持电容, C_{gd} 是 TFT 开关管的寄生电容。

从图 3 中可见,正常显示时液晶像素点需要 Gate 电压、Source 电压以及 V_{com} 电压 3 个电压驱动。Gate 电压用于控制 TFT 开关管的开和关,

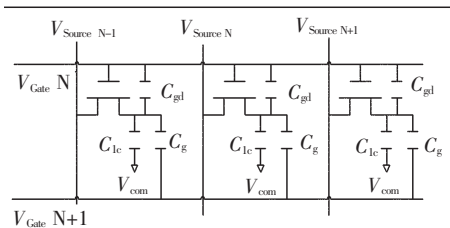


图 3 液晶显示屏的像素单元的等效电路

Fig. 3 Equivalent circuit of TFT-LCD pixel

连接显示屏一行中所有 TFT 开关管的栅极; Source 电压对应每个像素单元上所加载的图像数据内容。Source 驱动电压精度直接影响显示画面的质量,在本设计中,对应同一灰度电压的像素单元用一个缓冲放大器来驱动,因此,其负载在空载和驱动一行所有的像素单元组成的负载之间。

图 4 是此缓冲器的电路图及其负载的等效模型(偏置电路省略),输入级是典型的折叠结构的运放,提供高的共模输入范围和较高的增益^[11,12],其中 $M_{11} \sim M_{13}$ 是浮置电流源,给 M_{18} 、 M_{21} 提供合适的静态偏置,通过调节 OUT_1 、 OUT_2 的电压,可以调节 Class AB 输出级的静态电流;输出级采用 Class AB 和 Class B 类输出级的并联,其中 Class AB 由 M_{18} 、 M_{21} 管子组成,用于提供信号稳定时的调节能力并有高的电流效率,附加的 Class B 类输出级由 $M_{19} \sim M_{25}$ 管子组成,用于在电路转换时提供大的灌电流和拉电流能力。在静态时,二极管连接的 M_{19} 、 M_{22} 使得 M_{20} 、 M_{23} 处于关断状态,静态电流几乎为零;同理, M_{24} 、 M_{25} 也处于关断状态, M_{24} 、 M_{25} 可以根据驱动负载电容大小加上该级或者去掉。在动态时,当在运放的正输入端加一个大的阶跃电压, OUT_1 点的电压被迅速拉低,此时 M_{20} 、 M_{24} 向负载提供很大的灌电流,由于为了使静态时电路的功耗较小和较高的增益,Class AB 级的 M_{18} 、 M_{19} 管子不能太大,因此在动态灌电流能力远没有 Class B 级的强。此电路与文献[2]提出的电路相比,由于 Class B 级和 Class AB 级共用输入跨导级,电路的静态功耗进一步减小。负载模型中的 R_{ito} 是芯片的 PIN 脚到屏上每个像素点的走线电

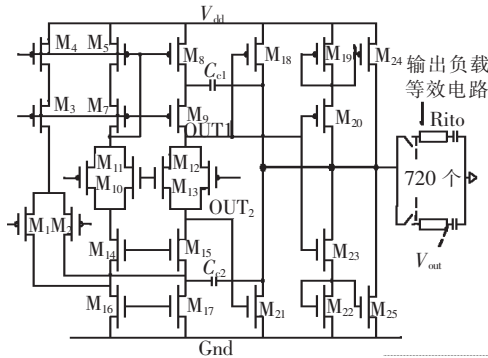


图 4 本文的输出缓冲电路图及其等效负载模型

Fig. 4 Circuit of the proposed buffer amplifier used in this paper

阻,约为 20 kΩ,液晶像素的等效电容 C_{total} 包括 C_g 、 C_{gd} 、 C_{lc} ,约为 10~30 pF, R_{ito} 与 C_{total} 可为运放提供一个 LHP 零点,增加其相位裕度, C_{c1} 和 C_{c2} 为频率补偿电容,采用 Cascoded 的频率补偿结构,面积可以做的较小,同时由负载模型我们可以看出,随着每行所显示的数据不同,此电路的负载也会发生变化,其变化范围从高阻状态到驱动整行的像素之间,既 $C_{total}=0\sim 20$ nF。

4 系统验证

采用 0.15 μm 高压 CMOS 工艺,完成了低功耗高输出能力缓冲运放的设计。电路中所有管子均采用中压管,电源电压 5.5 V,偏置电流 M_4 为 2 μA, M_5 、 M_8 分别为 1 μA, M_{18} 为 3 μA,偏置电压由芯片内部 BIAS 模块产生,偏置电流及其电压可以微调,以适应不同屏的驱动要求。

图 5 是瞬态仿真结果,负载电容是 20 nF,1% 的跟随误差建立时间为 7 μs。由图可见,在缓冲器的输入端加上 1~2 V 的正阶跃电压时,OUT₁ 电压几乎被拉到地,从而使 M_{20} 、 M_{24} 充分导通,灌电流可以达到很大。这可以从图 6 看出, M_{24} 能够提供 6.5 mA 的灌电流,而 M_{20} 能够提供大约 20 μA 的动态灌电流。当输出电压与输入几乎相等时,OUT₁ 电压回到平衡时的值,此时由 M_{18} 、 M_{21} 提供静态时的调节能力,Class B 输出级关断。图 7 是该运放的 AC 仿真结果,其增益在

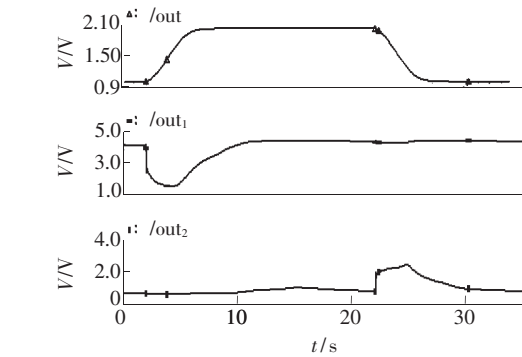


图 5 OUT₁、OUT₂ 及 V_{OUT} 电压瞬态仿真波形。
Fig. 5 Transient simulation voltage waveform for OUT₁, OUT₂ and V_{OUT}.

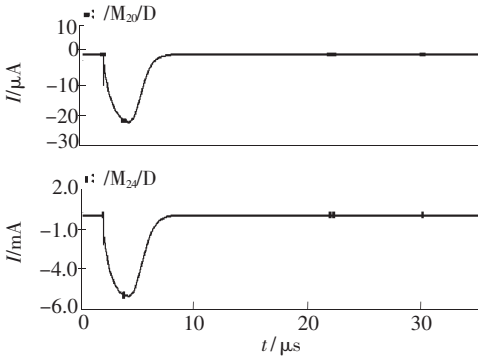


图 6 M_{20} 、 M_{24} 瞬态电流仿真波形。
Fig. 6 Transient simulation current waveform for M_{20} and M_{24}

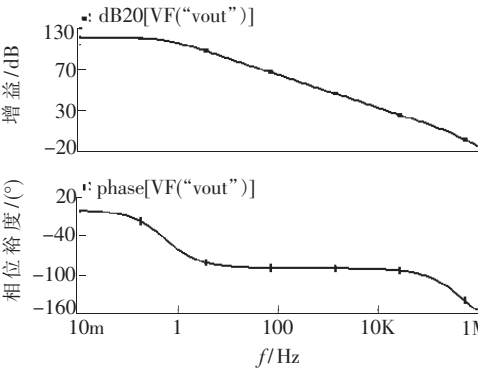


图 7 运放的 AC 仿真结果
Fig. 7 AC simulation results for the proposed amplifier

DC 时约 115 dB,高增益使得运放的跟随误差很小,线性建立时间较短,相位裕度约为 80°。

5 结 论

在详细分析 TFT-LCD 驱动芯片负载变化的基础上,提出并设计了一种结构简单、静态功耗很低并能够驱动大电容负载的新型输出缓冲电路。通过共用 Class AB 的差分跨导输入级电路,辅助的 B 类输出级实现了动态灌电流和拉电流的能力。与传统的辅助 B 类输出级相比,该运放电路设计简单,静态功耗小并节省了芯片面积,本文设计的缓冲电路,满足 LCD 驱动的应用需求,具有较高的应用价值。

参 考 文 献:

[1] (日)堀浩雄,铃木幸治. 彩色液晶显示 [M]. 金振裕,译. 北京:科学出版社,2003.
[2] 李亚利,张方辉. TFT-LCD 切割裂片工艺参数探讨 [J]. 液晶与显示,2006,21(1):43-48.

- [3] 李强华,朱韶伟,黄昌华. 一种便携型彩色液晶电视的设计与制作 [J]. 液晶与显示,2006,21(3):270-273.
- [4] 岳帮辉,魏廷存,樊晓桢. 手机用 TFT-LCD 驱动芯片内置 SRAM 的研究与设计 [J]. 液晶与显示,2006,21(3):566-570.
- [5] Lu C W, Lee C L. A low-power high-speed class-ABbuffer amplifier for flat-panel-display application [J]. *IEEE Tran VLSI Syst.*, 2002,10(2):163-168.
- [6] 魏廷存,丁行波,高德远. 中小屏幕 TFT-LCD 驱动芯片的输出缓冲电路设计 [J]. 半导体学报,2006,27(12):2214-2219.
- [7] 梁茂,魏廷存,魏晓敏,等. 单片集成 TFT-LCD 驱动芯片内置 SRAM 验证技术研究 [J]. 液晶与显示,2008,23(1):91-95.
- [8] Khorranmabadi H, Anidjar J, Peterson T R. A Highly efficient CMOS line driver with 80-db linearity for ISDN U-Interface applications [J]. *IEEE Journal of Solid-State Circuit*, 1992, 27:1723-1729.
- [9] Gray Paul R. *Analysis and Design of Analog Integrated Circuit* [M]. Fourth Edition, 北京: 高等教育出版社, 2003.
- [10] 杨虹,凌志华,王刚,等. 高画质低功耗的 TFT-LCD 直接驱动方法 [J]. 液晶与显示,1999,14(4):296-300.
- [11] Razavi B. *Design of Analog CMOS Integrated Circuits* [M]. New York: McGraw-Hill, 2001.
- [12] Baker Jacob R. *CMOS Circuit Design, Layout, and Simulation* [M]. Second Edition, New York: John Wiley & Sons, Inc., 2005.

Low-Power Buffer Amplifier for TFT-LCD Driver

LIN Zhi-cheng, SHAO Qing-yi, CHEN A-qing

(Laboratory of Quantum Information Technology; School of Physics and Telecommunication Engineering,
South China Normal University, Guangzhou 510060, China, E-mail: underson2003@yahoo.com.cn)

Abstract

A low power buffer amplifier for TFT-LCD driver is presented. Based on Class AB output stage, aided with Class B output stage, this amplifier can driver large capacity loads with low power to meet setting time requirement. Based on 0.15 μm CMOS process, the quiescent power of this buffer amplifier is 40 μW , and the setting time of 1% precision is 7 μs at 20 nF capacity loads.

Key words: CMOS; LCD driver; buffer amplifier; low-power; Class AB output stage; Class B output stage

作者简介:林志成(1982—),男,广东惠州人,硕士研究生,研究方向为 LCD 驱动中的模拟和数字集成电路设计。