

TFT-LCD 驱动芯片内置电荷泵频率及开关网络优化

郑 然, 魏廷存, 王 佳, 高德远

(西北工业大学 教育部嵌入式系统集成工程研究中心, 陕西 西安 710065, E-mail: zhengran@nwpu.edu.cn)

摘 要: 引入了一种应用于 TFT-LCD 驱动芯片的内置正负倍压电荷泵结构。在对其动作原理进行分析的基础上, 对该电荷泵进行了时钟频率及开关网络中开关尺寸的优化并得到了最优的升压效率及功率效率。基于 $0.18 \mu\text{m}$ 高/中/低混合电压 CMOS 工艺的仿真结果表明, 该优化方案是行之有效的: 电路工作在最优时钟频率 $f=15 \text{ kHz}$ 时, 可以使升压效率达到最大值 (2 mA 负载, 升压效率最高达到 86.7%) ; 而开关网络采用最优的开关尺寸设置, 可以使电荷泵的功率效率达到最高 (2 mA 负载, $f=15 \text{ kHz}$, 功率效率经优化后达到 83.6%) 。该电荷泵电路已被成功应用于一款 TFT-LCD 驱动芯片中。

关 键 词: 正负倍压电荷泵; TFT-LCD 驱动芯片; 升压效率; 功率效率

中图分类号: TN27; TN702.2 **文献标识码:** A

1 引 言

随着便携式电子产品的发展, TFT-LCD 凭借其体积小、重量轻、显示画质好及功耗低的优势占据了终端显示市场的绝对主导地位。中小尺寸的 TFT-LCD 现大多采用单片集成的驱动芯片, 在芯片内部集成了 Source Driver、Gate Driver、Gamma 校正电路、图像存储器及电源电路等主要模块^[1~5]。电源电路中电荷泵电路的主要作用是负责生成芯片所需要的各种中、高驱动电压和工作电压。

电荷泵电路是一种对输入电压进行升压或反向升压的电路。其原理是通过一定的开关控制将电源提供的电荷搬运到容性负载上, 进而使输出达到设定的电压水平。内置正负倍压电荷泵电路是 TFT-LCD 驱动电路芯片的重要组成部分, 其作用主要是产生绝对值比较高的正负电压作为 TFT 的开关电压^[2]。内置电荷泵性能的好坏直接影响到 TFT-LCD 的显示质量。

动作时钟频率和开关网络中的开关尺寸对电荷泵的性能有很大影响。本文引入了一种 TFT-LCD 内置电荷泵拓扑结构并对其工作原理进行了分析, 提出了电路的频率优化及开关尺寸优化方案。仿真结果证明, 这些优化方案是行之有效的。

2 TFT-LCD 驱动芯片内置正负倍压电荷泵

TFT-LCD 驱动芯片内置正负倍压电荷泵的输入电压为 $V_{\text{IN}}=5.5 \text{ V}$, 其输出为一对正负高压 $V_{\text{GH}}=16.5 \text{ V}$ 及 $V_{\text{GL}}=-13.75 \text{ V}$, 用来驱动 TFT-LCD 显示屏。TFT-LCD 驱动芯片的内置正负倍压电荷泵电路如图 1 所示。图中 C_{S} 为泵电容, C_{OH} 、 C_{OL} 为负载电容。开关使用 CMOS 传输门实现, M 和 H 分别代表使用中压 MOS 和高压 MOS 实现的传输门。 $-V_{\text{IN}}$ 表示由其它电路产生的 V_{IN} 的反向电压。

电路由三相不交叠时钟控制, 其时序关系如图 2 所示。其中 Φ_1 为基准时钟, Φ_2 、 Φ_3 由 Φ_1 产生。

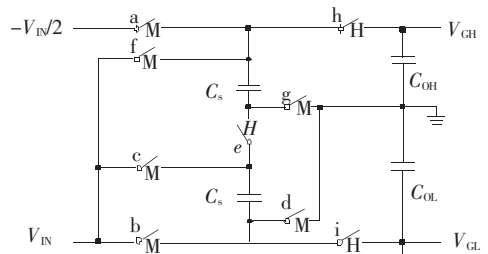


图 1 正负倍压电荷泵的拓扑结构

Fig. 1 Topology of step-up and inverse charge pump

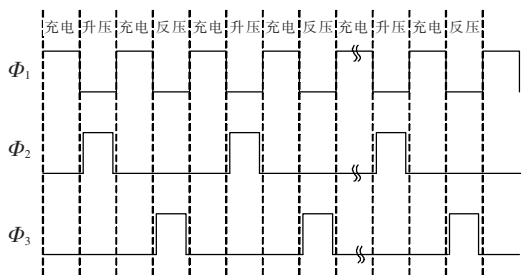


图 2 三相不交迭时钟时序图

Fig. 2 Timing of three phase non-overlap clocks

文中提到的周期、频率等在默认情况下都是针对 Φ_1 。

在 Φ_1 的上升沿, c、d、f、g 导通, 其它的开关均关闭。此时两个 C_S 被 V_{IN} 充电。这一阶段叫做充电阶段。

在 Φ_2 的上升沿, b、e、h 导通, 其它的开关均关闭。此时, 电源 V_{IN} 驱使 C_S 上的正电荷向负载电容 C_{OH} 上移动, V_{GH} 升高。这一阶段叫做升压阶段。

在 Φ_3 的上升沿, a、e、i 导通, 其它的开关均关闭。此时, 电源 $-V_{IN}/2$ 驱使 C_S 上的负电荷向负载电容 C_{OL} 上移动, V_{GL} 向负向升高。这一阶段叫做反压阶段。

电荷泵工作的一个完整周期如图 2 中所示, 充电阶段→升压阶段→充电阶段→反压阶段。

下文将结合升压电路的动作原理, 讨论工作频率对于升压电路各种性能指标的影响, 从而确定最佳的工作频率使电路的升压效率达到最优。结合开关网络中开关尺寸对电路功率损耗的影响, 确定最佳的开关尺寸使功率损耗达到最小。

3 频率优化

工作时钟频率是影响电荷泵性能的一个重要因素。本节通过对电荷泵工作原理的分析, 阐明时钟频率对电荷泵各种性能参数的影响, 进而确定最佳的时钟频率。

为方便原理分析, 做出设定如下:

$R_{on, mid}$, $R_{on, high}$ 分别指中压传输门和高压传输门的导通电阻; 电路的寄生电容和寄生电阻可以忽略; 不交叠时间对于电路动作的影响可以忽略; 电荷分配时间为 0。

电荷泵工作在各阶段的等效电路^[3]如图 3 所

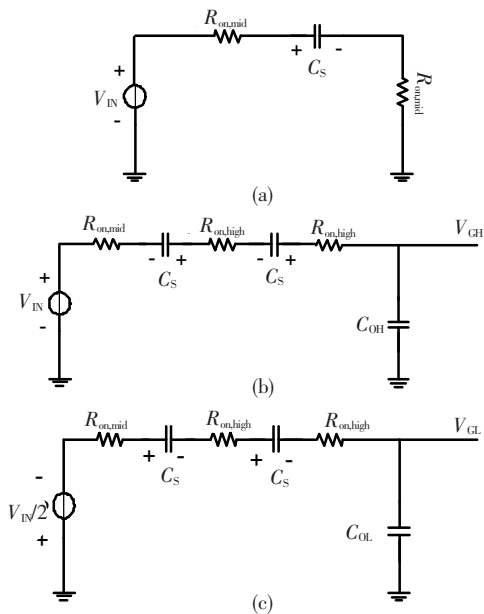


图 3 升压电路各工作阶段的等效电路。(a) 充电阶段; (b) 升压阶段; (c) 反压阶段。

Fig. 3 Equivalent circuits of the charge pump in different period. (a) Recharge period; (b) Boost voltage period; (c) Inverse voltage period.

示, 其中输出电压 $V_{GH} = 3V_{IN}$, $V_{GL} = -2.5V_{IN}$ 。

3.1 充电阶段分析

在充电阶段, 假定起始状态下 C_S 上没有电荷, 那么 C_S 的基板间电压 $V_{CS}(t)$, 对于 V_{IN} 的阶跃响应可表示为^[6]:

$$V_{CS}(t) = V_{IN}(q - e^{-t/\tau}) \quad t > 0 \quad (1)$$

其中 $\tau = 2R_{on, mid}C_S$, 当 $t \geq 4.6\tau$, 即 $(T/2) \geq 4.6\tau$ 可以得到:

$$V_{CS}(4.6\tau) \geq 0.99V_{IN} \quad (2)$$

此时, 我们认为泵电容充电完成。要保证泵电容充电完成, 必须有:

$$f \leq \frac{1}{18.4R_{on, mid}C_S} \quad (3)$$

3.2 升压/反压阶段分析

下面以电荷泵升压阶段的工作情况为例, 对其工作原理进行分析。反压阶段的分析与升压阶段相同。假设电荷泵的额定负载电流为 I_L , 对第 $(k-1)$ 次的升压结束到第 k 次升压完成列出电荷守恒等式^[7]:

$$2V_{CS}(T/2)C_S + V_{GH}(k-1)C_{OH} - 2T \cdot I_L - I_L(R_{on, mid} + 2R_{on, high})C_{OH} = V_{GH}(k)C_{OH} + [V_{GH}(k) - V_{IN}]C_S \quad (4)$$

式中 $I_L(R_{on, mid} + 2R_{on, high})C_{OH}$ 表示导通电阻上的

压降折算成的流失电荷量。

当 $V_{GH}(k) = V_{GH}(k-1)$, 我们认为电荷泵的输出达到稳定状态。此时有:

$$V_{GH,stable} = V_{IN} + 2V_{CS}(T/2) - 2T \cdot I_L / C_S - I_L(R_{on,mid} + 2R_{on,high})C_{OH} / C_S \quad (5)$$

3.2.1 升压效率

如果式(3)可以满足的话,就有 $V_{CS}(T/2) \approx V_{IN}$, 那么升压效率可以由式(6)表示:

$$\eta = \frac{V_{GH,stable}}{3V_{IN}} = 1 - \frac{2I_L / C_S}{3fV_{IN}} - \frac{I_L(R_{on,min} + 2R_{on,high})C_{OH}}{V_{IN}C_S} \quad (6)$$

3.2.2 上升时间

如果 $V_{OH}(0) = 0$, $V_{GH}(k)$ 可由式(4)推演得到:

$$V_{GH}(k) = \left[\frac{3V_{IN}C_S - 2T \cdot I_L - I_L(R_{on,min} + 2R_{on,high})}{C_{OH}} \right] \left[1 - \frac{1}{(1 + C_S/C_{OH})^k} \right] \quad (7)$$

这里把上升时间 t_{rise} 定义为输出达到某一个电压水平 V_{SP} (小于 $V_{GH,stable}$) 时所需要的时间, 如果达到这一电压水平需要 k_{rise} 次升压阶段, 那么:

$$t_{rise} = k_{rise} \times 2T, V_{GH}(k_{rise}) = V_{SP}$$

由式(7)得到:

$$t_{rise} = 2(f) \cdot \left\{ \frac{-\ln \left[1 - \frac{V_{SP}}{3V_{IN}C_S/C_{OH} - (2/f) \cdot I_L/C_{OH} - I_L(R_{on,min} + 2R_{on,mid})} \right]}{\ln(1 + C_S/C_{OH})} \right\}_{INTEGER} \quad (8)$$

3.2.3 输出电压纹波幅度

电荷泵每两个周期执行一次升压过程, 那么在两次升压过程之间的充电及反压过程中, V_{GH} 的负载 I_L 需要的电荷全部由 C_{OH} 上的电荷来提供, 从而形成输出电压的降低, 降低的幅度 ΔV 可以表示为^[8]:

$$\Delta V = \frac{I_L \cdot (3/2)T}{C_{OH}} = \frac{3I_L}{2f \cdot C_{OH}} \quad (9)$$

如果 C_S 和 C_{OH} 是确定的值, 那么根据式(6)、(8)、(9)可知:

提高工作频率可以获得较高的升压效率, 较小的上升时间和较小的输出纹波。但是, 如果频率过高, 可能导致式(3)不被满足, 泵电容无法被充电到 $V_{CS}(T/2) \approx V_{IN}$ 水平, 引起比较大的升压效率损失。所以, 电荷泵的最佳工作频率应为满足式(3)的最高值。即

$$f = \frac{1}{18.4R_{on,mid}C_S} \quad (10)$$

4 开关网络优化

4.1 开关用 CMOS 互补传输门实现

本文提到的电荷泵电路中, 为了使开关具有较小的稳定的导通电阻, 所有的开关均使用 CMOS 互补传输门实现。互补传输门的导通电阻为^[9]:

$$R_{on} = \frac{1}{K_N(V_{GN} - V_{THN}) - (k_N - k_P)V_{SW} - k_P(V_{GP} + |V_{THP}|)}$$

(11)

其中 $k_N = \mu_n C_{oxn} \left(\frac{W}{L}\right)N$, $k_P = \mu_p C_{oxp} \left(\frac{W}{L}\right)P$, V_{SW} 表示开关传输的电压, V_{GN} 和 V_{GP} 表示作用在开关栅极的电压, 对于高压和中压传输门, 其栅极工作电压是不相同的。通过适当设置 P、N 管的尺寸可以使得

$$k_N - k_P = 0 \quad (12)$$

从而得到一个与开关所传输电压无关的导通电阻。此时导通电阻可以重新写作:

$$R_{on} = \frac{1}{k_N(V_{GN} - V_{THN} - V_{GP} - |V_{THP}|)} \quad (13)$$

中压传输门和高压传输门的导通电阻分别为:

$$R_{on,mid} = \frac{L_{N,mid}}{W_{N,mid}\alpha}, R_{on,high} = \frac{L_{N,high}}{W_{N,high}\beta} \quad (14)$$

其中

$$\alpha = (\mu_n C_{oxn})_{mid}(V_{GN} - V_{THN} - V_{GP} - |V_{THP}|)_{mid}$$

$$\beta = (\mu_n C_{oxn})_{high}(V_{GN} - V_{THN} - V_{GP} - |V_{THP}|)_{high} \quad (15)$$

角标 min 表示中压管参数, high 表示高压管参数。

考虑到升压电路中所有的开关都连接到了外接电容, 又根据面积最小化设计的原则, CMOS 器件的沟道长度都设计为 ESD 规则允许的最小值 L_{min} 。另外, 在实际设计中, 设定电荷泵的开关网络中所有的高压 MOS 具有同样的沟道宽度 W_{high} , 所有的中压 MOS 也具有同样的沟道宽度 W_{mid} 。而且, 为了便于整体优化, 设计时使它们具有下面的关系:

$$W_{high} = \gamma W_{mid} \quad (16)$$

其中 γ 为常数,那么式(14)可以重新写为:

$$R_{\text{on,mid}} = \frac{L_{\text{min}}}{W_{\text{N,mid}}\alpha}, R_{\text{on,high}} = \frac{L_{\text{min}}}{\gamma W_{\text{N,mid}}\beta} \quad (17)$$

则由式(10)可知,最佳工作频率为:

$$f = \frac{W_{\text{N,mid}}\alpha}{18.4L_{\text{min}}C_S} \quad (18)$$

4.2 从功率效率的角度优化开关尺寸

要提高一个电路的功率效率,则必须减小电路中不必要的功率损耗。升压电路中,开关的导通电阻和寄生电容的存在是导致电路功率损耗的主要原因^[10]。下面将通过分析功率损耗,来确定开关网络中开关的尺寸。

4.2.1 导通电阻引起的功率损耗

分析中假定升压和反压阶段的负载电流为恒定值 I_L ,升压电路工作在稳定输出状态。那么,在充电阶段,负载电容必需提供 $I_L \cdot T/2$ 数量的电荷来满足负载电流需求。另外,为了保证升压电路具有稳定的输出,这些电荷必须在升压(或反压)阶段由泵电容提供给负载电容。所以,每次充电时泵电容 C_S 上的初始电压为:

$$V_{CS}(0) = V_{IN} - I_L \cdot (T/2C_S) \quad (19)$$

那么,在充电阶段有:

$$V_{CS}(t) = V_{CS}(0)e^{-t/\tau} + V_{IN}(1 - e^{-t/\tau}) \quad (20)$$

设充电阶段中流过开关的平均电流为 I_a ,则:

$$I_a = \frac{2}{T} \int_0^{T/2} \frac{V_{IN} - V_{CS}(t)}{R_{\text{on,mid}}} dt \quad (21)$$

考虑式(10)的条件,可以近似计算出:

$$I_a \approx 2I_L \quad (22)$$

在升压和反压阶段中,负载将直接从开关通路中抽取电流,所以开关电阻中流过的电流为 I_L 。升压电路的一个工作周期包括了一个充电阶段和一个升压(或反压)阶段,那么开关导通电阻引起的功率损耗可以由式(23)计算:

$$P_{\text{Ron}} = \frac{4I_a^2 R_{\text{on,mid}} \cdot T/2 + I_L^2 (R_{\text{on,mid}} + 2R_{\text{on,high}}) \cdot T/2}{T} \quad (23)$$

根据式(17),式(23)中的 P_{Ron} 可以化简为:

$$P_{\text{Ron}} = \frac{1}{W_{\text{N,mid}}} I_L^2 L_{\text{min}} \left(\frac{17}{2\alpha} + \frac{1}{\beta\gamma} \right) \quad (24)$$

$$\text{令 } E = I_L^2 L_{\text{min}} \left(\frac{17}{2\alpha} + \frac{1}{\beta\gamma} \right) \quad (25)$$

$$\text{则 } P_{\text{Ron}} = \frac{1}{W_{\text{N,mid}}} \cdot E \quad (26)$$

4.2.2 寄生电容造成的功率损耗

在升压电路正常工作的状态下,开关管导通、

关闭时,栅寄生电容会被充、放电,因此导致了功率的损耗。这一动态功率损耗可由公式(27)计算:

$$P = CfV^2 \quad (27)$$

首先我们要确定每一个开关管的栅氧寄生电容的大小。根据所选择的 CMOS 工艺文件,高压 PMOS 和 NMOS 具有同样大小的单位面积栅氧电容 $C_{\text{ox,high}}$,而中压 PMOS 和 NMOS 也具有同样大小的单位面积栅氧电容 $C_{\text{ox,mid}}$,即:

$$\begin{aligned} C_{\text{oxn,high}} &= C_{\text{oxp,high}} = C_{\text{ox,high}}, \\ C_{\text{oxn,mid}} &= C_{\text{oxp,mid}} = C_{\text{ox,mid}} \end{aligned} \quad (28)$$

又根据式(12)及(27)可以得到各类型器件的沟道宽度之间的关系为:

$$W_{\text{p,mid}} = W_{\text{N,mid}} \cdot (\mu_{\text{n,mid}}/\mu_{\text{p,mid}}) \quad (29)$$

$$W_{\text{p,high}} = W_{\text{N,high}} \cdot (\mu_{\text{n,high}}/\mu_{\text{p,high}}) = \gamma W_{\text{N,mid}} (\mu_{\text{n,high}}/\mu_{\text{p,high}}) \quad (30)$$

那么对于图 1 中的开关 a(中压互补传输门),可以写出其栅寄生电容为:

$$\begin{aligned} C_a &= C_{\text{ox,mid}} (W_{\text{P,mid}} + W_{\text{N,mid}}) L_{\text{min}} = \\ &W_{\text{N,mid}} L_{\text{min}} C_{\text{ox,mid}} (1 + \mu_{\text{n,mid}}/\mu_{\text{p,mid}}) \end{aligned} \quad (31)$$

开关 a 的工作频率是 $f_a = f/2$,而开关 a 导通、关闭时,其栅极上工作电压的变化量 $V_{G,a}$ 为:

$$V_{G,a} = (V_{GN} + |V_{GP}|)_{\text{mid}} \quad (32)$$

那么开关 a 的栅寄生电容导致的功率损耗为:

$$\begin{aligned} P_{G,a} &= C_a f_a V_{G,a}^2 = \\ &W_{\text{N,mid}} L_{\text{min}} C_{\text{ox,mid}} f (1 + \mu_{\text{n,mid}}/\mu_{\text{p,mid}}) \times \\ &(V_{GN} + |V_{GP}|)_{\text{mid}}^2 \end{aligned} \quad (33)$$

将式(18)代入得到:

$$\begin{aligned} P_{G,a} &= W_{\text{n,mid}}^2 C_{\text{ox,mid}} \frac{\alpha}{36.8C_S} \times \\ &(1 + \mu_{\text{n,mid}}/\mu_{\text{p,mid}}) (V_{GN} + |V_{GP}|)_{\text{mid}}^2 \end{aligned} \quad (34)$$

所有开关的栅氧寄生电容所导致的功率损耗都可以参照上面的方法得到。那么,升压电路总的栅氧寄生电容所导致的功率损耗为:

$$P_G = W_{\text{N,mid}}^2 \frac{\alpha}{C_S} \cdot$$

$$\begin{aligned} &\left[\frac{1}{3.68} C_{\text{ox,mid}} (1 + \mu_{\text{n,mid}}/\mu_{\text{p,mid}}) (V_{GN} + |V_{GP}|)_{\text{high}}^2 + \right. \\ &\left. \frac{\gamma}{9.2} C_{\text{ox,high}} (1 + \mu_{\text{n,high}}/\mu_{\text{p,high}}) (V_{GN} + |V_{GP}|)_{\text{high}}^2 \right] \end{aligned} \quad (35)$$

$$\begin{aligned} \text{令 } \Gamma &= \frac{\alpha}{C_S} \left[\frac{1}{3.68} C_{\text{ox,mid}} (1 + \mu_{\text{n,mid}}/\mu_{\text{p,mid}}) \times \right. \\ &\left. (V_{GN} + |V_{GP}|)_{\text{mid}}^2 + \frac{\gamma}{9.2} C_{\text{ox,high}} (1 + \mu_{\text{n,high}}/\mu_{\text{p,high}}) \times \right. \end{aligned}$$

$$(V_{GN} + |V_{GP}|)_{high}^2] \quad (36)$$

$$P_G = W_{N,mid}^2 \cdot \Gamma \quad (37)$$

4.2.3 总的功率损耗

结合式(26)和(37),可以写出电路总的功率损耗为:

$$P_{loss} = P_{Ron} + P_G = \frac{E}{W_{N,mid}} + W_{N,mid}^2 \cdot \Gamma \quad (39)$$

其中 Γ, E 为设计及工艺所确定的常数,可由式(25)及(36)计算得到。

若使总的功率损耗最小,则有:

$$\frac{\partial P_{loss}}{\partial W_{N,mid}} = 2\Gamma W_{N,mid} - \frac{E}{W_{N,mid}^2} = 0 \quad (40)$$

得到:

$$W_{N,mid} = W_{opt} = \sqrt[3]{\frac{E}{2\Gamma}} \quad (41)$$

此时 P_{loss} 最小。

那么根据式(16)和(29)可以得到各类型 MOS 管的最佳沟道宽度:

中压管最优尺寸为:

$$W_{N,mid,opt} = \sqrt[3]{\frac{E}{2\Gamma}}$$

$$W_{P,mid,opt} = \sqrt[3]{\frac{E}{2\Gamma}} (\mu_{n,mid} / \mu_{p,mid}) \quad (42)$$

高压管最优尺寸为:

$$W_{N,high,opt} = \gamma^3 \sqrt[3]{\frac{E}{2\Gamma}}$$

$$W_{P,high,opt} = \gamma^3 \sqrt[3]{\frac{E}{2\Gamma}} (\mu_{n,high} / \mu_{p,high}) \quad (43)$$

最佳工作频率 f_{opt} 由式(18),(41)得到:

$$f_{opt} = \frac{\alpha}{18.4L_{min}C_S} \sqrt[3]{\frac{E}{2\Gamma}} \quad (44)$$

5 仿真及测试结果

采用 $0.18 \mu\text{m}$ 高/中/低混合电压工艺对文中介绍的升压电路进行了仿真。仿真中,升压电路带 2 mA 的恒流负载(V_{GH}, V_{GL} 各带 1 mA 的负载)。代入设计及工艺参数,由式(44)计算出的最佳工作频率为 $f_{opt} = 15.4 \text{ kHz}$ 。在不同工作频率下对升压电路进行仿真得出的升压效率-频率特性曲线如图 4(a)所示,表明了频率为 15 kHz 附近时,升压电路的升压效率达到最高,为 86.7% 。

不同频率下升压电路稳定工作时 Hspice 仿

真输出波形(V_{GH})参见图 4(b)。从图中可以看到:当频率低于 15 kHz 时,升压效率低而且输出纹波比较大;当频率高于 15 kHz 时,输出纹波相对较小,但升压效率会有所降低。

通过对不同开关尺寸条件下的升压电路进行仿真,并对其仿真结果数据进行整理得到了该升压电路的功率效率-尺寸特性。由图 5 可见,在中

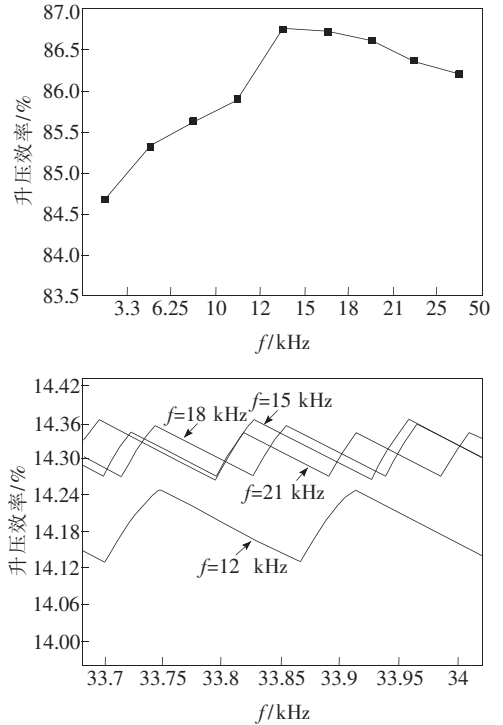


图 4 升压电路工作在不同频率下的升压效率及输出波形细节(V_{GH})。 (a) 不同频率下的升压效率; (b) 不同频率下的输出波形细节。

Fig. 4 DC-DC conversion efficiency and tran waves of V_{GH} varied with different frequencies. (a) DC-DC conversion efficiency varied with different frequencies; (b) Tran waves of V_{GH} varied with different frequencies.

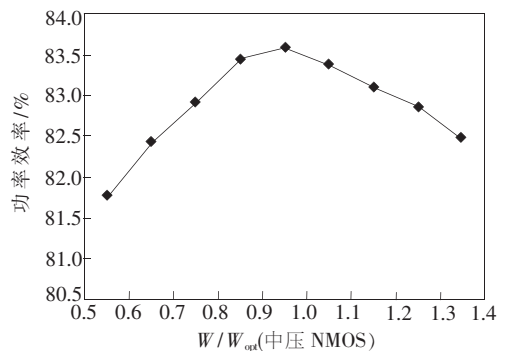


图 5 开关尺寸对升压电路的功率效率的影响
Fig. 5 Power efficiency with different sized switches

压管 NMOS 具有最优尺寸 $W_{N,\text{mid}} = W_{\text{opt}}$ (其它类型管子的尺寸经过相应的计算得到) 时, 电路的功率效率达到最高点 (83.6%), 说明文中介绍的提高功率效率的方法是行之有效的。

图 6 给出了在实际升压时序中的仿真波形 (不带负载) 及对应的芯片实测结果。图中 t_2 比 t_1 时刻略有滞后, 是为了减轻升压电路启动时的

负载。由于升压电路的供电电源 V_{IN} 是由另外一个 2 倍升压电路产生的, 所以在 V_{IN} 被接入电路之前, 必须给其预留充分的稳定时间。因此, 在 $t_1(t_2) \sim t_3$ 之间, 升压电路采用系统外部的一个 2.4 V 的电源作为升压基准电源。而在 t_3 到来之后 (V_{IN} 稳定输出 5.5 V), 升压电路才进入正常的升压状态。芯片测试结果表明, 升压电路工作正常。

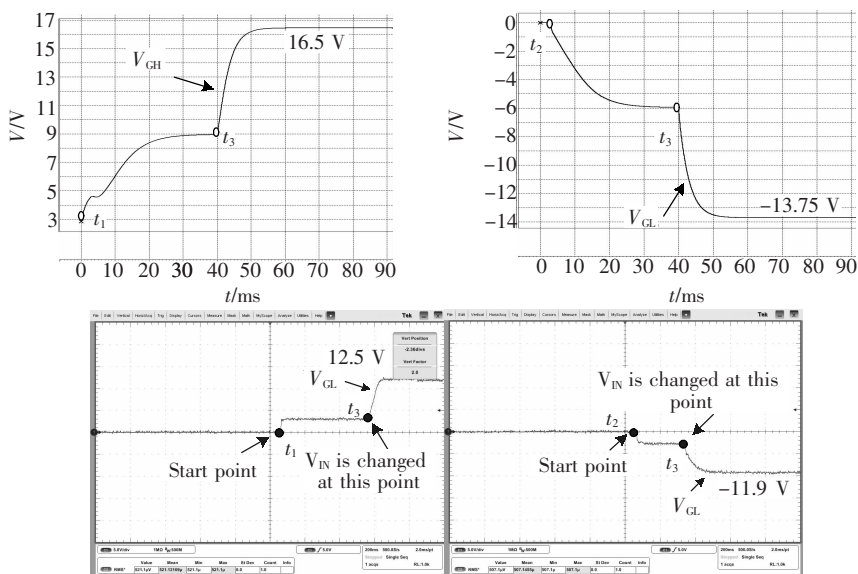
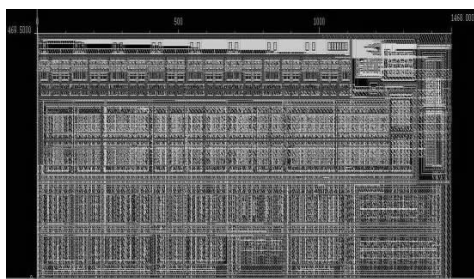


图 6 正常升压时序下的方针波形与实测波形对比

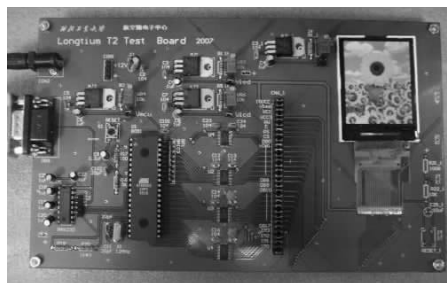
Fig. 6 Simulation and test results of V_{GH} and V_{GL} with real time sequence

升压电路的版图如图 7(a) 所示, 所占用的硅面积为 $1\,468\ \mu\text{m} \times 469\ \mu\text{m}$, 图中包含了开关网络及开关逻辑控制电路。该升压电路已被成功应用

于一款 TFT-LCD 驱动芯片中, 显示性能良好, 图 7(b) 为使用该驱动芯片的显示模组。



(a)



(b)

图 7 升压电路版图(a)及 TFT-LCD 驱动芯片显示模组(b)照片

Fig. 7 Layout of the proposed charge pump (a) and the display module of TFT-LCD driver IC (b)

5 结 论

引入了一种应用于 TFT-LCD 驱动芯片的内置电荷泵电路结构, 并对其工作原理进行了分析, 提出了一种优化升压电路工作频率的方法, 使升

压电路的升压效率达到最优。从提高功率效率的角度出发, 提出了一种优化升压电路开关尺寸的方法。经过仿真验证, 本文所提出的各种优化方案是行之有效的。这些优化方案已成功应用于一款 TFT-LCD 驱动芯片内置电荷泵的设计。

参 考 文 献:

- [1] Wei Tingcun, Gao Wu. Top-down design of 260k color TFT-LCD one-chip driver ICs [J]. *Chi. J. Semiconductors*, 2008, 29:706-712.
- [2] 魏廷存,林彦君,高武,等. TFT-LCD 驱动芯片内置电源电路 IP 核设计 [J]. *半导体学报*, 2007, 28:802-809.
- [3] 吕丽峰,魏廷存,高武. TFT-LCD 驱动芯片内置电荷泵的优化 [J]. *液晶与显示*, 2007, 22(3):346-350.
- [4] 崔福胜,魏廷存,魏晓敏,等. 手机用 TFT-LCD 驱动芯片接口电路的研究与设计 [J]. *液晶与显示*, 2007, 22(4):492-496.
- [5] 梁茂,魏廷存,魏晓敏,等. 单片集成 TFT-LCD 驱动芯片内置 SRAM 验证技术研究 [J]. *液晶与显示*, 2008, 23(1):91-95.
- [6] Starzyk Janusz A, Jan Ying-Wei, Qiu Fangjing. A DC-DC charge pump design based on voltage doublers [J]. *IEEE Transactions on Circuits and Systems*, 2001, 48(3):359-391.
- [7] Thiele G, Bayer E. Voltage doubler/tripler current-mode charge pump topology with simple "Gear Box" [C]// *Power Electronics Specialists Conference*, Orlando, USA:IEEE, 2007:2348-2352.
- [8] Bedeschi F, Boffino C, Bonizzoni E, et al. A low-ripple voltage tripler [C]// *Proceedings 2006 IEEE International Symposium on Circuits and Systems*, Island of KOS, Greece:IEEE, 2006:2753-2756.
- [9] Behzad Razavi. *Design of Analog CMOS Integrated Circuits* [M]. 陈贵灿,程军,张瑞智,等译,西安:西安交通大学出版社, 2002:339-340.
- [10] Liu Lifang, Chen Zhiliang. Analysis and design of makwoski charge-pump cell [C]// *6th International Conference, ASICON 2005*, Shanghai:IEEE, 2005, 297-502.

Frequency and Switch Optimization for Built-in Charge Pump of TFT-LCD Driver IC

ZHENG Ran, WEI Ting-cun, WANG Jia, GAO De-yuan

(Engineering Research Center of Embedded System Integration Ministry of Education,
Northwestern Polytechnical University, Xi'an 710065, China, E-mail:Zhengran@nwpu.edu.cn)

Abstract

A built-in step-up and inverse charge pump for TFT-LCD driver is introduced. Based on the analysis of the charge pump, methods of optimization for the operation frequency and switch's size are proposed, as a result of which, the DC-DC conversion efficiency and power efficiency are improved. The charge pump has been simulated with a 0.18 μm high voltage mixed-voltage CMOS process. The optimization methods is proved to be effective by the simulation result. The DC-DC conversion efficiency of the charge pump can reach its best value (86.7% with load of 2 mA) at the optimized operation frequency of $f=15$ kHz. And the power efficiency is highest (83.6% with load of 2 mA, $f=15$ kHz) when the switches are employed with optimal size. The charge pump has been successfully applied to a TFT-LCD driver IC.

Key words: step-up and inverse charge pump; TFT-LCD driver IC; DC-DC conversion efficiency; power efficiency

作者简介:郑然(1981—),男,河南郑州人,博士研究生,助教,现从事模拟与混合信号集成电路教学及设计工作。