

文章编号:1007-2780(XXXX)XX-0001-10

硅基芯片能量效率的分析与优化研究

薛博森^{1,2,3}, 查正桃^{1,2,3}, 穆全全^{1,2,3}, 王启东^{1,2,3}, 彭增辉^{1,2,3*}

- 中国科学院 长春光学精密机械与物理研究所, 吉林 长春 130033;
- 中国科学院大学 材料科学与光电工程中心, 北京 100049;
- 光学系统先进制造全国重点实验室, 吉林 长春 130033)

摘要:为解决小像素尺寸硅基芯片能量效率低、标量衍射理论计算精度不足的问题,开展硅基芯片能量效率的精确计算与优化研究。分别采用标量衍射理论与时域有限差分(Finite-Difference Time-Domain, FDTD)方法对硅基芯片的能量效率展开计算,并搭建532 nm激光测试系统进行实验验证;选用TiO₂/SiO₂材料设计λ/4型多层介质高反膜,通过FDTD仿真分析了膜系周期数、工作波长对能量效率优化规律的影响。研究表明:对于当前常见像素尺寸(像素周期2~8 μm)的硅基芯片,采用FDTD方法计算得到的能量效率与实验结果的绝对误差小于1%;镀多层介质膜可以有效提升芯片能量效率,当反射膜周期单元数达到5时,各像素尺寸芯片在450~625 nm波长范围内能量效率均达95%以上。

关键词:硅基芯片;衍射效率;能量效率;时域有限差分方法;多层介质高反膜

中图分类号:TN873.93 **文献标识码:**A **doi:**10.37188/CJLCD.2026-0078 **CSTR:**32172.14.CJLCD.2026-0078

Analysis and optimization on energy efficiency of silicon-based chips

XUE Bosen^{1,2,3}, ZHA Zhengtao^{1,2,3}, MU Quanquan^{1,2,3}, WANG Qidong^{1,2,3}, PENG Zenghui^{1,2,3*}

- Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun; 130033, China;
- Center of Material Science and Optoelectronics Engineering, University of Chinese Academy of Sciences, Beijing 100049, China;
- State Key Laboratory of Advanced Manufacturing for Optical Systems, Changchun 130033, China)

Abstract: To solve the problems of low energy efficiency of small-pixel silicon-based chips and insufficient calculation accuracy of the scalar diffraction theory, this study conducts precise calculation and optimization research on the energy efficiency of silicon-based chips. The energy efficiency of silicon-based chips is calculated using both the scalar diffraction theory and the Finite-Difference Time-Domain (FDTD) method, and an experimental verification is carried out by building a 532 nm laser testing system. A λ/4-type multilayer dielectric high-reflection coating is designed using TiO₂/SiO₂ materials, and the optimization rules of the number of coating periods and operating wavelength on energy efficiency

收稿日期:2026-05-08;修订日期:2026-05-27.

基金项目:国家重点研发计划项目(No.2025YFH0100600)

Supported by National Key R&D Program of China (No.2025YFH0100600)

*通信联系人, E-mail: peng@ciomp.ac.cn

are analyzed via FDTD simulations. The research results show that for the currently common silicon-based chips with small pixel sizes (pixel period: 2~8 μm), the absolute error between the energy efficiency calculated by the FDTD method and the experimental results is less than 1%. Coating the multilayer dielectric film can effectively improve the energy efficiency of the chip; when the number of reflective coating periods reaches 5, the energy efficiency of chips of various pixel sizes exceeds 95% in the wavelength range of 450~625 nm.

Key words: silicon-based chip; diffraction efficiency; energy efficiency; finite-difference time-domain method; multilayer dielectric high-reflection coating

1 引言

硅基液晶(Liquid Crystal on Silicon, LCoS)器件是通过电控液晶分子取向实现对光的振幅、相位、偏振等特性进行空间动态调控的光学器件,在相干光调制、实时全息、光束波前整形、光通信等领域具有明显的应用价值^[1-4]。随着科研与消费电子领域对LCoS分辨率需求的提高,作为核心载体的硅基芯片也持续向高分辨率方向迭代发展。但随着硅基芯片的像素尺寸越来越小,像素区域面积占比越来越低,也带来更严重的衍射效应,使得入射光能量由主衍射斑向更高级次的衍射斑分散,能量效率降低,这将导致显示亮度整体下降、对比度降低等问题。因此本文针对硅基芯片能量效率的分析与优化展开研究。

影响硅基芯片能量效率的因素可归纳为两部分:像素区域与黑栅区域的界面反射损耗、像素化结构引发的衍射损耗。在硅基芯片能量效率的理论分析中,衍射效率的计算是核心环节,而标量衍射理论是目前常见的计算方法。但已有许多研究指出标量衍射理论对于计算光栅衍射效率问题存在的局限性。刘全等人对一维表面浮雕光栅分别用标量衍射理论和严格耦合波方法进行求解,当光栅常数由 2λ 增大到 10λ ,两方法计算得衍射效率的相对误差由11.11%降低到4.20%^[5]。Glytsis等人的研究指出,考虑正入射的电磁平面波时,二维周期性衍射光学元件的标量衍射分析误差大于相应的一维周期性衍射光学元件^[6]。

通过在硅基芯片表面镀高反膜提升器件能量效率已成为广泛应用的关键技术。当前已有研究主要集中于膜系材料与结构设计优化。例如,Merav Muallem等人开发了基于氟化钙和硫化锌的分布式布拉格反射镜结构,在保证镀膜质

量及高反射率的同时,实现了可在室温下进行的热蒸发工艺,有效避免了高温处理对CMOS电路的损伤^[7]。Jihene Zaghoudi等人则通过啁啾或非周期性堆叠设计,显著拓宽了高反射带宽,使其覆盖光通信的关键波段,这对于宽带LCoS应用具有重要意义^[8]。然而对于高反膜系提升硅基芯片能量效率的机理尚缺乏系统性的分析。

因此本研究将通过FDTD方法对硅基芯片的衍射效率做出计算分析,并与标量理论方法对比,以实验验证计算的准确性。最后针对532 nm波长设计了高反膜以提升硅基芯片的能量效率,详细分析了膜系对芯片能量效率的提升机理,并讨论了此方案设计的膜系对工作波长的敏感性。

2 硅基芯片能量效率的计算

硅基芯片的结构如图1所示,为后续标量衍射理论的孔径函数建模及FDTD仿真计算提供了统一的结构基准。像素边长为 a ,像素周期为 d 。

2.1 基于标量理论方法计算硅基芯片的衍射效率

硅基芯片的衍射行为可以等效为平面二维反射式振幅型光栅的衍射问题,其光栅的孔径函数 $t(x, y)$ 由下式给出。

$$t(x, y) = R_{\text{off}} + (R_{\text{on}} - R_{\text{off}}) \sum_{m=-\infty}^{+\infty} \sum_{n=-\infty}^{+\infty} \text{rect}\left(\frac{x - md}{a}\right) \text{rect}\left(\frac{y - nd}{a}\right), \quad (1)$$

其中 R_{on} 、 R_{off} 表示像素区域与黑栅区域的反射率, m 、 n 表示 x 、 y 方向上的衍射级次数。根据夫琅禾费衍射理论、衍射光栅的阵列定理,远场衍射复振幅分布为 $t(x, y)$ 的傅里叶变换,然后进一步可以得到单一衍射级次 (m, n) 的复振幅 A_{mn} 表示为:

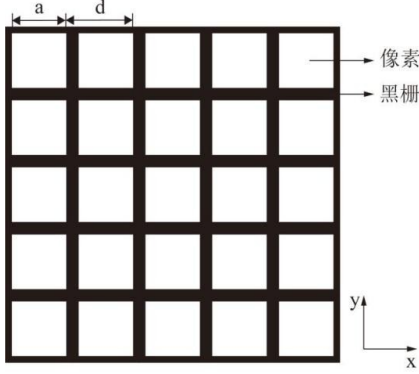


图1 硅基芯片的像素化结构

Fig. 1 Pixelated structure of the silicon-based chip

$$A_{mn} = \begin{cases} R_{\text{off}} + (R_{\text{on}} - R_{\text{off}}) \frac{a^2}{d^2}, & m=n=0 \\ (R_{\text{on}} - R_{\text{off}}) \frac{a^2}{d^2} \text{sinc}\left(\frac{ma}{d}\right) \text{sinc}\left(\frac{na}{d}\right), & \text{others} \end{cases} \quad (2)$$

则衍射级次 (m, n) 的光强为 $I_{mn} = |A_{mn}|^2$ 。基于硅基芯片的模型可以分析, I_{00} 为主衍射级次,也是实际应用场景中有效利用的光级次。硅基芯片的衍射效率 η_{00} 由(3)式给出。

$$\eta_{00} = \frac{I_{00}}{\sum_{m,n} I_{mn}} \quad (3)$$

2.2 基于FDTD方法计算硅基芯片衍射效率

FDTD最早由K. S. Yee提出^[9],是一种严格的电磁场数值计算方法。它基于麦克斯韦旋度方程,使用交替采样的方式,将电磁场中的电场、磁场分量在时间和空间上离散化,将计算空间划分为具有一定尺寸的网格,从而将时域中的麦克斯韦旋度方程转化为一组差分方程,求解差分方程组就得到相应网格点上随时间变化的电磁场分量。相比常用的液晶光学模拟方法如扩展琼斯矩阵法和 Berreman 4×4 矩阵法, FDTD方法更加适用于小尺寸液晶器件的光学计算,目前已被广泛应用^[10-11]。

本文采用现存的FDTD方法^[9,12-13]模拟光波在图1所示的硅基芯片中的衍射传播行为,进而获得经硅基芯片反射进入空气中的总电场矢量分布 \vec{E}_{total} 。以 $d=8 \mu\text{m}$, $a=7.8 \mu\text{m}$ 的芯片为例,其反射光的近场分布强度 $|\vec{E}_{\text{total}}|$ 如图2所示。

由图2可知,在像素区域内光场并非完全均匀分布,且在黑栅区域的场强也并非完全为0,而

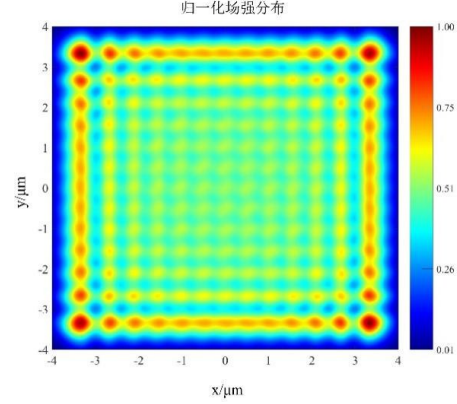


图2 基于FDTD仿真计算的出射光近场分布实例

Fig. 2 Example of near-field distribution of outgoing light calculated by FDTD simulation

是展现出复杂的分布情况,这是由于像素与黑栅界面的电磁场边界效应导致的结果。由此也可以分析,标量方法中依据(1)式的孔径函数描述硅基芯片反射光近场分布的方法存在一定程度上的近似,这也是标量方法对于硅基芯片能量效率计算精度不足的原因之一。

根据Floquet-Bloch定理,总出射场可以写为沿各坐标轴 $q=x, y, z$ 的分量的叠加,并分别以其傅里叶级数展开的形式。

$$\vec{E}_{\text{total}}(x, y) = \sum_{q=x, y, z} \sum_{m=-\infty}^{+\infty} \sum_{n=-\infty}^{+\infty} C_{mn}^q \exp\left[-j2\pi\left(\frac{m}{d}x + \frac{n}{d}y\right)\right] \hat{q} \quad (4)$$

傅里叶系数 \vec{C}_{mn} 包含三个分量 $C_{mn}^x, C_{mn}^y, C_{mn}^z$, 通过下式得到:

$$C_{mn}^q = \frac{1}{d^2} \int_0^d \int_0^d E_{\text{total}}^q(x, y) \exp\left[j2\pi\left(\frac{m}{d}x + \frac{n}{d}y\right)\right] dx dy \quad (5)$$

将(5)式代入(4)式,根据角谱理论,可以得到第 (m, n) 级衍射光的电场强度如(6)式所示。为与空间坐标作出区分,积分变量用 (u, v) 代替。

$$\vec{E}_{mn}(x, y) = \sum_{q=x, y, z} \frac{1}{d^2} \int_0^d \int_0^d E_{\text{total}}^q(v, u) \cdot \exp\left[j2\pi\left(\frac{m}{d}u + \frac{n}{d}v\right)\right] dudv \cdot \exp\left[-j2\pi\left(\frac{m}{d}x + \frac{n}{d}y\right)\right] \hat{q} \quad (6)$$

该衍射级次的光强为:

$$I_{mn} = \left| \vec{E}_{mn} \right|^2. \quad (7)$$

出射场的总能量 I_{total} 由出射面上的光的近场分布 \vec{E}_{total} 得到,表示为(8)式。

$$I_{\text{total}} = \frac{1}{d^2} \sum_{q=x,y,z} \int_0^d \int_0^d \left| E_{\text{total}}^q(x,y) \right|^2 dx dy. \quad (8)$$

因此,硅基芯片的衍射效率表示为:

$$\eta_{00} = \frac{I_{00}}{I_{\text{total}}}. \quad (9)$$

2.3 硅基芯片能量效率的计算

在硅基芯片的实际应用中,除衍射效应导致的能量损耗外,还存在由像素区与黑栅区反射率所决定的反射损耗。占空比是标定反射损耗的首要前提,定义为单像素周期内像素区域面积的占比,即:

$$F = \left(\frac{a}{d} \right)^2. \quad (10)$$

本文定义硅基芯片的反射系数 R 为出射场总能量与入射光能量的比值,由下式给出:

$$R = F \cdot R_{\text{on}} + (1 - F) \cdot R_{\text{off}}. \quad (11)$$

综上所述,硅基芯片的能量损失由衍射损耗、反射损耗两部分构成。定义硅基芯片的总体能量效率为 η_{total} ,由下式给出:

$$\eta_{\text{total}} = \eta_{00} \cdot R. \quad (12)$$

3 结果分析与实验验证

3.1 计算参数设置

硅基芯片的几何尺寸:相邻像素间隔固定为 $0.2 \mu\text{m}$,因此像素边长 $a=d-0.2 \mu\text{m}$ 。像素周期 d 的计算范围采用 $2 \sim 8 \mu\text{m}$,是当前硅基芯片面向近眼显示、光通信波长选择开关、激光光束整形等场景所应用的主流像素尺寸范围^[14]。

工作波长:由(2)式可知在标量衍射理论方法的计算中衍射光的能量分布与波长无关,因此在此计算中不指定具体工作波长;在FDTD仿真中,采用常见的可见光工作波长 532 nm 进行仿真计算,与后续实验光源保持一致,确保仿真与实测结果可直接对标。

反射率参数:本研究在 532 nm 工作波长下对铝膜反射率的实验测试值为 90.0% ,因此计算中取像素电极区域反射率 $R_{\text{on}} = 90.0\%$ 。黑栅区

域视为理想吸收介质,取 $R_{\text{off}} = 0$ 。

FDTD仿真的关键条件设置及参数情况。边界条件:在芯片周期方向(x 、 y 方向)采用Bloch周期性边界条件,对单一硅基芯片周期单元建模,从而等效为无限大周期阵列;在光传播方向(z 方向)使用完美匹配层(PML)吸收边界,以模拟开放空间,避免非物理反射。PML层数:12层。网格划分:采用均匀网格, $dx=dy=dz=20 \text{ nm}$,确保计算收敛。时间步长: 0.035 fs ,满足Courant-Friedrichs-Lewy稳定性条件。

本文后续如无特殊表述,均采用上述器件参数。

3.2 结果

基于第2节的计算路线,结合上述参数设置,可以得到硅基芯片反射系数、标量理论与FDTD方法计算的衍射效率随像素周期变化的规律,如图3所示。

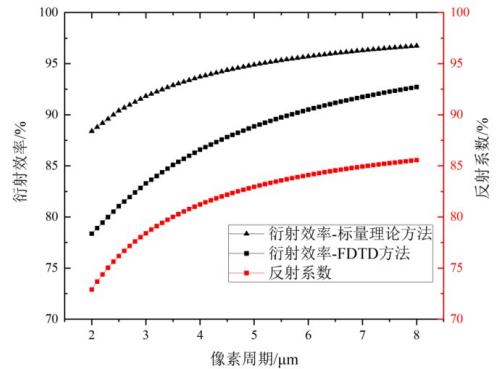


图3 硅基芯片反射系数及衍射效率随像素周期的变化规律

Fig. 3 Variation of reflection coefficient and diffraction efficiency of silicon-based chip with pixel period

如图3所示,反射系数与衍射效率均随像素周期的减小而降低,这是小像素尺寸硅基芯片能量效率受限的原因。对比两种衍射效率计算方法,标量理论方法在全计算范围内的结果均高于FDTD方法;同时,二者结果的差异与像素周期呈现明显的依赖性:随着像素周期的增大,两方法的计算偏差逐渐减小。

结合衍射效率、反射系数的计算结果,根据式(12)即可计算硅基芯片的总体能量效率如图4所示,其中绿色曲线为两种方法计算结果的绝对误差。

为量化评估两种方法的计算精度,采用532 nm激光器搭建测试系统。测试方法如下:首先使用功率计测量激光器出射激光功率,即入射至硅基芯片表面的激光功率;随后,在反射光路中检测主衍射级次光功率,二者比值即为芯片能量效率。实验光源使用中国长春新产业光电技术有限公司生产的532 nm连续激光器(型号:MGL-III-532-50mW);采用Thorlabs公司生产的PM100A功率计(配合S130A型探头)记录光功率。对3.74 μm 、4.55 μm 、5.45 μm 、6.4 μm 、8 μm 五组像素周期的芯片样品进行实测,结果如图4所示。

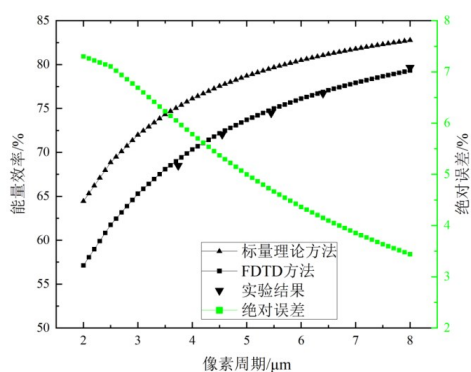


图4 能量效率的计算与实验结果

Fig. 4 Calculation and experimental results of energy efficiency

相较于标量理论计算方法,FDTD方法对于硅基芯片能量效率的计算精度更高,实验也证实如图4所示。对标量衍射理论方法的计算误差来源分析如下。

1) 基于菲涅尔衍射理论的傍轴近似没有被严格满足。在硅基芯片的衍射场中,各级次衍射光分布在器件反射方向的 180° 衍射角空间中,在垂直入射条件下除 $(m, n) = (0, 0)$ 级即中心主级次衍射光的衍射角严格等于 0° ,高级次衍射光均明显偏离光轴。以 $d = 8 \mu\text{m}$ 、 $\lambda = 532 \text{ nm}$ 为例,依据光栅方程计算 $(m, n) = (1, 0)$ 级衍射光的衍射角 $(\theta_x, \theta_y) = (3.81^\circ, 0^\circ)$;而对于x方向上最高衍射级次 $(m, n) = (15, 0)$ 衍射光的衍射角 $(\theta_x, \theta_y) = (85.80^\circ, 0^\circ)$,这一角度已接近掠射。显然对于高衍射级次菲涅尔衍射理论的傍轴近似难以满足,因此标量方法的计算精度必然下降。

2) 标量衍射理论将每个像素视为理想的均匀反射单元,在这种假设下单个像素内部的光场分布均匀。但在严格电磁理论中,像素与黑栅界面边缘的场畸变会影响相邻像素的边缘区域,使像素内的场分布呈现复杂的空间变化。

如图4所示,针对目前主流的2~8 μm 像素周期的硅基芯片,标量理论方法相对于FDTD方法计算结果的最小误差超过3%,偏差显著,故本文后续全部计算均基于FDTD方法开展,不再赘述。

进一步地,图5展示了硅基芯片能量效率随工作波长与像素周期的变化规律。

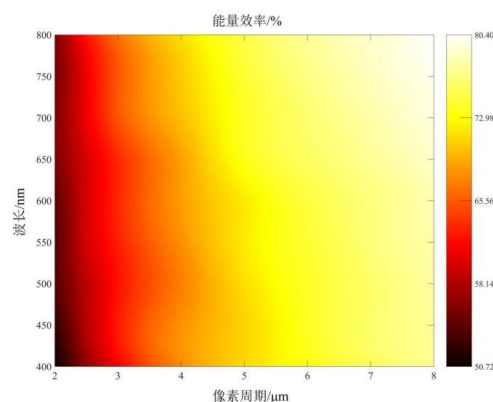


图5 能量效率随工作波长与像素周期的变化

Fig. 5 Variation of energy efficiency with operating wavelength and pixel period

如图5所示,芯片的能量效率与像素周期之间存在明显的依赖关系:随着像素周期增大,能量效率显著提升。此外,能量效率与波长之间呈现较弱的依赖关系:对于固定尺寸的芯片,能量效率随波长增大而小幅提升,且这一趋势在小像素周期的芯片中更为显著;相比之下,大像素周期芯片的能量效率随波长的变化幅度较小。

4 硅基芯片能量效率的优化

如图3、4的仿真结果表明,在532 nm工作波长下,当像素周期降至2 μm 时,硅基芯片的衍射效率已低于80%,同时反射系数低于75%,二者叠加导致总能量效率大幅衰减。随着硅基芯片像素尺寸持续向更小尺度缩减,衍射效应与界面反射损耗引发的双重问题愈发凸显。在芯片表

面集成高反膜,可以从反射损耗与衍射损耗两方面协同抑制能量损失,是当前提升器件整体能量效率的主流技术方案^[15-16]。

4.1 高反膜设计原理与材料选择

本研究设计的高反膜采用高低折射率介质交替堆叠的周期性结构,其膜系架构如图6所示。膜系核心设计原则为:各层膜厚度遵循 $\lambda/4$ 光学厚度原则,使各界面反射光在前表面实现相长干涉,通过多光束相干叠加大幅提升膜系反射率。

膜系材料需满足高折射率差、低吸收、良好热机械稳定性与附着力^[17],因此,本文选用二氧化钛(TiO_2 ,高折射率材料)和二氧化硅(SiO_2 ,低折射率材料)作为膜层材料展开研究。后续计算涉及的各项材料折射率、消光系数如图7所示,数据

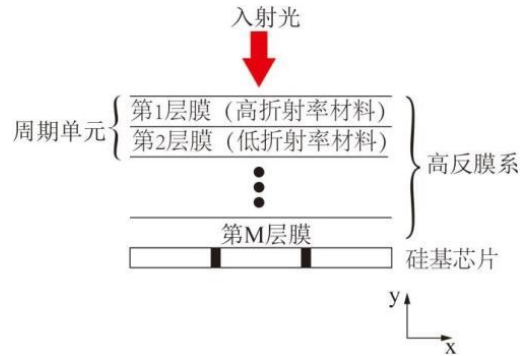


图6 在硅基芯片上集成高反膜的示意图

Fig. 6 Schematic diagram of integrating a high-reflection film on a silicon-based chip

均来源于已知文献报道^[18-20], TiO_2 与 SiO_2 的消光系数均为零。

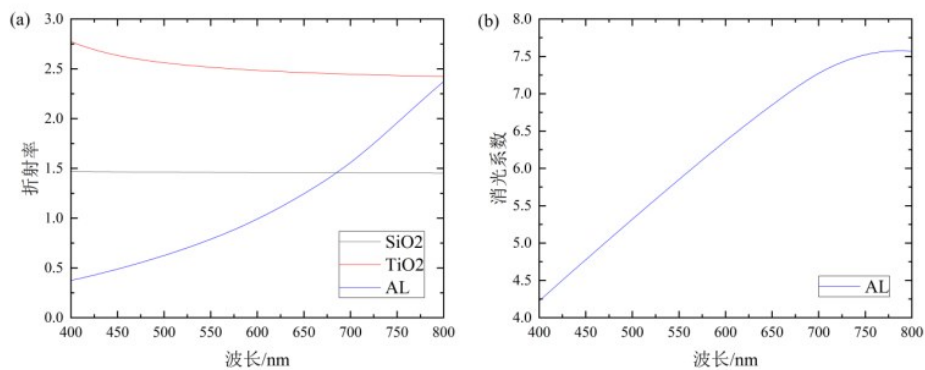


图7 材料参数。(a)材料折射率;(b)材料消光系数。

Fig. 7 Material parameters. (a) refractive index of material; (b) extinction coefficient of material.

本研究选取532 nm为膜系设计的波长,从而可以与前文无膜条件下的计算与实验结果做出对照以考察膜系对芯片能量效率的优化效果。如图7所示,在532 nm下 TiO_2 、 SiO_2 的折射率分别为2.53、1.46,依据 $\lambda/4$ 的光学厚度条件,则 TiO_2 、 SiO_2 层的物理厚度分别为52.51 nm、91.04 nm。根据膜层材料及厚度信息,分别以铝和黑栅为基底并在其上构建N个周期单元的膜系结构计算得到反射率如图8所示。本文后续均使用N表示膜系周期单元个数。

如图8所示,增加N可显著提升铝像素区与黑栅区的反射率并使二者趋于接近。当 $N > 6$ 时二者均大于99%,由于边际效应导致再增镀更多层数的膜也不能带来显著的反射率提升,因此本文后续只讨论 $N=1\sim 6$ 的膜系对硅基芯片能量

效率的优化效果。

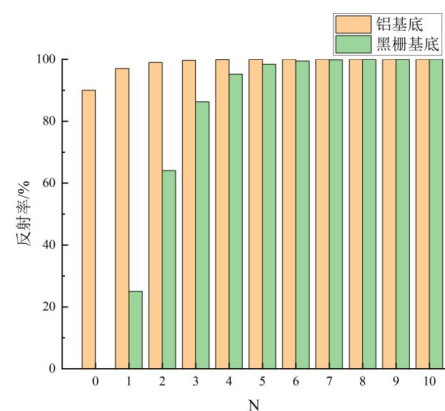


图8 532 nm波长下膜系反射率随膜系周期单元数N的变化

Fig. 8 Variation of film system reflectivity with number of periodic units N at 532 nm wavelength

4.2 高反膜对芯片能量效率的优化

将图8所示的不同N对应的反射率参数代入2.3节反射效率计算模型中可以得到增镀膜系后芯片的反射系数,如图9(a)所示;通过FDTD仿真计算得到镀膜后芯片表面的电场矢量分布,而后依据2.2节的计算路线可以得到增镀膜系后芯片的衍射效率,如图9(b)所示。

如图9所示,增镀膜系可以实现对 $2\ \mu\text{m}\sim$

$8\ \mu\text{m}$ 像素周期范围内硅基芯片的反射系数与衍射效率的协同优化,且优化效果随膜系周期数N的提升而持续增强。但随着N的增大呈现明显的优化边际效应递减:在相同像素周期条件下,N从0提升至4的过程中,反射系数、衍射效率的绝对增幅大,曲线分层显著,即膜系的增益效果显著;而当 $N>4$ 时相邻周期数之间的性能提升幅度持续降低。

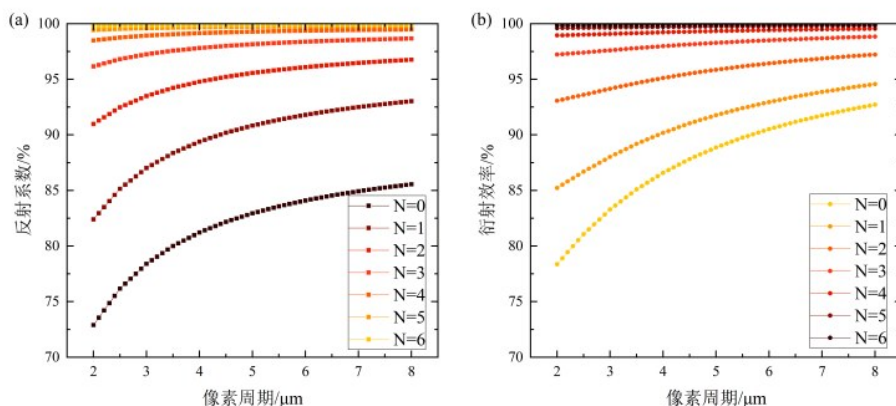


图9 镀不同周期单元数膜系后芯片性能的优化效果。(a) 反射系数;(b) 衍射效率。

Fig. 9 Optimization effect of chip performance after coating film systems with different numbers of periodic units. (a) reflection coefficient; (b) diffraction efficiency.

依据反射效率、衍射效率的计算结果,通过(12)式可以得到增镀膜系后不同像素周期硅基芯片的能量效率,如图10所示。

多层介质膜通过相长干涉同步提高并匀化了像素区与黑栅区的反射率,从而提高了衍射效率与反射系数,最终实现了器件能量效率的全面

提升。从图10中可以分析,随着膜系周期数的增加,各像素周期硅基芯片的能量效率均有不同程度的提升。对于固定像素周期的芯片,随镀膜层数的增加能量效率逐渐向100%收敛;对不同像素周期的芯片镀相同膜系,像素周期更小的芯片将表现出更显著的能量效率提升。

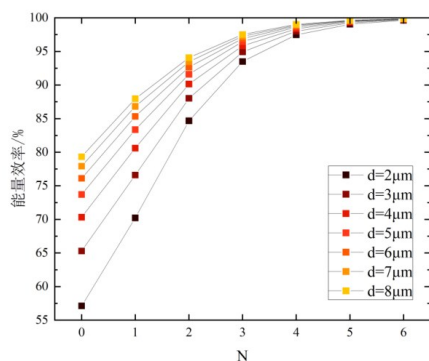


图10 镀不同周期单元数膜系的不同像素周期硅基芯片的能量效率

Fig. 10 Energy efficiency of silicon-based chips with different pixel periods coated with film systems of different numbers of periodic units

在实际将镀膜硅基芯片应用于LCoS时,需考虑膜系串联分压效应的影响。定性分析:当液晶层厚度固定时,镀膜周期单元数越大(即膜系越厚),高反膜系的分压作用越强;而对于固定膜系,增加液晶层厚度则可削弱膜系的分压作用。以本文的膜系设计为例,当 $N=5,6$ 时,膜系的物理厚度约为 $1\ \mu\text{m}$ 。若液晶层厚度为 $2\ \mu\text{m}$,在 $0\sim 5\text{V}$ 驱动电压范围内,膜系分压占比约为 $22\%\sim 28\%$;而当液晶层厚度增加至 $4\ \mu\text{m}$ 时,膜系分压占比则降至约 $12\%\sim 16\%$ 。膜系中 SiO_2 与 TiO_2 的介电常数分别约为 $3.8\sim 4.0$ 和 $90.0\sim 150.0$ 。基于串联电容模型,电压与介电常数成反比,故 TiO_2 层分压仅约为 SiO_2 层的 $1/25$,表明 SiO_2 层在膜系中起主要分压作用。在高反膜实际应用于

LCoS时,需综合考虑膜系的材料与厚度、液晶材料与厚度等多参数,确保高反膜引入的分压作用不会影响液晶的正常驱动,从而满足相位调制的需求。

4.3 膜系对波长的敏感性分析

依据光学薄膜原理,上述针对 532 nm 波长设计的膜系在 532 nm 波长处达到反射率极大值,本节将分析该膜系在可见光波段内的反射率性能,考察镀有该膜系的芯片对工作波长的敏感性。

由 4.2 节的分析可知:在膜系周期单元数 N 达到 5 时,2~8 μm 像素周期的常见芯片均可以达到大于 95% 的反射率,已经满足大多显示场景的应用条件。因此本节以 $N=5$ 的膜系为基础分析本研究提出的膜系对波长的敏感性。

基于 FDTD 仿真计算 $N=5$ 的膜系分别镀在铝基底和黑栅基底上,在可见光波段内的反射率如图 11 所示。

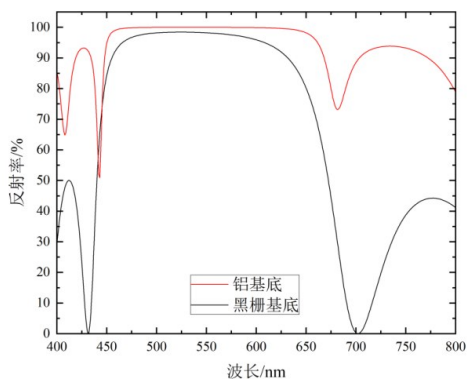


图 11 可见光波段内不同基底镀 $N=5$ 膜系后的反射率
Fig. 11 Reflectivity of different substrates coated with $N=5$ film system in the visible light band

如图 11 所示,膜系在 532 nm 周围的一定波长范围内可以维持较高的反射率,但当偏离此波长较远时(如:小于 450 nm 与大于 650 nm 的范围内)膜系反射率将快速下降并呈现震荡趋势,这将导致镀膜芯片能量效率优化效果变差且不稳定。结合图 11 的计算结果,依据 FDTD 计算路线得到镀膜后可见光范围内各像素周期芯片能量效率如图 12 所示。

如图 12 所示,对于镀有 5 个周期单元膜系的芯片,其能量效率展现出明显的波长依赖性而对

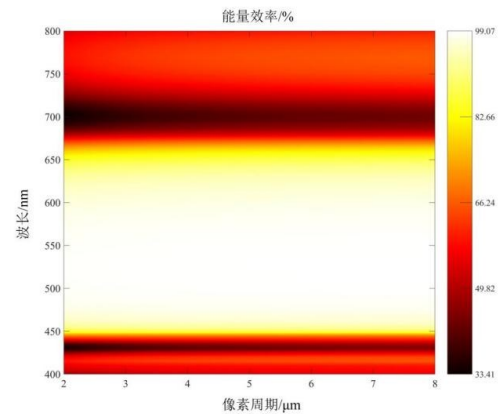


图 12 镀膜后芯片能量效率随波长与像素周期的变化
Fig. 12 Variation of energy efficiency of coated chip with wavelength and pixel period

像素周期的依赖性下降。这说明本研究提出的采取多层介质高反膜提高硅基芯片能量效率的方案对各像素周期的芯片均能起到有效的优化作用。另外镀有此膜系的各像素周期的芯片在 450~625 nm 的波长范围内均能保持高于 95% 的能量效率,具有一定的带宽。

5 结 论

针对小像素周期硅基芯片能量效率受限且常见的标量理论计算方法精度不足的问题,本文系统开展了对硅基芯片能量效率的精确计算及实验验证,并基于引入多层介质高反膜提升芯片能量效率的技术路线设计膜系并对其性能进行了验证。

本研究明确了硅基芯片能量损耗由衍射损耗与界面反射损耗共同主导。基于 FDTD 方法建立了硅基芯片能量效率的计算模型,并以标量理论方法作为对照。在 532 nm 波长下通过计算与实验结果的对比量化了两种方法的精度差异。经验证在 2~8 μm 常见像素周期硅基芯片的能量效率计算中,FDTD 方法与实验的绝对误差在 1% 以内,而标量理论方法的误差较大,在计算范围内最小误差超过 3%,但随像素周期增大,误差有减小的趋势。

相较于标量方法在求解中引入的多项近似,FDTD 方法严格基于麦克斯韦旋度方程,能够精确处理高级次衍射光的大角度传播及像素边缘的场畸变,从而克服了标量方法中将像素视为理

想均匀反射单元的局限性。因此基于FDTD方法的计算更接近实际物理过程,误差相对更小。

在此基础上,本文针对532 nm工作波长设计了 $\lambda/4$ 型TiO₂/SiO₂介质高反膜以提升硅基芯片能量效率。考察了目标波长下不同周期单元

数的膜系对硅基芯片能量效率的优化效果,并展开分析了镀膜周期数为5时芯片在可见光波段内的能量效率。研究明确了当镀膜周期数达到5时,像素尺寸在2~8 μm 之间的芯片在450 nm~625 nm工作波长内能量效率均达95%以上。

参 考 文 献:

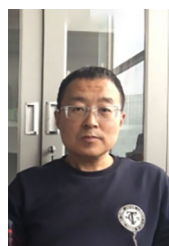
- [1] Zhu Z, Wen Y, Li J, *et al.* Metasurface-enabled polarization-independent LCoS spatial light modulator for 4K resolution and beyond [J]. *Light: Science & Applications*, 2023, 12(1).
- [2] Zhang Z, You Z, Chu D. Fundamentals of phase-only liquid crystal on silicon (LCOS) devices[J]. *Light: Science & Applications*, 2014, 3(10):e213.
- [3] 李韵九, 韦穗, 郝学锋, 等. 液晶调控下的亚波长金光栅反射相位[J]. 液晶与显示, 2024, 39(11):1445-1453.
LI Yunjiu, WEI Sui, HAO Xuefeng, *et al.* Subwavelength gold gratings reflection phase modulated by liquid crystals [J]. *Chinese Journal of Liquid Crystals and Displays*, 2024, 39(11): 1445-1453. (in Chinese)
- [4] 杨海宁, 李昆, 初大平. 硅基液晶技术与可重构全光通信网络 [J]. 液晶与显示, 2021, 36(06) : 772-788.
YANG H N, LI K, CHU D P. Silicon-based liquid crystal technology and reconfigurable all-optical communication networks [J]. *Chinese Journal of Liquid Crystals and Displays*, 2021, 36(6) : 772-788. (in Chinese)
- [5] 刘全, 吴建宏. 光栅的标量衍射理论与耦合波理论的分析比较 [J]. 激光杂志, 2004, (02) : 31-34.
LIU Quan, WU Jianhong. Analysis and comparison of scalar diffraction theory and coupled wave theory for gratings [J]. *Laser Journal*, 2004, (2): 31-34. (in Chinese)
- [6] Glytsis E N. Two-dimensionally-periodic diffractive optical elements: limitations of scalar analysis [J]. *Journal of the Optical Society of America A Optics Image Science & Vision*, 2002, 19(4) : 702-15.
- [7] Muallem M, Palatnik A, Nessim G D, *et al.* Room Temperature Fabrication of Dielectric Bragg Reflectors Composed of a CaF₂/ZnS Multilayered Coating [J]. *ACS Applied Materials & Interfaces*, 2014, 7(1) : 474-481.
- [8] Zaghdoudi J, Kanzari M, Rezig B. A Dielectric Chirped Layered Mirror for Optical Telecommunication Wavelengths [J]. *Optical Review*, 2007, 14(2) : 91-96.
- [9] Yee K S. Numerical solution of initial boundary value problems involving maxwell's equations in isotropic media [J]. *IEEE Transactions on Antennas & Propagation*, 1966, 14(5) : 302-307.
- [10] Ni Y, Chen C, Wen S, *et al.* Computational spectropolarimetry with a tunable liquid crystal metasurface [J]. *eLight*, 2022, 2:23.
- [11] Kim Y H, Choi K, Moon J, *et al.* Complex Reflectivity Modulation Characteristics at Visible Wavelength Using Liquid Crystal on a Metasurface Device [J]. *Advanced Photonics Research*, 2024, 6(4).
- [12] Taflove A, Hagness S C, Picket-May M. Computational Electromagnetics: The Finite-Difference Time-Domain Method [J]. *The Electrical Engineering Handbook*, 2005 : 629-670.
- [13] Taflove A, Volakis J L, Sertel K, *et al.* A perspective on the 40-year history of FDTD computational electrodynamics [J]. *APPLIED COMPUTATIONAL ELECTROMAGNETICS SOCIETY JOURNAL*, 2007.
- [14] Isomae Y, Sugawara N, Watanabe Y, *et al.* 15-2: Invited Paper: Development of Novel Liquid Crystal on Silicon Microdisplays and Future Application [J]. *SID Symposium Digest of Technical Papers*, 2024, 55(1) : 165-168.
- [15] Zhang Z, Huang B, Zhang Z, *et al.* Broadband High-Efficiency Grating Couplers for Perfectly Vertical Fiber-to-Chip Coupling Enhanced by Fabry-Perot-like Cavity [J]. *Micromachines*, 2020, 11(9) : 859.
- [16] Yepuri V, Rajayya M. Advancements in Visible Reflection Coatings: Thin Films for Photonic and Optoelectronic Applications [J]. *IEEE Photonics Technology Letters*, 2025, 37(13) : 729-732.
- [17] 苑留涛, 孙嘉盈, 黄悦蓁, 等. 液晶器件无机取向技术的发展及应用[J]. 液晶与显示, 2025, 40(10):1440-1449.
YUAN Liutao, SUN Jiaying, HUANG Yuezhen, *et al.* Development and applications of inorganic alignment

- technology for liquid crystal devices[J]. *Chinese Journal of Liquid Crystals and Displays*, 2025, 40(10) : 1440-1449. (in Chinese)
- [18] McPeak K M, Jayanti S V, Kress S J P, *et al.* Plasmonic Films Can Easily Be Better: Rules and Recipes [J]. *ACS Photonics*, 2015, 2(3) : 326-333.
- [19] Arosa Y, de la Fuente R. Refractive index spectroscopy and material dispersion in fused silica glass [J]. *Optics Letters*, 2020, 45(15) : 4268.
- [20] Jolivet A, Labbé C, Frilay C, *et al.* Structural, optical, and electrical properties of TiO₂ thin films deposited by ALD: Impact of the substrate, the deposited thickness and the deposition temperature [J]. *Applied Surface Science*, 2023, 608: 155214.

作者简介:



薛博森,男,硕士研究生,2024年于燕山大学获得学士学位,主要从事液晶器件方面的研究。E-mail: xuebosen24@mails.ucas.ac.cn



彭增辉,男,博士,研究员,2005年于中国科学院长春光学精密机械与物理研究所获得博士学位,主要从事液晶材料与器件的应用基础研究及工程化应用、成果转化应用研究。E-mail: peng@ciomp.ac.cn