

文章编号:1007-2780(2017)06-0433-05

TFT-LCD 器件 Al 电极 TFT 特性研究

张家祥*,王彦强,卢 凯,张文余,王凤涛,冀新友,

王 亮,张 洁,王 琪,刘 琨,李良杰,李京鹏

(北京京东方光电科技有限公司,北京 100176)

摘要:本文对 Mo/Al/Mo 作为 TFT-LCD 器件源/漏极的 TFT 特性进行了研究。与单层 Mo 相比,存在沟道界面粗糙, I_{off} 偏大问题,通过优化膜层结构,改善界面状态,得到了平整的沟道界面和良好的 TFT 特性。增加 Bottom Mo 的厚度,可以有效减少 Al 的渗透,防止 Al-Si 化合物的形成,得到界面平整的沟道; N^+ 刻蚀后 SF_6 处理对特性影响不大,增加刻蚀时间可以使 I_{on} 和 I_{off} 同时降低;PVX 沉积前处理气体 $\text{N}_2 + \text{NH}_3$ 与 H_2 区别不大,都可以减少沟道缺陷,而增加 H_2 处理时间会增强等离子的轰击作用,减少了沟道表面 Al-Si 化合物,但处理时间过长可能会使沟道缺陷增加;采用 bottom Mo 加厚, N^+ 刻蚀以及 PVX 沉积前处理等最优条件,可以得到沟道界面良好,TFT 特性与单层 Mo 相当的 TFT 器件。

关键词:沟道界面;漏电流;Al 电极;TFT 特性

中图分类号:TN141.9 **文献标识码:**A **doi:**10.3788/YJYXS20173206.0433

TFT character of Al electrode in TFT-LCD

ZHANG Jia-xiang*, WANG Yan-qiang, LU Kai, ZHANG Wen-yu,

WANG Feng-tao, JI Xin-you, WANG Liang, ZHANG Jie,

WANG Qi, LIU Kun, LI Liang-jie, LI Jing-peng

(Beijing BOE Optoelectronics Technology Co., Ltd., Beijing 100176, China)

Abstract: TFT character of the Mo/Al/Mo as TFT-LCD source/drain was studied. Compared with the single Mo, the channel interface was rougher and I_{off} was larger. Through the optimization of the structure of membrane layer and the interface state, good TFT character and smooth channel interface were received. Increasing the thickness of bottom Mo could effectively reduce the penetration of Al, and prevent the formation of Al-Si compounds to get the smooth channel interface. SF_6 treatment after N^+ etching had no influence on properties, while I_{on} and I_{off} were all reduced with increasing of the etching time. The treatment gas H_2 before PVX deposition the same as $\text{N}_2 + \text{NH}_3$ could reduce the channel defects. The plasma bombardment effect was enhanced and Al-Si compounds on the surface of the channel were reduced when the H_2 processing time was increased, but the processing time was not too long to increase channel defect. Using the best condition of bottom Mo thickening, the N^+ etch time increasing and the plasma treatment before PVX deposition, the good channel interface could be obtained and TFT character was as well as that of single Mo.

收稿日期:2016-12-19;修订日期:2017-01-08.

* 通信联系人, E-mail: zhangjiaxiang@boe.com.cn

Key words: channel interface; I_{off} ; Al electrode; TFT character

1 引言

薄膜晶体管液晶显示器(TFT-LCD)具有重量轻、厚度薄、工作电压低和功耗小等优点,被广泛应用于手机、电视、仪器仪表和工业控制等设备上^[1-2]。随着 TFT-LCD 发展到今天,大尺寸、高 PPI、full in cell 等新技术对屏幕的显示质量要求越来越高。高的分辨率就要求数据信号线线宽要细,晶体管的响应速度要快,这就要求信号线采用较低电阻的金属线^[3-4]。Al 作为电阻率低、价格低廉、容易刻蚀等优点被越来越多地应用于 TFT-LCD 中^[5]。

与单层 Mo 电极相比,Al 作为 TFT 源/漏电极,沟道会比较粗糙, I_{off} 会存在偏大的问题,进而导致 crosstalk、污渍等不良产生,这对于高品质显示器的画质产生了极大的挑战。本文通过对 Al 金属 TFT 特性差进行了深入的机理研究,通过膜层结构调整、沟道处理以及界面优化等工艺手段,降低 I_{off} ,极大提升了 TFT-LCD 的性能。

2 实验

本实验对 Mo/Al/Mo 和单层 Mo 数据信号线的 TFT 特性进行对比测试并对沟道界面状态进行研究。实验的样品采用玻璃(Glass)厚度为 0.5 mm,尺寸为 1 100 mm×1 300 mm,按照一般的 TFT 工艺形成薄膜晶体管,通过 SD 层(数据信号线)优化膜层结构, N^+ 刻蚀以及沟道 plasma 处理,PVX 层(钝化层)沉积前 plasma 处理等来优化沟道界面状态。采用 YAF-5000 设备上电学性能测试,采用 SEM 对沟道界面状态进行分析。本实验通过采用优选条件,得到了 TFT 特性良好的 Mo/Al/Mo 电极薄膜晶体管。

3 实验结果及讨论与分析

3.1 Mo/Al/Mo 与单层 Mo 特性差异及原因分析

对 Mo/Al/Mo 和单层 Mo 两种电极材料的

TFT 特性进行了测试,测试结果如图 1 所示。

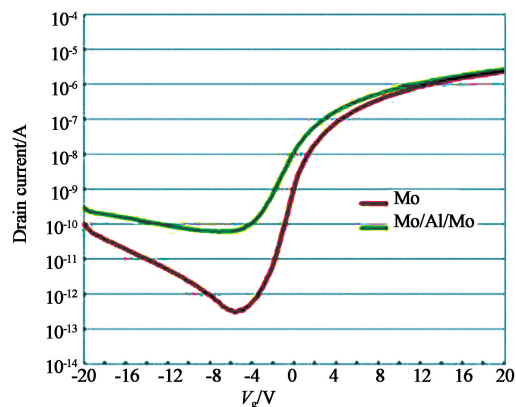


图 1 Mo/Al/Mo 和单层 Mo TFT 特性曲线

Fig.1 TFT characteristic curve of Mo/Al/Mo and single Mo

由图 1 可以看出:Mo/Al/Mo 与单层 Mo I_{on} 相当,而 I_{off} 约 90 pA,是单层 Mo I_{off} 的 18 倍。由于 I_{off} 过大,会产生点状污渍不良,常温 crosstalk 也会非常严重。

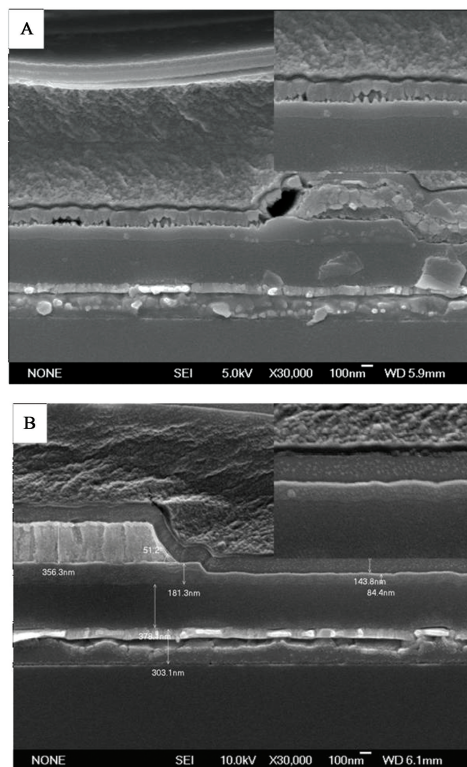


图 2 沟道界面状态(A: Mo/Al/Mo, B: Mo)

Fig.2 Interface state of channel (A: Mo/Al/Mo, B: Mo)

通过 SEM 对两种膜层沟道界面进行显微分析发现(图 2): Mo/Al/Mo 膜层沟道界面非常粗糙,存在严重的锯齿状界面(Fig2: A),而单层 Mo 膜层的沟道界面却非常平整(Fig2: B)。进一步对锯齿状沟道表面进行成分分析,发现含有 Al 的成分(9.12% at),见图 3。

由此得出:由于 Al 金属离子特性活泼,渗透性强,当 bottom Mo 厚度不足时,就会透过 bottom Mo 到达 Si 界面,而与 Si 产生反应形成 Al_4Si_3 化合物($Al+Si \rightarrow Al_4Si_3$), Al_4Si_3 化合物比 Si 的刻蚀速率慢,当 N^+ 刻蚀时富 Al 成分区域刻蚀速率慢,贫 Al 区域刻蚀速率快,就会产生锯齿状界面,进而影响沟道 TFT 特性,使得 I_{off} 偏大。

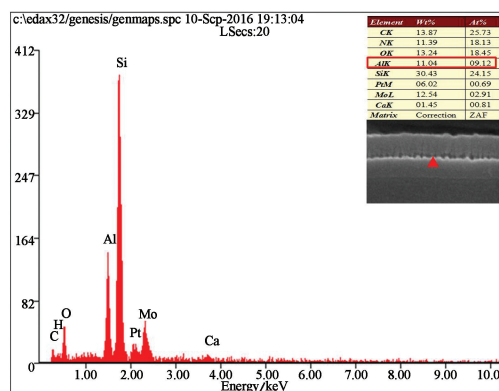


图 3 Mo/Al/Mo 沟道界面成分分析

Fig.3 The component analysis of Mo/Al/Mo channel

3.2 bottom Mo 对 TFT 特性的影响

首先通过 bottom Mo 加厚来降低 I_{off} , 提升 TFT 特性, 本实验分别对 bottom Mo 厚度为 15 nm 和 30 nm 进行对比研究, TFT 沟道界面状态如图 4 所示。

由图 4 可以看出: bottom Mo 30 nm 明显比 15 nm 的 TFT 沟道界面平整, 锯齿状突起数量更少, 长度更短。这是由于随着 bottom Mo 厚度的增加, 对 Al 的阻挡作用增强, 有效地降低了 Al 进入到 Si 界面发生反应。

通过如图 5 所示的 bottom Mo 30 nm 和 bottom Mo 15 nm 两者 TFT 特性曲线可以看出: 两者 I_{on} 基本相当, bottom Mo 30 nm 膜层 I_{off} 可以降低为 bottom Mo 15 nm 的 16%, 从而进一步证实了 bottom Mo 增厚增强了 Al 的渗透作用。

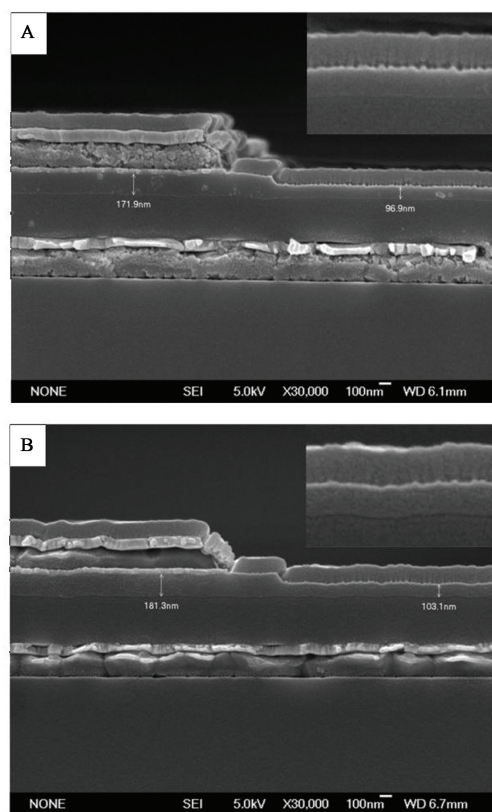


图 4 沟道界面状态(A: Bottom Mo 15 nm, B: Bottom Mo 30 nm)

Fig.4 Interface state of channel (A: Bottom Mo 15 nm, B: Bottom Mo 30 nm)

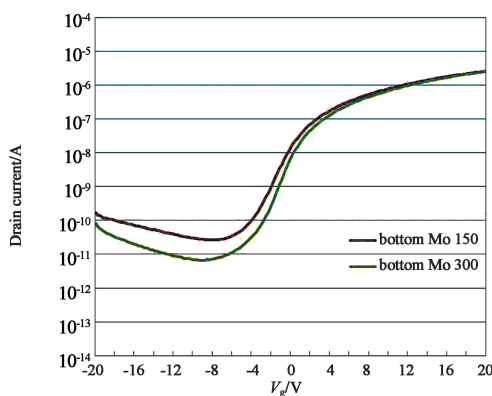


图 5 Bottom Mo 30 nm 和 Bottom Mo 15 nm 的 TFT 特性曲线

Fig.5 TFT characteristic curve of Bottom Mo 30 nm and Bottom Mo 15 nm

3.3 N^+ 后处理及刻蚀时间对 TFT 特性的影响

为了进一步改善沟道的界面状态, 通过 N^+ 刻蚀后 SF_6 plasma 处理和增加刻蚀时间两种方

法来进行研究, TFT 特性曲线如图 6 所示。

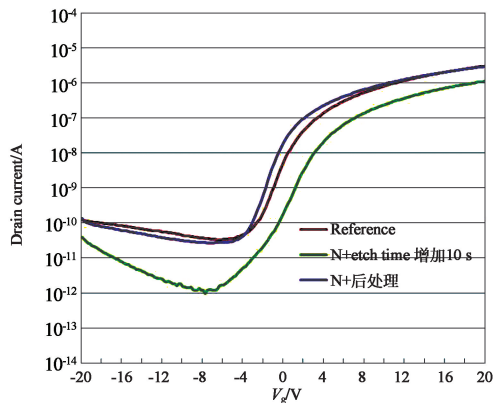


图 6 SF_6 处理和 N^+ 刻蚀时间增加的 TFT 特性曲线
Fig.6 TFT characteristic curve of SF_6 treatment and N^+ etch time increase

SF_6 plasma 处理对 TFT 特性改善不大, I_{on} 和 I_{off} 未发生明显变化; 随着增加刻蚀时间增加 I_{on} 和 I_{off} 均出现明显降低, I_{off} 下降更为明显, I_{on} 降低到原来的 20% ($1 \mu\text{m}$), I_{off} 降低到原来的 2% (1 pA)。刻蚀时间的增加可以有效地减小沟道区有源层的剩余厚度, 降低了 Al-Si 化合物在沟道中的存在; SF_6 处理对沟道区平坦化作用不大, TFT 特性提升效果不明显。因此, 增加刻蚀时间可以有效降低 I_{off} , 但是 I_{on} 也会有所降低, 需选择适当的刻蚀时间。

3.4 PVX 前处理对 TFT 特性的影响

PVX 沉积工艺对沟道界面存在很大影响, 对不同种类的处理气体以及处理时间进行测试, TFT 特性曲线如图 7 所示。

由图 7 可以看出: $\text{N}_2 + \text{NH}_3$ 和 H_2 plasma 对 TFT 特性提升作用相当, 而增加 H_2 plasma 时间会降低 I_{off} 一个数量级, 由 5×10^{-11} 降低到 $5 \times 10^{-12} \text{ A}$ 。H 等离子体可以对刻蚀后沟道界面损伤进行修复, 降低界面态^[6]。 $\text{N}_2 + \text{NH}_3$ 和 H_2 均能够提供 H 等离子源, H 等离子体会钝化 a-Si 表面悬挂键, 使得 Si 悬挂键通过钝化作用形成 Si-H 键, 从而降低 a-Si 表面的悬挂键密度。另外 H 等离子体还会对 a-Si 表面产生轰击作用^[7], 促使 Si-Si 键以及 Al-Si 化合物中 Al-Si 键断裂, plasma 时间的增加可能使得轰击作用比较充分, Al-Si 化合物含量降低, I_{off} 明显降低。

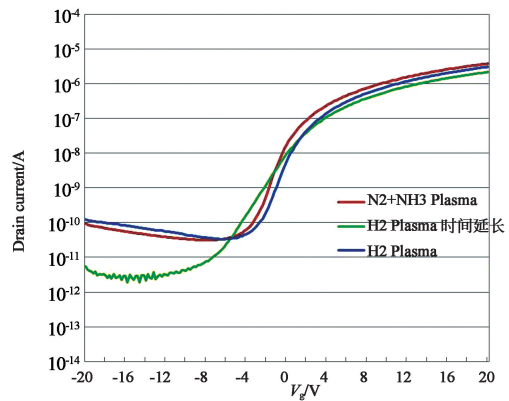


图 7 PVX 沉积前处理的 TFT 特性曲线

Fig.7 TFT characteristic curve of plasma treatment before PVX deposition

3.5 优选条件工艺对 TFT 特性的提升

本实验对 Mo/Al/Mo 金属 TFT 特性差, I_{off} 大等问题进行了深入研究, 通过 bottom Mo 加厚, N^+ 刻蚀时间增加, PVX 沉积前增加 H_2 等离子处理时间等优选条件后, 得到如图 8 所示的沟道界面。沟道界面平整, 与改善前沟道状态相比有了明显好转。

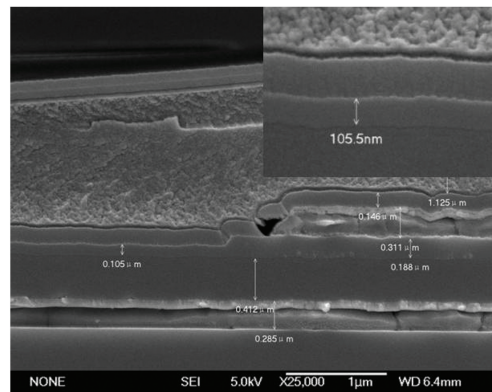


图 8 优选条件沟道界面状态

Fig.8 Interface state of channel under the best condition

测试 TFT 特性后, 得到如图 9 所示的 TFT 特性曲线。对比发现: 使用优选条件后, I_{off} 比改善前降低了 60%, 达到 4 pA, 比单层 Mo 略大, 能够满足产品特性要求; I_{on} 比改善前略有降低, 与单层 Mo 相当。从而验证了改善的有效性。 N^+ 刻蚀时间虽然有效, 但存在 I_{on} 降低的问题, 需要选用适当的刻蚀时间值; 另外 PVX 沉积前 H_2 等离子体的轰击作用会对 Al-Si 化合物的消除起到

有益的作用,时间过长也会使得沟道损伤太大,需要选用适当的时间。

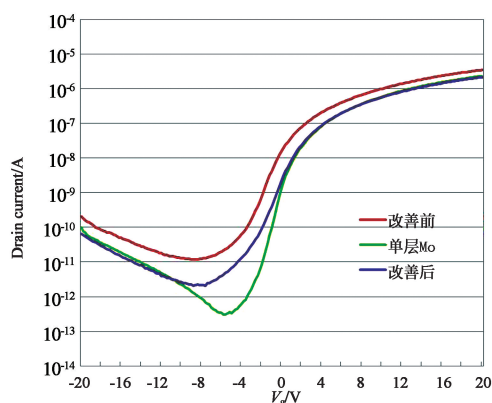


图9 优选条件使用后的TFT特性曲线

Fig.9 TFT characteristic curve of the best condition

4 结 论

本文对Mo/Al/Mo膜层的TFT特性进行了深入研究,特性测试发现原有条件下存在 I_{off} 偏

大问题;显微分析发现存在锯齿状粗糙沟道;成分分析发现是由于Al渗透到Si界面产生Al-Si化合物从而影响了沟道状态。本实验通过bottom Mo加厚, N^+ 刻蚀时间增加, H_2 plasma时间加长等优选条件,得到了满足产品需求的TFT特性:

(1) 增加bottom Mo厚度可有效降低Al的渗透,减少Al-Si化合物的含量,提升沟道平整度,下一步将进一步增加厚度进行测试;

(2) N^+ 刻蚀后 SF_6 plasma处理对特性影响不大,增加刻蚀时间可以使 I_{on} 和 I_{off} 都降低, I_{off} 降低幅度更大,需要在兼顾 I_{on} 情况下增加刻蚀时间,降低 I_{off} ;

(3) PVX沉积前处理气体 $N_2 + NH_3$ 与 H_2 区别不大都是产生 H_2 等离子体,可以减少沟道缺陷;增加 H_2 处理时间会增强等离子的轰击作用,降低沟道表面由于Al渗透产生的Al-Si化合物,但是处理时间过长可能会使沟道缺陷增加,需要控制在适当的plasma处理时间。

参 考 文 献:

- [1] 孙杨,张永栋,朱燕林.单层ITO多点电容触摸屏的设计[J].液晶与显示,2010,25(4):551-553.
SUN Y, ZHANG Y D, ZHU Y L. Design of single layer ITO capacitive touch panel [J]. *Chinese Journal of Liquid Crystals and Displays*, 2010, 25(4): 551-553. (in Chinese)
- [2] 谷至华.薄膜晶体管(TFT)阵列制造技术[M].上海:复旦大学出版社,2007.
GU Z H. *Thin Film Transistor (TFT) Array Manufacturing Techniques* [M]. Shanghai: Fudan University Press, 2007. (in Chinese)
- [3] LAADES A, BLECH M, BÄHR M, *et al.* Comprehensive investigation of silicon surface passivation by a -Si:H and a -SiN_x:H films [J]. *Physica Status Solidi C*, 2011, 8(3): 763-766.
- [4] LETERRIER Y, MÉDICO L, MÅNSON J A E. Mechanical integrity of transparent conductive oxide films for flexible polymer-based displays [J]. *Thin Solid Films*, 2004, 460(1/2): 156-166.
- [5] 刘翔,陈旭,谢振宇,等.使用低电阻金属铝制造薄膜晶体管阵列信号电极[J].液晶与显示,2009,24(4):533-536.
LIU X, CHEN X, XIE Z Y, *et al.* Low resistant metal for thin film transistors [J]. *Chinese Journal of Liquid Crystals and Displays*, 2009, 24(4): 533-536. (in Chinese)
- [6] 赵颖,熊绍珍,孟志国,等.H处理对a-Si TFT矩阵性能的改善作用[J].半导体学报,1997,18(1):58-60.
ZHAO Y, XIONG S Z, MENG Z G, *et al.* Improvement of characteristics of a-Si TFT matrix by H treatment [J]. *Chinese Journal of Semiconductors*, 1997, 18(1): 58-60. (in Chinese)
- [7] JANGH K, LEE C E, NOH S J. Poly-Si thin film transistors with a source overlap and a drain offset: leakage current characteristics [J]. *Thin Solid Films*, 1999, 341(1/2): 148-151.

作者简介:张家祥(1985—),男,山东滨州人,硕士,工程师,主要从事与液晶面板相关的技术研发工作。E-mail: zhangjiaxiang@boe.com.cn