

文章编号:1007-2780(2025)10-1458-12

基于LED球幕显示的线性插值算法 及FPGA硬件实现

温元毅^{1,2}, 董家昌^{1,2}, 郑喜凤^{1,3*}, 范翊¹, 曹慧³

(1. 中国科学院长春光学精密机械与物理研究所, 吉林 长春 130033;

2. 中国科学院大学, 北京 100049;

3. 长春希达电子技术有限公司, 吉林 长春 130103)

摘要:针对LED球幕显示屏在较高纬度区域因物理像素衰减导致的图像失真与分辨率失配问题,提出一种基于LED球幕显示的线性插值算法并在FPGA平台上进行硬件实现,旨在减少LED球幕显示中的图像失真与数据缺失。首先,构建了动态平面-球面像素插值模型,通过引入插值步长参数将浮点运算转化为定点整数运算。其次,提出基于立体角分析的动态步长调控机制,根据像素密度差异自适应调整插值精度。然后,设计全流水线硬件架构,将坐标变换、像素重采样及插值计算深度协同,通过FIFO数据重映射模块实现低处理延时。实验结果表明,与直接显示在球幕屏上的图像对比,经本算法处理后的球幕显示图像的平均峰值信噪提升10.41%,结构相似性值平均提高0.36%,图像信息熵平均增加1.60 bit。同时,算法在FPGA硬件平台上实现时,单帧数据处理时间低于0.19 ms。本文方法有效解决了球幕屏显示过程中的图像失真与分辨率失配问题,且算法复杂度低、硬件资源占用少,处理延时低,满足高帧率强交互场景的实时处理需求。

关键词:LED球幕屏;线性插值算法;FPGA;实时处理

中图分类号:TN27;TP391 **文献标识码:**A **doi:**10.37188/CJLCD.2025-0135 **CSTR:**32172.14.CJLCD.2025-0135

Linear interpolation algorithm for LED dome display and its FPGA hardware implementation method

WEN Yuanyi^{1,2}, DONG Jiachang^{1,2}, ZHENG Xifeng^{1,3*}, FAN Yi¹, CAO Hui³

(1. Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences,
Changchun 130033, China;

2. University of Chinese Academy of Sciences, Beijing 100049, China;

3. Changchun Xida Electronic Technology Co. Ltd., Changchun 130103, China)

Abstract: In order to address image distortion and resolution mismatch caused by physical pixel attenuation in LED dome displays in higher latitude regions, a linear interpolation algorithm based on LED dome displays has been proposed and implemented in hardware on an FPGA platform. This algorithm is designed to minimize image distortion and data loss in LED dome displays. Firstly, a dynamic planar-spherical pixel

收稿日期:2025-06-25;修订日期:2025-08-01.

基金项目:长春市青年科技人才项目(No.23YQ15)

Supported by Changchun Young Science and Technology Talent Project (No.23YQ15)

*通信联系人, E-mail: zhengxf@ccxida.com

interpolation model is constructed and the floating-point operation is converted into a fixed-point integer operation by introducing an interpolation step parameter. Secondly, a dynamic step-size control mechanism based on stereo angle analysis is proposed to adaptively adjust the interpolation accuracy according to the difference in pixel density. Then, a fully pipelined hardware architecture was designed to combine coordinate transformation, pixel resampling, and interpolation computation. A low processing delay was achieved through the FIFO data remapping module. Experimental results show that compared with images displayed directly on the dome screen, the average peak signal-to-noise ratio of dome display images processed by this algorithm improves by 10.41%, the average structural similarity index increases by 0.36%, and the average image information entropy increases by 1.60 bits. At the same time, the algorithm's single-frame processing time is less than 0.19 ms. The conclusion of the study shows that this method effectively solves the problem of image distortion and resolution mismatch when displaying on a dome screen. The algorithm has low complexity and occupies few hardware resources, with a low processing delay, meeting the real-time processing requirements of high-frame-rate, strong interaction scenes.

Key words: LED dome screen; linear interpolation algorithm; FPGA; real-time processing

1 引言

随着沉浸式显示技术的迅猛发展,球幕显示系统凭借其超大视场角与深度沉浸感,在天文科普、虚拟仿真、飞行模拟及全景影院等领域获得了广泛应用。然而,传统的投影式球幕普遍存在亮度不足、响应延迟、维护成本高等固有缺陷。相比之下,LED球幕技术以其高亮度、快响应、长寿命和国产化潜力,成为有效解决上述问题的理想替代方案^[1]。然而,LED球幕在向赤道两侧区域延伸时,其有效显示面积不断缩减,导致实际承载像素的灯珠数量不足,引发严重的分辨率失配问题,表现为图像割裂与关键信息丢失。为解决此问题,系统必须实时执行复杂的球面-平面坐标变换、高精度像素重采样等密集型计算任务。但现有通用计算架构受限于串行处理模式,难以高效同步完成上述关键运算,致使系统处理延迟居高不下,严重损害了高交互应用场景中视觉反馈的流畅性与连贯性^[2-3]。因此,如何在维持毫秒级处理延时的同时,实现像素重映射与球面图像重建的协同优化,成为制约沉浸式LED球幕系统性能提升的关键瓶颈。

在生成用于投影球幕屏的全景图像的方法中,图像拼接技术在保障几何精度时往往因计算复杂导致实时性不足,而在提升处理速度时又易产生畸变、细节丢失等问题,难以同时实现高精度与实时性的平衡^[4-8]。新兴机器学习方法如使

用扩散模型生成全景图像^[9],改善了全景视觉质量,但算法的处理速度较慢。在硬件方案中,Lu C等人提出采用哈里斯角进行检测并在FPGA上实现实时全景图像拼接,具有精度高、实时性好的优点^[10]。Salem等的级联流水线架构通过两级2D-CORDIC模块实现球坐标-笛卡尔坐标转换,验证了硬件流水线对高精度实时转换的有效性^[11-14]。然而,现有研究主要聚焦于解决投影球幕屏图像缺陷,无法改善LED球幕屏的显示缺陷。

针对LED球幕显示,长春希达信息技术有限公司提出球形屏LED显示模块抽点方法,针对承载像素的灯珠数量不足以显示完整数据的问题,提出了物理像素的动态抽点策略,使图像无连续缺失情况,但造成了抽点位置的信息丢失^[15]。卡莱特公司使用视频服务器可以将大分辨率的全景图像按照每个LED模组分辨率拆分缩放,然后再拼接显示,但处理延时较高^[16]。Micro-LED凭借极小的像素间距^[17],可通过提升单位面积像素密度缓解较高纬度区域物理像素衰减的问题,但LED球幕屏不同区域较大的像素间距差异会导致显示画面的撕裂。光束整形技术通过微透镜阵列或光学元件对LED出射光进行定向调控^[18-20],有望提升球幕图像的画质。

基于上述研究进展,本文深度融合LED球幕的显示特性与FPGA硬件优势,提出基于LED球幕显示的线性插值算法并进行了硬件实现。基于显示屏像素立体角调整插值步长,通过动态

平面-球面像素插值模型实时修复像素衰减导致的图像数据缺失问题。同时,设计基于硬件描述语言的像素级并行处理架构,将坐标变换、像素重采样及插值计算 3 大环节深度协同,突破了传统 CPU 方案的实时处理瓶颈。实验验证表明,本文算法的延时低,处理得到的多项图像质量评价指标均优于直接显示在 LED 球幕屏上的图像,有效消除了图像割裂与信息缺失。由此,本研究为沉浸式球幕显示系统提供了毫秒级全域保真解决方案,显著提升了高交互场景的视觉连贯性和 LED 球幕的成像表现。

2 算法设计

2.1 LED 球幕屏问题分析

LED 球幕屏的灯珠排列和地球仪上的纬线类似:赤道位置一圈最长,能排最多灯珠;纬度越高的区域,一圈的长度越短,灯珠数量也越少;当纬度靠近极点时,灯珠数量减至一个,此时图像完全畸变。因此,组成 LED 球幕屏的模组不是常规的长方形模组,而是特殊的梯形模组:赤道附近的模组为宽梯形,刚好匹配赤道的长周长;

纬度越高,梯形模组的上底和下底差距越小,逐渐变成窄梯形。这样每个模组的灯珠数量能精准适配所在纬度的周长,最终组成完整的球形屏幕。但是,梯形模组中用于显示的灯珠少于原长方形模块,不可避免地会造成显示数据的缺失。图 1 中的白色圆点为组成球幕屏中的一块 LED 模组所缺失的像素数据。

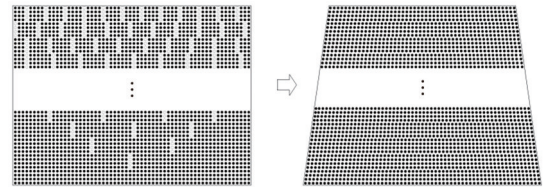


图 1 球幕屏数据缺失示意图

Fig. 1 Schematic diagram of the missing data of the dome screen

由于 LED 球幕显示屏控制系统的影响,输入图像的宽度取决于赤道上的 LED 灯珠数量,而其余纬度的灯珠数量小于赤道上的 LED 灯珠数量,导致非赤道区域不能完整显示输入的图像信息,因此需要根据不同纬度的灯珠数量来使用线性插值算法对输入图像进行数据压缩。

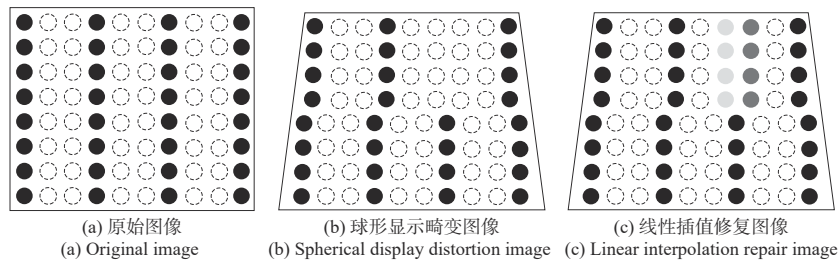


图 2 球幕屏图像畸变修复效果对比

Fig. 2 Comparison of image distortion repair effect of dome screen

针对上述问题,本研究优化传统线性插值算法,提出基于 LED 球幕屏的线性插值算法,通过 4 步设计实现:计算像素对应的立体角,动态调整插值精度;根据球幕屏实际显示像素数量调整插值比例;将映射坐标分解为基准索引坐标和权重因子;使用移位来代替除法运算。

2.2 线性插值算法

线性插值常用于图像缩放中,通过计算新像素位置在原图像中的对应位置,然后根据相邻像素值进行加权平均来生成新像素,如公式(1)

所示:

$$y = y_0 + \frac{y_1 - y_0}{x_1 - x_0} \cdot (x - x_0), \quad (1)$$

其中: y_1 和 y_0 为两个相邻像素值, x_1 和 x_0 为两个相邻像素值的位置, $\frac{y_1 - y_0}{x_1 - x_0}$ 为权重因子, x 为新的像素位置, y 为新像素位置所对应的像素值。

以往的线性插值算法在球幕显示场景中面临显著局限:其依赖浮点坐标映射和浮点乘加运算,在 FPGA 中需调用乘法器、除法器等高精

度运算单元,导致单像素处理延迟高,且每像素消耗多个硬件资源,难以满足球幕屏实时显示需求^[21]。

2.3 基于球幕屏纬度的线性插值算法

为了解决LED球幕屏上显示像素个数少于输入数据个数的问题,需要依据目标球面位置的纬度信息得到球幕屏可显示的像素数量,从而动态调节插值计算的数据压缩程度。需要先根据该纬度有效显示宽度 W_{display} 和输入数据量 W_{input} 的比例关系,计算目标显示位置在输入数据空间中的映射坐标 x_{display} ,如公式(2)所示:

$$x_{\text{display}} = C_h \times b \times \frac{W_{\text{input}}}{W_{\text{display}}}, \quad (2)$$

其中: C_h 是水平方向像素坐标计数器,实时表征当前处理像素在球幕显示坐标系中的水平物理位置,为动态计算像素映射关系提供输入基准。为降低插值算法的计算复杂度,引入插值步长参数 b ,用于控制插值算法运算过程中的中间值的精度以及将运算中间值整数化,进而控制插值算法最终的误差。插值步长参数 b 定义了输入索引空间的基准点间距,并控制相邻基准点间的插值点密度。基于FPGA架构的硬件特性,将插值步长参数 b 约束为2的 n 次方,其作用在于通过整数倍扩展将浮点运算转化为定点整数运算,从而提升系统运算效率。

随后,将计算得到的映射坐标 x_{display} 分解为基准索引坐标 i 和权重因子 c 。基准索引坐标 i 的计算公式如式(3)所示:

$$i = \lfloor x_{\text{display}} / b \rfloor, \quad (3)$$

其中,基准索引坐标 i 为 x_{display} 的整数分量,作为当前插值位置所对应的像素索引坐标,能确定参与插值计算的主像素点 r_i 的位置,并定位到相邻像素点 r_{i+1} 构成插值区间,以及在FPGA中直接作为存储器的读取地址。

权重因子 c 通过截取 x_{display} 的低 n 位获取。使用 $2^n - 1$ 构造一个低 n 位全为1,其余位为0的掩码,与整数 x_{display} 进行按位与操作来得到权重因子 c ,避免传统插值算法中除法和取模的高延迟计算,权重因子 c 的计算公式如式(4)所示:

$$c = x_{\text{display}} \& (2^n - 1). \quad (4)$$

权重因子 c 存储 x_{display} 的小数分量,其值域为 $[0, b)$,量化映射坐标 x_{display} 在两个整像素点 i 和

$i+1$ 之间的相对位置,表征相邻像素 r_i 和 r_{i+1} 在插值运算中的线性权重分布。

最终,使用基准索引坐标 i 读取当前位置的权重因子 c 、寄存器 r_i 和 r_{i+1} 的数据来进行插值运算,得到最终的插值结果 d ,计算公式如式(5)所示:

$$d = r_i + c \times \frac{r_{i+1} - r_i}{b}. \quad (5)$$

2.4 基于立体角调整插值算法精度

立体角用于量化某一个像素点在观测点处的视场覆盖范围,球幕屏上一像素对应的立体角如图3所示。由于LED球幕屏表面不同纬度区域像素密度存在差异,导致不同纬度的像素所对应的立体角不同。如图3所示,人观看LED球幕屏中某个像素的视线方向是 OO' ,垂直方向和水平方向的单像素角宽度可近似为线段 AB 和线段 AC 的长度。

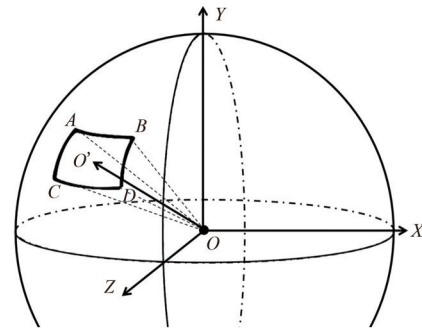


图3 LED球幕立体角示意图

Fig. 3 Schematic of LED dome three-dimensional angle

单个像素所对应的立体角可近似为两正交方向单像素角宽度的乘积。LED球幕中某个像素的立体角计算公式如式(6)所示:

$$\begin{cases} \alpha_j = \frac{\text{VFOV}_{\text{total}}}{H_j} \times \frac{\pi}{180} \\ \beta_i = \frac{\text{HFOV}_{\text{total}}}{W_i} \times \frac{\pi}{180} \\ \Omega_{(i,j)} = \alpha_j \times \beta_i \end{cases}, \quad (6)$$

其中:LED球幕屏的总垂直视场角为 $\text{VFOV}_{\text{total}}$,总水平视场角为 $\text{HFOV}_{\text{total}}$, α_j 和 β_i 分别为垂直和水平方向的单像素角宽度, H_j 和 W_i 分别是第 j 列的像素点个数和第 i 行的像素个数。 H_j 和 W_i 的计算公式如式(7)所示:

$$\begin{cases} H_j = \frac{2\pi R}{h} \\ W_i = \frac{2\pi |R \cos \theta_i|}{w_i} \end{cases}, \quad (7)$$

其中: R 为球幕屏的半径, h 为灯珠之间的列间距, w_i 为第 i 行像素所对应的灯珠之间的行间距, θ_i 为第 i 行像素所对应的纬度。

标准的插值计算公式如式(8)所示:

$$d_1 = r_i + c \times (r_{i+1} - r_i). \quad (8)$$

由于权重因子 c 是 x_{display} 小数部分的第 n 位截取结果, 因此标准权重因子和截取后的权重因子之间的最大误差为相邻量化台阶的 $1/2$:

$$\delta_{c, \max} = \frac{1}{2b}. \quad (9)$$

本文插值算法计算结果如式(10)所示:

$$d_2 = r_i + (c + \delta_c) \times (r_{i+1} - r_i). \quad (10)$$

插值误差为标准插值计算结果与本文算法结果的差值, 即 $\epsilon = |d_2 - d_1|$ 。将 $\delta_{c, \max}$ 代入, 得:

$$\epsilon \leq |\delta_c| \cdot |r_{i+1} - r_i| \leq \frac{1}{2b} \cdot |r_{i+1} - r_i|. \quad (11)$$

因此, 插值算法最终的误差最大值 $\epsilon_{\max}$ 用公式(12)计算:

$$\epsilon_{\max} = \frac{|r_{i+1} - r_i|}{2b}. \quad (12)$$

由公式(12)可知, 插值步长参数 b 越大, 插值算法的最终误差越小, 插值算法的精度越高。所以, 可以通过计算该像素的立体角来动态调整插值步长, 在立体角较大的区域使用较小的插值步长以增强插值精度, 而在立体角较小的区域使用较大的插值步长来降低计算的复杂度, 在硬件实现效率和插值精度之间进行动态权衡。插值步长和立体角的转换公式如式(13)所示:

$$b = \left\lfloor \frac{k \cdot \Omega_{(0,j)}}{\Omega_{(i,j)}} \right\rfloor_{2^n} = \left\lfloor \frac{k \cdot w_i}{w_0 \cdot \cos \theta_i} \right\rfloor_{2^n}, \quad (13)$$

其中: $\Omega_{(0,j)}$ 为赤道上像素的立体角; $\Omega_{(i,j)}$ 为当前像素的立体角; k 为比例系数, 取 10^3 ; w_i 和 θ_i 见公式(7)的定义; $\lfloor \cdot \rfloor_{2^n}$ 表示向下取最接近的 2^n 值。

使用线性插值算法和 3 种不同插值步长的本文算法对一张分辨率为 1920×1080 的图像进行缩放, 使其变成分辨率为 960×540 的图像。分别计算不同插值步长的本文算法和线性插值算法之间的误差, 使用的查找表数量以及图像处理时

间如表 1 所示。表 1 的实验数据表明立体角对于插值算法的实际影响和分析结果一致。

表 1 不同插值步长参数下算法性能对比

Tab. 1 Comparison of algorithm performance for different interpolation steps

插值步长 参数 b	平均 误差/%	查找表使用 情况/个	图像处理 时间/ms
256	0.784 0	3 842	0.154 7
512	0.395 0	5 443	0.198 3
1 024	0.191 0	7 685	0.283 1

2.5 算法的复杂度分析

公式(2)~公式(5)的定点插值运算均为常数级操作, 时间复杂度为 $O(N)$ 。在公式(6)的立体角计算中, 需要遍历图像中每个像素, 总数为 N 。计算垂直/水平单像素角宽度及立体角, 单次计算涉及 4 次乘除运算, 时间复杂度为 $O(N)$ 。公式(12)需要根据立体角大小动态调整插值步长参数 b , 需查表获取步长值, 时间复杂度为 $O(1)$ 。因此总时间复杂度为 $O(N)$, 即算法时间复杂度与像素数量呈线性关系, 无额外指数级开销。

算法的存储空间消耗主要包括球幕物理参数查找表、预存储立体角-步长映射表、伽马校正表及权重因子表, 算法总存储空间约为几千字节, 空间复杂度为常数级 $O(1)$ 。在计算过程中, 临时变量需要缓存权重因子 c , 空间复杂度为 $O(1)$ 。因此空间复杂度为 $O(1)$, 仅依赖固定大小的查找表和寄存器, 适合 FPGA 片上资源有限的硬件环境。

相较于传统插值算法, 本文算法的时间复杂度和空间复杂度较小, 如表 2 所示, 可以在 FPGA 硬件平台上实现计算实时性与资源消耗的协同优化, 有效克服传统方案难以兼顾实时性与硬件

表 2 不同算法的复杂度对比

Tab. 2 Complexity comparison of different algorithms

算法	时间复杂度	空间复杂度
最近邻域插值算法	$O(N)$	$O(1)$
双线性插值算法	$O(4N)$	$O(K)$
双三次插值算法	$O(16N)$	$O(K^2)$
本文算法	$O(N)$	$O(1)$

资源占用的核心问题。

3 算法硬件实现

3.1 系统组成

本研究以 AX7A200 系列 FPGA 开发板为硬件平台,提出了一种实现本文算法的全流水线 FPGA 系统。如图 4 所示,该 FPGA 系统主要由以下功能模块构成:数据预处理模块、插值处理模块、数据非线性校正模块、FIFO 数据重映射模块。该 FPGA 系统采用全流水线设计方法,通过模块级联方式实现视频信号从输入到输出的完整处理流程,确保系统具有严格的时序同步特性和实时处理能力。

3.2 硬件设计

(1) 数据预处理模块

对于不同规模的球幕显示屏,需要读入该

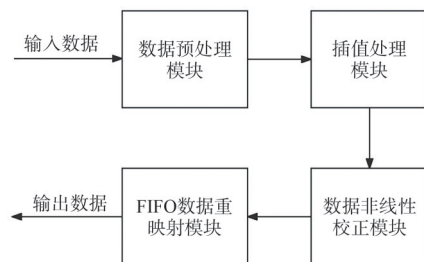


图 4 FPGA 系统示意图

Fig. 4 FPGA system schematic

LED 球幕显示屏的相关物理参数,通过比较输入图像的大小以及不同纬度的可显示灯珠数量,计算插值算法中的数据压缩程度;根据球幕半径以及显示屏的灯珠排布确定不同区域的插值步长,通过读入的有效显示区域从而在 FPGA 中的 FIFO 数据重映射模块中将显示数据进行映射。其次,依据 CIE 1931 标准构建 256 级伽马校正查找表,通过离散化计算将输入灰度值 k 映射到校正值 $\text{lut}(k)$,并将该查找表以及逆映射的查找表预烧录到 FPGA 中,进行单周期查表访问。随后,基于此硬件化查找表执行像素级亮度补偿:把输入图像的原始灰度值通过查找表获取校正值,用于实现显示亮度的非线性响应校正。

(2) 插值处理模块

根据校正值的传输情况建立行/列坐标计数器,精确计算算法处理的图像空间位置。基于坐标定位结果,动态调取该像素的插值权重查找表,获取精确的权重因子矩阵。行计数器输入至插值步长查找表,实时调整插值步长。在插值执行阶段,系统持续比对列计数器与基准像素索引的映射关系。当二者差值的绝对值小于 1 时,启动插值单元,通过加权融合当前像素与前一个像素的校正值生成过渡像素值,根据从插值精度查找表读取的插值精度进行移位,得到插值计算结果;当该差值超过预设阈值时,时域插值单元将暂停当前像素的插值操作。插值处理模块在 FPGA 中的硬件实现流程如图 5 所示。

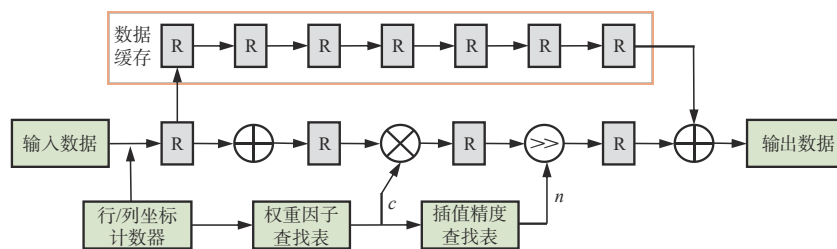


图 5 插值处理模块的处理过程

Fig. 5 Processing of the interpolation module

(3) 数据非线性校正模块

在系统完成显示数据的插值生成后,执行基于物理光学模型的非线性校正。利用预存储在 FPGA 中的逆伽马查找表对每个插值像素进行查表操作,实现从感知空间到线性亮度空间的转换。

(4) 数据重映射模块

首先,基于数据预处理模块加载的 LED 球幕有效显示区域分布参数,构建将输出数据映射到 LED 球幕有效显示区域的像素映射矩阵,并生成对应的写入使能信号及写出使能信号。其次, FIFO 单元待整行数据进入数据重映射模块后,

根据写入使能信号将插值算法生成的有效像素数据映射至LED球幕屏的有效显示区域;在显示屏非显示区域,将读出使能信号置为低电平,使得FIFO输出前一个像素的有效数据,从而实现无效数据的硬件级屏蔽。经过数据重映射模块,将输入数据补全为符合标准格式的完整二维图像数据,便于数据的后续传输。图6阐明了输入数据在写入使能信号控制下的FIFO存储机制及其在读出使能信号控制下的输出时序过程。

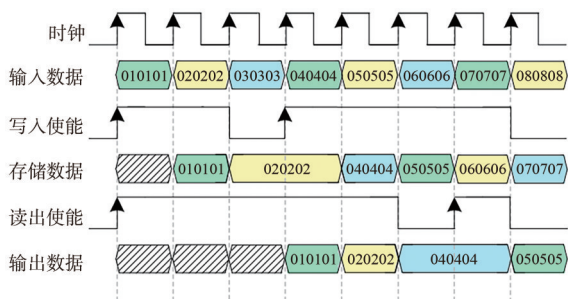


图6 FIFO模块数据时序图

Fig. 6 FIFO module data timing diagram

3.3 硬件优化策略

为了减少占用的硬件资源,本文采取以下设计:采用8位定点数表示权重因子 c ,将权重因子的浮点乘法转化为8位整数乘法;将插值步长参数 b 从32位浮点数转为固定数,通过移位操作替代除法运算,避免DSP资源消耗;将伽马校正表、步长映射表以及权重因子表合并为三维共享查找表,通过地址高位区分表类型,减少冗余存储;按照立体角将球幕分为不同区域,在立体角较小的区域使用较大的插值步长来降低计算的复杂度,从而减少计算时占用的寄存器。

为满足LED球幕高帧率的显示需求,本设计的时序优化措施包括:双端口并行读取、权重因子预计算、移位代替除法以及关键路径流水化。通过FPGA的双端口Block RAM,同时读取当前像素与相邻像素的灰度值,消除串行访问的等待延迟;将相邻点强度差的减法运算与数据读取并行执行,利用组合逻辑资源实现无缓冲延迟的差值输出,该步骤耗时从原设计的0.8 ns压缩至0.3 ns;将权重因子 c 预计算并存储于分布式RAM中,通过单周期查表访问替代实时计算;通

过参数约束将插值步长 b 约束为2的 n 次方,使归一化运算可通过向右移位操作实现,替代除法器,延迟从1.2 ns降至0.2 ns;将关键路径中的插值流程拆分为“差值计算、权重缩放、归一化叠加”三级流水线,各级操作耗时分别为0.3 ns、0.5 ns、0.5 ns,总关键路径延迟控制在1.3 ns以内。

本文设计的FPGA系统具备以下优点:通过多种时序优化策略降低了本文算法的延迟;基于球幕屏有效显示区域构建像素映射矩阵,通过使能信号精确控制FIFO读写;模块化协同设计确保各环节衔接紧密,从参数预存、插值优化到校正重映射形成闭环处理流程,强化了系统的实时性与稳定性。

4 实验结果与讨论

4.1 图像评价结果

在实验评价部分,本研究在MATLAB R2024a环境中搭建仿真测试平台,选取两张边缘信息丰富、局部对比度大的测试图像进行图像评价。如图7所示,其中第1行为原始图像、第2行为经过抽点方法处理后显示在球幕屏上的图像,第3行为经过本文算法处理后显示在球幕屏上的图像。在图A中,原始图像是黑色背景上等间距排列的白色竖线。将原始图像直接显示于LED球幕屏时,特定区域出现显著的白线缺失,部分竖线断裂或完全消失,破坏了线条的连续性。经过本文算法处理后,缺失的白线被完整恢复,线条呈现连贯的视觉形态,与原始图像高度一致,有效消除了白线断裂瑕疵。在图B中,原始图像中包含飞翔在天空中的鸟群。直接显示时,图像存在明显缺陷,局部放大区域的鸟的翅膀上半部分缺失断裂,导致鸟的形态不完整,但经过本文算法处理后,图像质量得到改善,鸟的形态与原始图像一致,恢复了完整的轮廓和细节。

对于图7中的图片,对经过自适应插值算法的图像和直接显示在LED球幕屏上的图像进行客观质量评估,评估方法包括全参考客观评价方法S-PSNR^[22]、WS-PSNR^[23]、AW-SPSNR^[24]、S-SSIM^[25]、WS-SSIM^[26]、无参考客观评价方法(No-Reference Image Quality Assessment, NR-IQA)中的特征相似度指数(Feature Similarity Index, FSIM)^[27]以及图像的信息熵(Information Entropy,

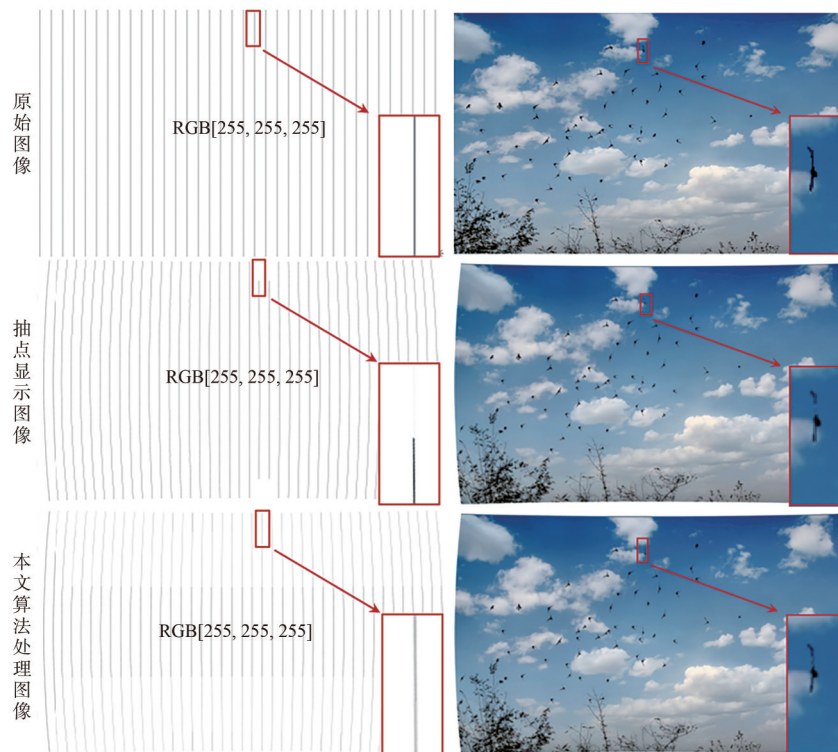


图7 算法仿真效果对比图

Fig. 7 Comparison of the effect of algorithm simulation

IE)。针对LED球幕屏全景图像质量评估,本文采用针对全景图像优化的全参考客观评价方法,有效规避传统平面图像指标因坐标系映射差异导致的几何畸变误判问题,用于衡量本文算法对图像细节的保留程度、噪声的抑制效果、对比度的改善以及锐化效果。图像的信息熵用于衡量算法是否能弥补高纬度区域因像素分辨率衰减引发的图像信息丢失问题。

不同图片的评价指标对比结果如表3所示。其中A和B为图7中的两张经过抽点方法处理后显示在球幕屏上的图像,A*和B*为经过本文算法处理后显示在球幕屏上的图像。

表3数据表明,经球幕纬度插值算法优化后的图像在各项量化指标上均显著优于LED球幕

屏直接显示图像。在峰值信噪比(PSNR)指标方面,本文算法处理后的图像较直接显示图像平均提升10.41%,其中S-PSNR平均提升5.70%,WS-PSNR平均提升20.10%,AW-PSNR平均提升5.44%,表明本文算法在细节保留及噪声抑制方面具有显著优势。WS-PSNR指标采用基于球面投影模型的加权策略,使得高纬度区域的图像质量评价结果具有更高的权重系数。在表3的3项PSNR指标中,WS-PSNR指标的提升最为明显,说明本文算法在较高纬度区域对于改善图像质量有明显效果。在结构相似性(SSIM)指标上,优化后的图像较原始显示图像平均提升0.36%,证实算法能有效改善图像的拓扑结构和视觉保真度。在基于人眼视觉系统的特征相似性(FSIM)

表3 不同图片的评价指标对比

Tab. 3 Comparison of the evaluation metrics for different images

Images	S-PSNR	WS-PSNR	AW-SPSNR	S-SSIM	WS-SSIM	FSIM	IE
A	33.170 3	30.290 9	32.315 6	0.991 4	0.993 7	0.452 0	0.570 8
A*	34.704 9	36.401 7	33.349 3	0.996 5	0.997 7	0.721 2	1.333 1
B	54.194 7	49.974 0	53.210 3	0.996 9	0.999 2	0.999 3	4.055 4
B*	57.862 4	59.989 1	57.311 6	0.998 9	0.998 7	0.999 8	6.488 9

指标上,优化后图像提升 0.135,进一步佐证了算法的视觉感知优势。此外,算法处理图像的信息熵值较基准组增加 1.60 bit,说明算法通过插值补偿机制有效丰富了图像的信息。实验数据综合验证了本文算法在球幕显示系统的图像质量增强和信息损失补偿方面的改进效果。

4.2 硬件评价结果

本文基于FPGA硬件平台AX7A200完成了最近邻域插值算法、双线性插值算法、双三次插值算法以及基于LED球幕显示的线性插值算法的硬件实现。AX7A200平台实验装置采用由4×4 LED阵列模块拼接构建的球幕显示屏,其物理分辨率为540像素×480像素,该显示屏为完整LED球幕的局部区域。基于行像素数量差异,将显示区域划分为4个特征区域,区域Ⅰ~区域Ⅳ对应的行像素数分别为1 740、1 760、1 780及1 800。根据立体角和插值步长的关系,针对各区域像素点对应的立体角差异,分别设置区域Ⅰ~Ⅲ的插值步长参数*b*为512、1 024和2 048。区域Ⅳ因有效显示像素数量和输入数据量一致,故无需进行插值运算处理。图8展示了搭建的实验平台。



图8 球幕算法实验平台
Fig. 8 Dome algorithm experimental platform

本文算法处理一帧图像需要 38 660 个时钟周期。硬件平台的时钟频率越高,单个时钟周期越短,算法的运行时间就越短。在 AX7A200 平台最高 200 MHz 的时钟频率下,单帧图像处理仅需 0.193 3 ms。当时钟频率降至 100 MHz 时,处理时间增至 0.386 6 ms,仍满足实时性约束。本文算法的峰值资源占用 5 049 个查找表,仅占 AX7A200 查找表资源的 7%;占用 498 个触发器,

仅占 AX7A200 触发器资源的 1.87%,说明硬件平台资源充分。因此,AX7A200 平台有充分的硬件资源和较高的时钟频率,不会影响本文算法的正常运行。

实验选取分辨率为 1 800×960 的测试图像作为处理对象,通过构建可综合的硬件架构模型,系统性地对上述算法的逻辑资源使用数量以及时序复杂度等关键指标开展定量对比分析。

表 4 展示了最近邻插值、双线性插值和球幕纬度插值算法的硬件实现数据。其中,触发器(Flip Flop,FF)是FPGA中用于存储二进制数据的基本时序逻辑单元,其数量反映了算法实现所需的时序存储资源消耗;查找表为FPGA中预存储数据的结构,其数量反映算法实现时所需的组合逻辑资源消耗。实验结果表明,球幕纬度插值算法的总硬件资源占用量较双线性插值算法降低 26%。在使用不同算法完整处理一张图片并统计算法的时间复杂度时,LED球幕插值算法展现出显著优势,在FPGA平台达到13时钟周期的固定延时,其处理时延最低至 0.193 3 ms,较双三次插值算法降低两个数量级。该算法在保持适中的寄存器资源占用和查找表资源消耗的前提下,在计算效率与硬件开销之间实现了较优平衡,能够有效满足LED球幕显示系统在高帧率、强交互应用场景下的实时处理需求。图9显示了图像在实验平台的直接显示效果和经本文算法处理后的显示效果。

表 4 不同算法的硬件消耗情况及时间
Tab.4 Hardware consumption and time of different algorithms

算法	FF	LUT	Time/ms
最近邻域插值算法	185	1 286	2.867 2
双线性插值算法	712	8 134	8.642 8
双三次插值算法	889	6 639	29.531 2
本文插值算法	498	5 049	0.193 3

使用多个不同方案处理测试图像,进行不同显示方案的对比,结果如表 5 所示。在多个 LED 球幕屏显示方案中,预处理方案通过 CPU 深度优化实现了最优图像质量,但其处理时间略高导致动态响应严重滞后,仅适用于静态预渲染场景。抽点方案虽以极低处理时间实现了快速响应,但

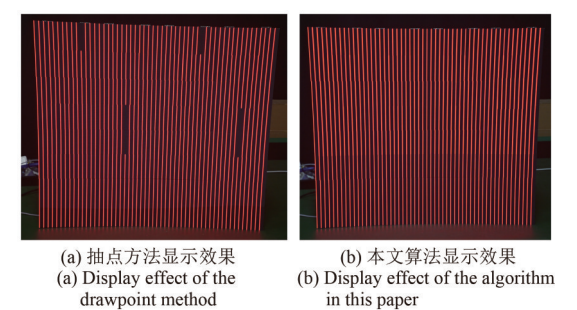


图 9 实际效果对比图

Fig. 9 Comparison of the actual effects

表 5 显示方案对比

Tab. 5 Comparison of display solutions

显示方案	硬件平台	Time/ms	PSNR	SSIM
本文方案	FPGA	0.19	46.28	0.997 9
抽点方案 ^[15]	ARM	0.05	42.19	0.995 3
预处理方案 ^[16]	CPU	185.00	52.50	0.999 5

图像质量损失严重,损失了关键信息,仅适用于对细节要求较低的简易显示场景。本文的 FPGA 方案实现了实时性与画质的协同优化:在保持接近抽点方案的处理时间基础上,图像质量较抽点方案提升显著,逼近预处理方案的画质水平。

参 考 文 献:

[1] 朱斌. LED球幕在特种影院的技术优势与设计[J]. 电视技术,2023,47(1):140-143.
ZHU B. Technical superiority advantages and design of LED dome screen in special cinemas [J]. *Video Engineering*, 2023, 47(1): 140-143. (in Chinese)

[2] MICHON R, DUCCESCHI M, COCHARD P, *et al.* Evaluating CPU, GPU, and FPGA performance in the context of modal reverberation: a comparative analysis [J]. *Frontiers in Signal Processing*, 2025, 5: 1522604.

[3] BAKHODA A, YUAN G L, FUNG W W L, *et al.* Analyzing CUDA workloads using a detailed GPU simulator [C]//*Proceedings of the 2009 IEEE International Symposium on Performance Analysis of Systems and Software*. Boston: IEEE, 2009: 163-174.

[4] 范城城,王密,朱映,等. ZY-3卫星姿态插值与拟合方法研究[J]. 测绘通报,2015(1):15-21,30.
FAN C C, WANG M, ZHU Y, *et al.* Research on the method of ZY-3 satellite attitude interpolation and fitting [J]. *Surveying and Mapping Bulletin*, 2015(1): 15-21, 30. (in Chinese)

[5] ARAKI S, MAEDA K, SHIBATA K, *et al.* High quality panoramic image generation using multiple panoramic annular lens images [C]//*Proceedings of the 2010 IEEE International Conference on Image Processing*. Hongkong, China: IEEE, 2010: 1213-1216.

[6] TSAI M J, KAO C L, LIU J. The gentle spherical panorama image construction for the web navigation system [C]//*Proceedings of the 2010 IEEE International Conference on Acoustics, Speech and Signal Processing (ICASSP)*. Dallas: IEEE, 2010: 1578-1581.

[7] CHAND R K, KUMAR B, RANJEETH M, *et al.* Implementation of panoramic image stitching using python [C]//*Proceedings of the 2023 14th International Conference on Computing Communication and Networking Technologies (ICCCNT)*. Delhi: IEEE, 2023: 1-7.

5 结 论

本文提出一种基于LED球幕显示的线性插值算法与硬件实现方案,通过动态平面-球面映射模型与立体角分析机制,解决LED球幕较高纬度区域像素衰减导致的图像失真问题。本文采用参数化插值步长将浮点插值转化为硬件友好的定点运算,通过立体角差异动态调控插值精度,并在FPGA实验平台上构建全流水线架构,实现坐标变换与插值计算的深度协同。实验结果表明,优化后的图像平均峰值信噪比和平均结构相似性分别提升10.41%和0.36%,信息熵增加1.60 bit,同时FPGA资源消耗较双线性插值算法降低26%,单帧图像处理时间仅为0.193 3 ms,较双三次插值效率提升两个数量级。该方法在毫秒级延时约束下有效改善了球幕显示缺陷,首次实现了全域自适应的沉浸式显示补偿,为高实时性球幕系统提供了可靠解决方案。基于本文提出的算法,未来可进一步探索光学-算法协同的技术路径,引入光束整形技术对LED出射光场进行调控,进一步提升LED球幕画质。

- [8] HU H T, DONG Y G, LI Z L. Panoramic image mosaic method for lateral multi-lens video logging images [C]// *Proceedings of the 2012 International Conference on Measurement, Information and Control*. Harbin: IEEE, 2012: 516-519.
- [9] PARK M, KANG T, YUN J, *et al.* SphereDiff: tuning-free omnidirectional panoramic image and video generation via spherical latent representation [J/OL]. *arXiv*, 2025: 2504. 14396.
- [10] CHEN L, HAN J, ZHANG Y, *et al.* Real-time panoramic image mosaic via Harris corner detection on FPGA [C]// *Proceedings of the 8th International Conference on Image and Graphics*. Tianjin: Springer, 2015: 111-124.
- [11] SALEM N, SERHAN S, AL-TARAWNEH K, *et al.* Flexible and cost-effective spherical to Cartesian coordinate conversion using 3-D CORDIC algorithm on FPGA [J/OL]. *arXiv*, 2024: 2407. 18255.
- [12] SRINIVASA M H N, ROOPA M. FPGA implementation of sine and cosine generators using CORDIC algorithm [J]. *International Journal of Innovative Technology and Exploring Engineering*, 2012, 1(6): 16-19.
- [13] PAZ P, GARRIDO M. CORDIC-based computation of arcsine and arccosine functions on FPGA [J]. *IEEE Transactions on Circuits and Systems II: Express Briefs*, 2023, 70(9): 3684-3688.
- [14] WANG J P, PENG Z X, ZHAN Y, *et al.* A high-accuracy and energy-efficient CORDIC based Izhikevich neuron with error suppression and compensation [J]. *IEEE Transactions on Biomedical Circuits and Systems*, 2022, 16(6): 807-821.
- [15] 曹慧, 刘凤霞, 郑喜凤, 等. 一种球形屏LED显示模块抽点方法: 中国, 117079550A[P]. 2023-11-17.
CAO H, LIU F X, ZHENG X F, *et al.* Spherical screen LED display module point extracting method: CN, 117079550A [P]. 2023-11-17. (in Chinese)
- [16] 宁一铮, 王建荣. 一种球形屏显示方法、装置、电子设备及存储介质: 中国, 117079550A[P]. 2023-10-27.
NING Y Z, WANG J R. Spherical screen display method and device, electronic equipment and storage medium: CN, 117079550A [P]. 2023-10-27. (in Chinese)
- [17] 周自平, 黎垚, 严银莱, 等. Micro-LED应用于近眼显示的现状与趋势[J]. 液晶与显示, 2022, 37(6): 661-679.
ZHOU Z P, LI Y, YAN Y G, *et al.* Current situation and trend of Micro-LED application in near-eye display [J]. *Chinese Journal of Liquid Crystals and Displays*, 2022, 37(6): 661-679. (in Chinese)
- [18] CHEN E G, FAN Z G, ZHANG K X, *et al.* Broadband beam collimation metasurface for full-color micro-LED displays [J]. *Optics Express*, 2024, 32(6): 10252-10264.
- [19] 黎垚, 江昊男, 周自平, 等. 超微型Micro-LED投影显示光学引擎设计[J]. 液晶与显示, 2023, 38(7): 910-918.
LI Y, JIANG H N, ZHOU Z P, *et al.* Optical design of super miniature micro-LED projection [J]. *Chinese Journal of Liquid Crystals and Displays*, 2023, 38(7): 910-918. (in Chinese)
- [20] 陈恩果, 陈慷慷, 范楨桂, 等. 增强现实显示光学引擎中光波导耦出超表面设计[J]. 红外与激光工程, 2023, 52(7): 20230342.
CHEN E G, CHEN K K, FAN Z G, *et al.* Design of waveguide decoupled metasurface for augmented reality display optical engine [J]. *Infrared and Laser Engineering*, 2023, 52(7): 20230342. (in Chinese)
- [21] 曾伟民, 黄春晖, 陈炳来. 基于FPGA实时处理的色彩插值算法[J]. 电视技术, 2010, 34(S1): 82-84, 93.
ZENG W M, HUANG C H, CHEN B L. A color interpolation algorithm based on FPGA real-time processing [J]. *Video Engineering*, 2010, 34(S1): 82-84, 93. (in Chinese)
- [22] YU M, LAKSHMAN H, GIROD B. A framework to evaluate omnidirectional video coding schemes [C]// *Proceedings of the 2015 IEEE International Symposium on Mixed and Augmented Reality*. Fukuoka: IEEE, 2015: 31-36.
- [23] SUN Y L, LU A, YU L. Weighted-to-spherically-uniform quality evaluation for omnidirectional video [J]. *IEEE Signal Processing Letters*, 2017, 24(9): 1408-1412.
- [24] XIU X Y, HE Y W, YE Y, *et al.* An evaluation framework for 360-degree video compression [C]// *Proceedings of the 2017 IEEE Visual Communications and Image Processing*. St. Petersburg: IEEE, 2017: 1-4.
- [25] CHEN S J, ZHANG Y X, LI Y M, *et al.* Spherical structural similarity index for objective omnidirectional video quality assessment [C]// *Proceedings of the 2018 IEEE International Conference on Multimedia and Expo*. San Diego: IEEE, 2018: 1-6.

- [26] ZHOU Y F, YU M, MA H L, *et al.* Weighted-to-spherically-uniform SSIM objective quality evaluation for panoramic video [C]//*Proceedings of the 2018 14th IEEE International Conference on Signal Processing (ICSP)*. Beijing: IEEE, 2018: 54-57.
- [27] MITTAL A, MOORTHY A K, BOVIK A C. No-reference image quality assessment in the spatial domain[J]. *IEEE Transactions on Image Processing*, 2012, 21(12): 4695-4708.

作者简介:



温元毅,男,硕士研究生,2019年于华南农业大学获得学士学位,主要从事新型平板显示、数字图像处理方面的研究。
E-mail:wenyuanyi23@mails.ucas.ac.cn



郑喜凤,女,博士,研究员,2000年于中国科学院长春光学精密机械与物理研究所获得博士学位,主要从事新型平板显示、数字图像处理、高速数据传输等方面的研究。E-mail:zhengxf@ccxida.com