

文章编号:1007-2780(2025)09-1258-10

有源层厚度对 Al-Zn-Sn-O 薄膜晶体管和反相器性能的影响

库来哲^{1,2}, 王超^{1,2*}, 郭亮^{1,2}, 王杰阳^{1,2}, 初学峰^{1,2},
杨帆^{1,2}, 郝云鹏^{1,2}, 高寒松^{1,2}, 赵洋^{1,2}

(1. 吉林建筑大学 寒地建筑综合节能教育部重点实验室, 吉林 长春 130118;
2. 吉林建筑大学 电气与计算机学院, 吉林 长春 130118)

摘要:为探究有源层厚度对铝锌锡氧化物(AZTO)薄膜晶体管(TFT)及反相器性能的影响,推动其在逻辑电路中的应用,本文采用射频磁控溅射法制备不同厚度的AZTO薄膜,以其为有源层构建底栅顶接触结构的AZTO-TFT器件。通过场发射扫描电子显微镜(SEM)、X射线光电子能谱(XPS)表征薄膜微观结构与成分,测试器件的电学性能。研究发现,随AZTO有源层厚度增加,氧空位浓度逐渐上升。适度氧空位可减弱缺陷与杂质对载流子的散射作用,降低传输阻力,进而提升场效应迁移率;同时,开启状态下器件可通过更多载流子,源漏电流增大,开关比提高。结果表明,在有源层厚度为82 nm时,AZTO薄膜质量最好,器件性能最佳,场效应迁移率为 $7.47 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$,阈值电压为14.25 V,亚阈值摆幅为1.35 V/dec,电流开关比为 6.16×10^7 。基于该优化条件制备的电阻负载型反相器在电源电压(V_{DD})为25 V时取得了8.8的高增益,且具备全摆幅特性与良好的噪声容限,可有效驱动逻辑电路下一级元件。

关键词:薄膜晶体管;AZTO;电阻负载型反相器

中图分类号:TN321+.5 文献标识码:A doi:10.37188/CJLCD.2025-0133 CSTR:32172.14.CJLCD.2025-0133

Influence of active layer thickness on performance of Al-Zn-Sn-O thin-film transistors and inverters

KU Laizhe^{1,2}, WANG Chao^{1,2*}, GUO Liang^{1,2}, WANG Jieyang^{1,2}, CHU Xuefeng^{1,2},
YANG Fan^{1,2}, HAO Yunpeng^{1,2}, GAO Hansong^{1,2}, ZHAO Yang^{1,2}

(1. Key Laboratory for Comprehensive Energy Saving of Cold Regions Architecture of Ministry of Education, Jilin Jianzhu University, Changchun 130118, China;
2. School of Electrical and Computer Science, Jilin Jianzhu University, Changchun 130118, China)

Abstract: To investigate the influence of active layer thickness on the performance of aluminum zinc tin oxide (AZTO) thin-film transistors (TFTs) and inverters, and to promote their application in logic circuits, this paper prepared AZTO thin films with different thicknesses by radio frequency magnetron

收稿日期:2025-06-25;修订日期:2025-07-19.

基金项目:国家自然科学基金(No.62374073);吉林省科技发展计划(No.YDZJ202301ZYTS489)

Supported by National Natural Science Foundation of China (No.62374073); Science and Technology Development Plan of Jilin Province (No.YDZJ202301ZYTS489)

*通信联系人, E-mail: girl.alice@foxmail.com

sputtering. These films were used as active layers to construct bottom-gate top-contact AZTO-TFT devices. The microstructure and composition of the films were characterized by field emission scanning electron microscopy (SEM) and X-ray photoelectron spectroscopy (XPS), and the electrical properties of the devices were tested. It was found that with the increase of the thickness of the AZTO active layer, the oxygen vacancy concentration gradually increased. Moderate oxygen vacancies can weaken the scattering effect of defects and impurities on carriers, reduce the transmission resistance, and thus improve the field-effect mobility. At the same time, the device can pass more carriers in the on-state, resulting in an increase in the source-drain current and the on/off ratio. The results showed that when the thickness of the active layer was 82 nm, the quality of the AZTO film was the best, and the device performance was optimal, with a field-effect mobility of $7.47 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$, a threshold voltage of 14.25 V, a subthreshold swing of 1.35 V/dec, and a current on/off ratio of 6.16×10^7 . The resistor-loaded inverter prepared under this optimized condition achieved a high gain of 8.8 at a supply voltage (V_{DD}) of 25 V, and had full-swing characteristics and good noise margin, which can effectively drive the next-stage components of the logic circuit.

Key words: thin-film transistors; AZTO; resistive-load inverters

1 引言

薄膜晶体管(Thin Film Transistor, TFT)是构建集成电路、存储器和微处理器的基本单元,也是平板显示器的关键元器件,正随着电子技术与显示技术的飞速发展而面临愈发严峻的技术挑战。更高的场效应迁移率、更优异的透光性与柔韧性以及更低的薄膜生长温度,已成为新一代显示技术对TFT性能的要求。然而,传统的硅基TFT在高新技术设备的需求面前逐渐显露出难以适配的短板。其中,非晶硅TFT因场效应迁移率偏低且稳定性较差,直接制约了其在高性能显示设备中的应用;多晶硅TFT虽在性能上有所提升,但过高的制备温度不仅使生产工艺变得复杂繁琐,还大幅推高了生产成本,这对于大规模量产和市场普及而言极为不利^[1]。由此可见,研发一种能够满足当前技术需求的TFT有源层材料已成为行业发展的迫切任务。

氧化物半导体材料具有场效应迁移率高、制备温度低、电学均匀性好、对可见光透明和成本低等优势,被认为是最适合的TFT有源层材料之一^[2-3]。氧化锌作为第三代半导体材料,以其优异的光电和压电等特性、较高的光学透过率、能够大面积制备且均匀性好等优点而备受研究人员的青睐。2024年,Liangpei Wang等人^[4]使用原子层沉积工艺制备ZnO晶体管,所制备的ZnO晶体管

表现出较好的电学性能,包括 $37.65 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ 的场效应迁移率、112.50 mV/dec的亚阈值摆幅和-0.50 V的导通电压,并使用n型ZnO晶体管设计了反相器电路。但是多晶ZnO半导体材料在晶粒间界处易形成结构缺陷等问题,导致器件工作稳定性变差,且ZnO载流子浓度偏高导致TFT阈值电压难于调控、关态电流较高等问题。为解决上述问题,研究者们开始考虑三元或更多元的氧化物半导体。两种或两种以上不同尺寸和电荷量的金属阳离子可以使半导体形成稳定的非晶态,更好地控制载流子浓度,如InZnO、InGaZnO(IGZO)、MgZnO等。2004年,Hosono等人首次发现,非晶铟镓锌氧化物薄膜晶体管(a-IGZO TFT,其铟、镓、锌元素比例为1:1:1)的场效应迁移率能够突破 $10 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$,同时还兼具高透明性、高均匀性、低功耗以及可用于柔性器件制备等特点。这一发现为氧化物薄膜晶体管(TFTs)技术的发展开辟了全新路径。2024年,中国科学院Ke Hu等人^[5]提出了一种场效应迁移率与可靠性权衡的结构策略,构筑了一种三通道结构TFT,包含一个不含Ga的高迁移率层(非晶态InSnZnO, a-ITZO),该层被两个可靠性更高的富Ga层(非晶InGaZnO, a-IGZO)夹在中间。与单层a-ITZO相比,三通道a-IGZO/a-ITZO/a-IGZO-TFT(GTG-TFT)表现出了出色的稳定性和电传输性能。鉴于这些特性,IGZO-TFT在

大尺寸透明显示器的制备领域展现出良好的适用性,与未来显示技术向大尺寸、透明化发展的趋势高度契合。

随着研究的逐步深入,IGZO 的缺陷逐渐显现。IGZO 光学带隙偏窄,致使它对载流子的调控能力不够出色。而且,IGZO 薄膜晶体管对氧气、水蒸气极为敏感,使用寿命较短,难以维持长期稳定运行。不仅如此,铟和镓在地壳里含量稀少,并且对人体有毒害作用。因此,探寻一种能满足薄膜晶体管性能需求,同时兼具经济性与无毒特性的新材料显得尤为迫切。 Sn^{4+} 和 In^{3+} 的电子结构相似,可以用 Sn 替代 In 作为高价态元素,而 Ga 可以被 Zr、Si 和 Al 等相似元素取代。其中, Al^{3+} 与 O^{2-} 的结合能较高。铝(Al)和锡(Sn)在地壳中储量丰富,对人体无毒无害,是替代铟和镓的优质候选元素^[6-9]。AZTO 薄膜晶体管同样具备 IGZO 薄膜晶体管高场效应迁移率、高 $I_{\text{on}}/I_{\text{off}}$ 和良好的稳定性等优点,在 AMLCD 和 AMOLED 中的应用越来越受到人们的重视。AZTO 薄膜的低温制备工艺使得在柔性衬底上制备 TFT 成为可能。基于 N 型器件研制的反相器虽受到缺乏高性能 P 型器件的限制,但至今已有了长足的发展,仍能表现出较为优秀的性能,在集成电路领域取得了广泛的应用。

2021 年, Ji Won Kim 等人^[10] 使用 n 型非晶态 Si-In-Zn-O(a-SIZO) 作为沟道材料研制出了耗尽负载型反相器,并分析了阈值电压与沟道层厚度的关系。通过施加 1~5 V 的 V_{DD} , 反相器的电压增益在 $V_{\text{DD}}=5$ V 时为 0.9, 为简单的非晶氧化物薄膜晶体管逻辑电路的制作提供了一种可能性。2022 年, J Y Lee 等人^[11] 通过优化氧等离子体处理时间改善了 a-InGaZnO 薄膜晶体管和电阻负载型反相器的性能。研究发现,暂时将薄膜暴露于高能氧中,可以改善电荷传输特性,从而获得良好的器件性能;但长时间暴露于高能氧中,器件性能则会劣化。所研制的电阻负载型反相器的性能相较于原始的 a-InGaZnO 薄膜晶体管反相器有了较大提升。关于不含稀有元素 In 的 TFT 及反相器的报道相对较少。本文采用磁控溅射法制备了 AZTO-TFT, 通过研究不同有源层厚度对 AZTO-TFT 和反相器性能的影响探寻最佳的制备条件,构造了单极性电阻负载型反

相器,研究优化了不含稀有元素 In 的 TFT 及反相器的电学性能。

2 实 验

本实验选用 p-Si 作为衬底, 285 nm 的 SiO_2 作为绝缘层。首先将分割好的衬底依次在丙酮、无水乙醇、去离子水中进行超声清洗, 去除表面杂质, 降低对器件性能的影响。一次光刻后, 采用纯度为 99.9% 的 AZTO($m(\text{ZnO}):m(\text{Al}_2\text{O}_3):m(\text{SnO}_2)=58:2:40$) 复合靶材进行有源层的制备。有源层生长过程中, 溅射功率为 100 W, 溅射氩氧比为 98:2, 溅射压强为 1.0 Pa, 溅射时长分别为 10 min (59 nm)、15 min (70 nm)、20 min (82 nm)、25 min (91 nm)。随后将制备好的 AZTO 薄膜在空气氛围中进行 600 °C、时长为 1 h 的退火优化。二次光刻后, 采用电子束蒸发设备制备 50 nm 厚的 Al 电极作为源漏电极, 制备出的器件沟道宽长比为 300 μm /10 μm 。最后, 将 AZTO-TFT 器件与 1 M Ω 电阻相连构成电阻负载型反相器。电阻负载型反相器的结构如图 1(a) 所示, 电路负载型反相器电路图如图 1(b) 所示。

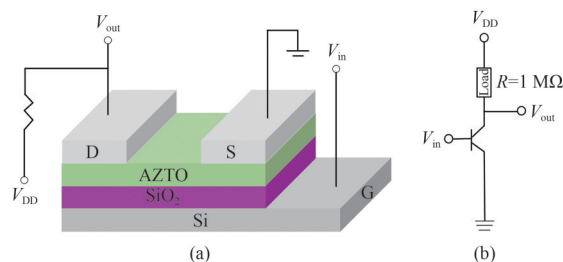


图 1 (a) AZTO-TFT 电阻负载型反相器结构示意图; (b) 电阻负载型反相器电路图。

Fig. 1 (a) Schematic diagram of AZTO-TFT resistor-loaded inverter structure; (b) Circuit diagram of resistor-loaded inverter.

3 实验结果与分析

3.1 薄膜表征分析

图 2 为场发射扫描电子显微镜(SEM)下不同厚度 AZTO 薄膜的截面图与表面形貌图。如图 2 所示, 伴随溅射时间的持续递增, 薄膜厚度呈现出较明显的时间与厚度的正相关趋势, 薄膜均匀且致密。

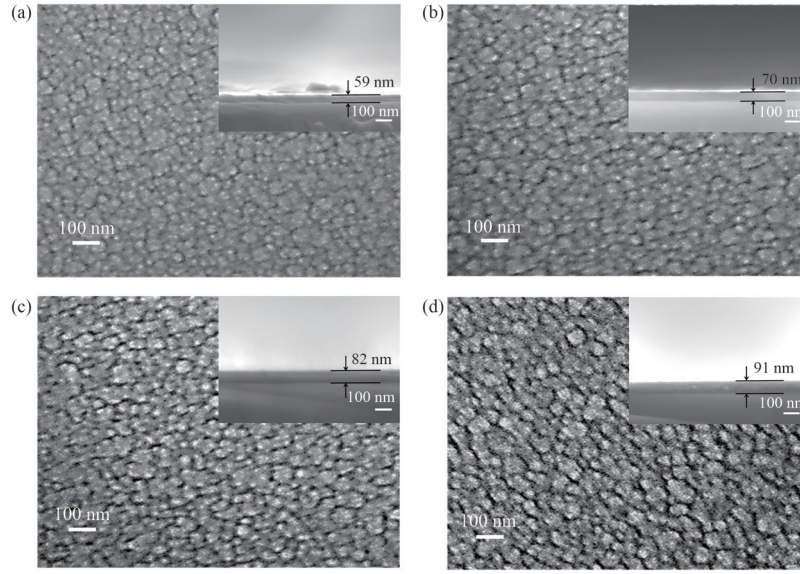


图2 场发射扫描电子显微镜下AZTO有源层厚度为(a) 59 nm、(b) 70 nm、(c) 82 nm、(d) 91 nm时的有源层截面图和表面形貌图。

Fig. 2 Cross-sectional and surface morphology images of AZTO active layers with thicknesses of (a) 59 nm, (b) 70 nm, (c) 82 nm, and (d) 91 nm observed by field-emission scanning electron microscopy.

3.2 不同有源层厚度下AZTO-TFT的电学性能

图3(a)为不同有源层厚度下AZTO-TFT的转移特性曲线。其中源漏电压为20 V,栅极电压扫描范围为-40~40 V。如图3(a)所示,在有源层厚度为59 nm、70 nm、82 nm、91 nm时,AZTO-TFT均具有较明显的电流开关特性,说明器件有稳定的开关调控能力^[12-14]。图3(b~e)显示了AZTO-TFT在有源层厚度为59 nm、70 nm、82 nm、91 nm时的输出特性曲线,栅极电压和源漏电压的扫描范围均为0~40 V,步长为5 V。可以观察到图像呈现较好的饱和趋势,说明AZTO-TFT的栅极能够有效调控沟道导电特性,具有较强的栅控能力^[15]。

表1为不同有源层厚度下AZTO-TFT的电学性能参数,器件的场效应迁移率、电流开关比和亚阈值摆幅可以根据公式(1)~(3)计算:

$$\mu_{\text{sat}} = \frac{2L}{WC_i} \left(\frac{\partial \sqrt{I_{\text{DS}}}}{\partial V_{\text{GS}}} \right)^2, \quad (1)$$

$$\frac{I_{\text{ON}}}{I_{\text{OFF}}} = \frac{(I_{\text{DS}})_{\text{max}}}{(I_{\text{DS}})_{\text{min}}}, \quad (2)$$

$$\text{SS} = \frac{dV_{\text{GS}}}{d(\log I_{\text{DS}})}, \quad (3)$$

其中: I_{DS} 为源极和漏极之间的电流(源漏电流),

V_{GS} 为栅极和源极之间的电压(栅源电压), L 和 W 分别为器件沟道的长和宽, C_i 为栅绝缘层的单位电容, $(I_{\text{DS}})_{\text{max}}$ 为最大源漏电流, $(I_{\text{DS}})_{\text{min}}$ 为最小源漏电流。图3(f)为不同有源层厚度下AZTO-TFT的电学性能折线图。由图3(f)和表1所示,AZTO薄膜在厚度为82 nm时,器件的场效应迁移率最大,同时电流开关比最高。当薄膜厚度从59 nm增大至82 nm时,器件的场效应迁移率由 $3.51 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ 增大至 $7.47 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ 。这是由于随着有源层厚度的增加,材料内部的缺陷和杂质等对载流子的散射作用相对减弱^[16-18],载流子在传输过程中受到的阻碍变小,从而使场效应迁移率增大。但当薄膜厚度从82 nm继续增大至91 nm时,器件的场效应迁移率反而从 $7.47 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ 降低至 $5.62 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ 。有源层过厚会增加薄膜缺陷,使散射中心变大,导致沟道载流子浓度降低,进而影响载流子的传输效率^[19],从而使场效应迁移率降低。

在电流开关比方面,当有源层厚度从59 nm增大至82 nm时,器件的电流开关比由 3.21×10^6 增大至 6.16×10^7 。这是由于随着AZTO有源层厚度增加,器件在开启状态下能够通过更多的载流子,从而产生更大的源漏电流^[20]。而在关闭状态下,由于材料本身的特性和结构,漏电流增加

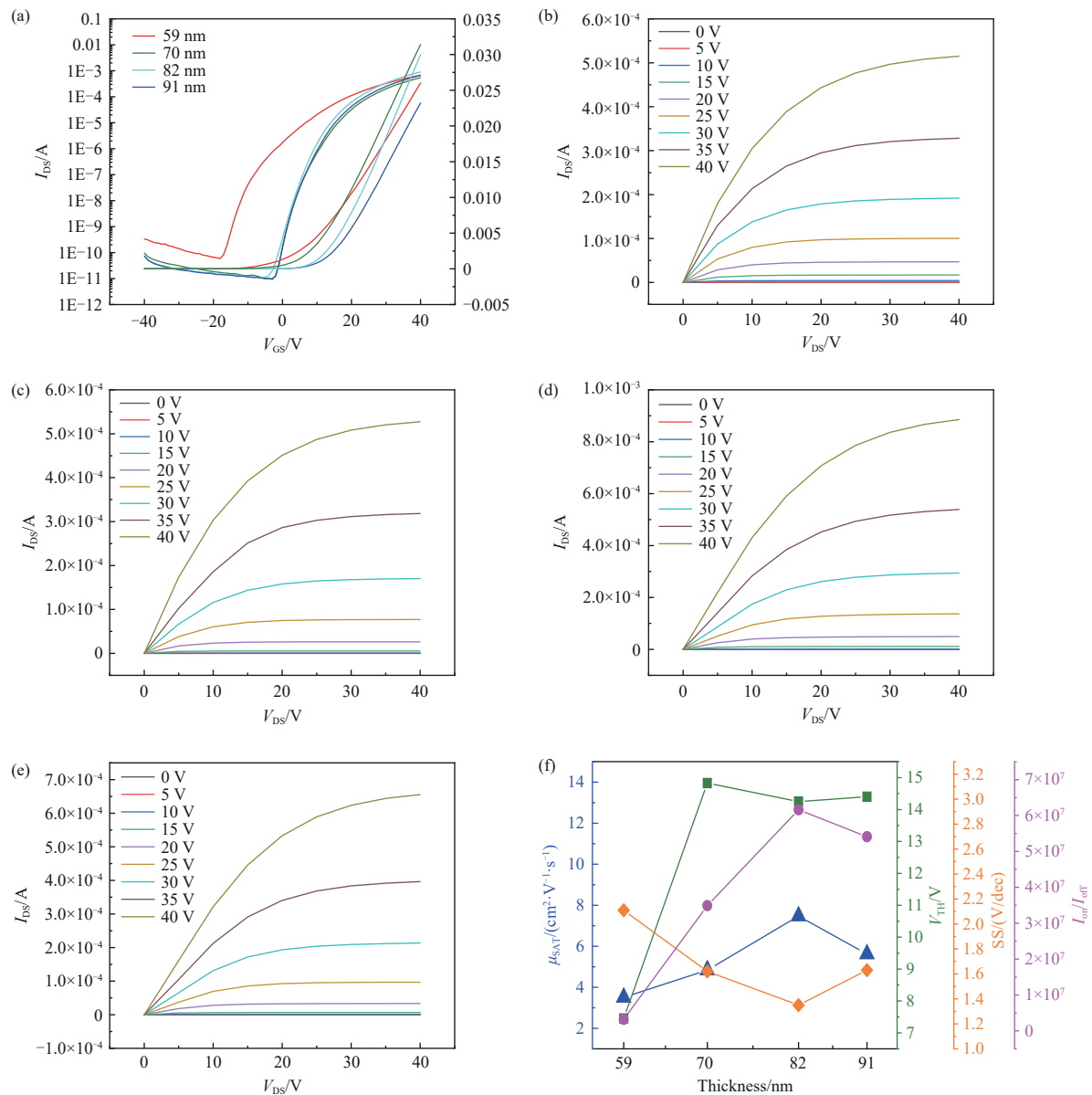


图3 (a)不同有源层厚度下AZTO-TFT的转移特性曲线;(b~e) AZTO-TFT在有源层厚度为59 nm、70 nm、82 nm、91 nm时的输出特性曲线;(f)不同有源层厚度下AZTO-TFT的电学性能折线图。
Fig. 3 (a) Transfer characteristic curves of AZTO-TFTs with different active layer thicknesses; (b~e) Output characteristic curves of AZTO-TFTs when the active layer thicknesses are 59 nm, 70 nm, 82 nm, and 91 nm, respectively; (f) Line chart of electrical properties of AZTO-TFTs with different active layer thicknesses.

表1 不同有源层厚度下AZTO-TFT的电学性能参数

Tab. 1 Electrical performance parameters of AZTO-TFT with different active layer thicknesses

有源层厚度/nm	场效应迁移率/ ($\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$)	阈值电压/V	亚阈值摆幅/ (V/dec)	电流开关比/ ($I_{\text{on}}/I_{\text{off}}$)
59	3.51	7.45	2.11	3.21×10^6
70	4.84	14.83	1.62	3.49×10^7
82	7.47	14.25	1.35	6.16×10^7
91	5.62	14.40	1.63	5.41×10^7

相对较小,这样就使得电流开关比增大。有源层厚度的增加也会影响其与其他层之间的界面态^[21-23],使得界面处的载流子注入和传输更加有利,在开启状态下能够更好地促进电流导通,而在关闭状态下又能抑制电流泄漏,进而提高开关比。

但当有源层厚度从82 nm增加到91 nm时,电流开关比从 6.16×10^7 下降至 5.41×10^7 。这是由于当有源层厚度过大时,材料内部的缺陷和杂质等对载流子的散射效应也随之增强^[24-28]。这种强烈的散射作用极大地阻碍了载流子的有效传输,致使器件开态电流受到明显抑制,薄膜漏电流也呈现明显的上升趋势^[29]。最终,在开态电流受限与漏电流增加的双重作用下,薄膜晶体管的开关比出现显著下降,从而影响了器件的性能。

3.3 不同有源层厚度下AZTO-TFT的XPS图谱

利用X射线光电子能谱仪(XPS)对AZTO薄膜进行进一步分析。图4为不同厚度的AZTO薄膜O-1s的XPS图谱组分。其中, $O_I(529.75 \pm$

$0.75)$ eV表示金属—氧键($M-O$), $O_{II}(531.5 \pm 0.5)$ eV表示氧空位(Vo), $O_{III}(532.75 \pm 0.75)$ eV表示薄膜表面上吸附的—OH等含氧杂质浓度。表2为不同厚度下AZTO薄膜中O-1s的XPS图谱组分。由表2可知,随着薄膜厚度的增加,氧空位浓度也逐渐增加。当薄膜厚度从59 nm增加到70 nm时, O_{II} 占比由16.24%增至25.78%。随着薄膜厚度的进一步增加,在82 nm时,氧空位浓度为28.8%;在91 nm时,氧空位浓度为38.76%。由此可以推断,氧空位作为施主缺陷会释放自由电子到导带中,从而影响载流子浓度^[30]。当氧空位浓度较低时,缺陷能级间距较大,载流子通过跳跃传导的方式进行传输,此时场效应迁移率受到缺陷能级的离化能和载流子散射影响。而适当的氧空位浓度可以补偿载流子浓度增加时所带来的损耗,使场效应迁移率维持在较高水平。随着氧空位浓度进一步升高,载流子浓度超出最优值,从而引入更多的缺陷态,引发载流子散射,进而降低了器件的场效应迁移率^[31]。

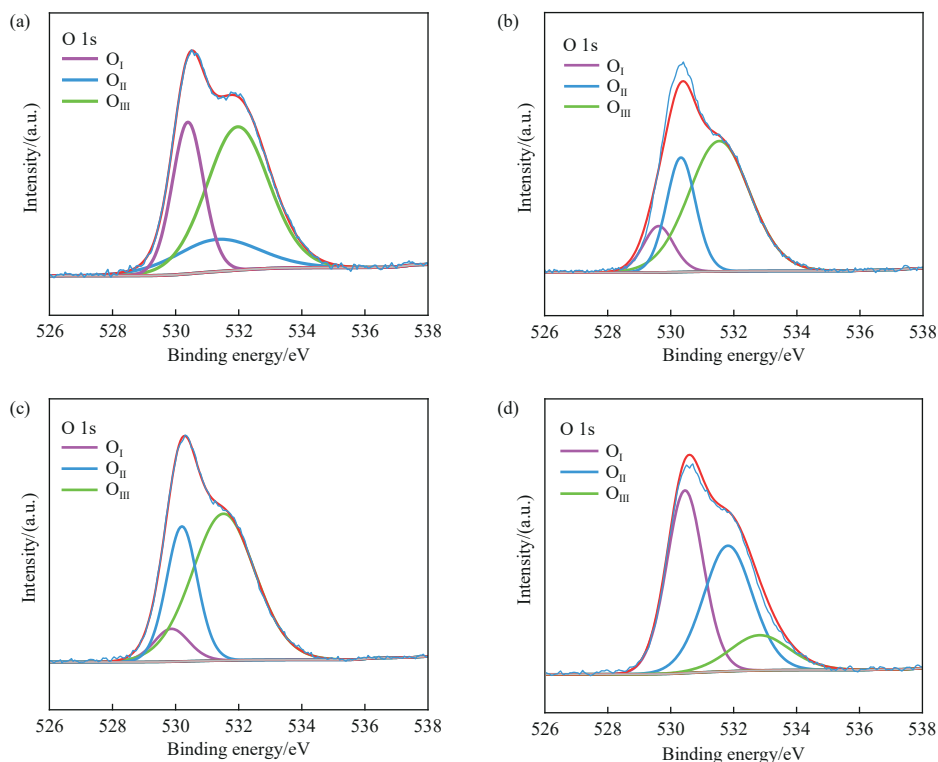


图4 AZTO-TFT在有源层厚度为59 nm(a)、70 nm(b)、82 nm(c)、91 nm(d)时的O-1s XPS图谱。

Fig.4 O-1s XPS spectra of AZTO-TFTs with the active layer thicknesses of 59 nm (a), 70 nm (b), 82 nm (c), and 91 nm (d).

表 2 不同厚度下 AZTO 薄膜中 O-1s 的 XPS 图谱组分

Tab. 2 Components of O-1s XPS spectra of AZTO films with different active layer thicknesses

有源层厚度/nm	O _I /%	O _{II} /%	O _{III} /%
59	29.91	16.24	54.63
70	13.09	25.78	61.12
82	7.91	28.80	63.29
91	46.61	38.76	14.63

3.4 不同有源层厚度下 AZTO-TFT 反相器的性能

为了进一步探究不同厚度 AZTO 薄膜对反相器性能的影响,将 4 种不同有源层厚度的

AZTO-TFT 分别与 1 MΩ 的电阻相连,构成了电阻负载型反相器。图 5(a)为不同有源层厚度下 AZTO-TFT 反相器在电源电压(V_{DD})为 25 V 时的电压传输特性与增益曲线。研究发现,当有源层厚度从 59 nm 增大至 82 nm 时,由表 2 XPS 测试结果可知,此时氧空位浓度逐渐增加,适度的氧空位可以补偿载流子散射带来的损耗,从而提升器件性能,反相器的增益提高至 8.8。而当有源层厚度进一步增加到 91 nm 时,增益反而降低。这可能是由于氧空位浓度的继续增加引入了更多缺陷态,散射中心变大,导致器件的性能降低,从而使反相器的增益也随之降低^[32]。

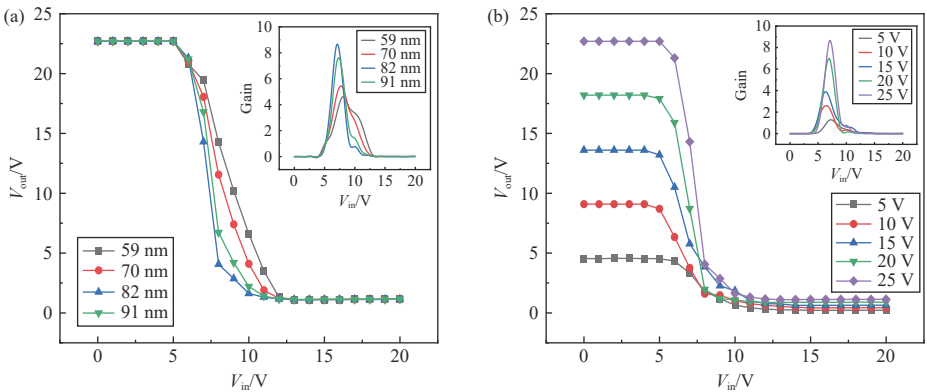


图 5 (a)不同有源层厚度下 AZTO-TFT 反相器在电源电压(V_{DD})为 25 V 时的电压传输特性与增益曲线;(b)在不同的电源电压(V_{DD})下,有源层厚度为 82 nm 时 AZTO-TFT 反相器的电压传输特性与增益曲线。

Fig. 5 (a) Voltage transfer characteristics and gain curves of AZTO-TFT inverters with different active layer thicknesses at a supply voltage (V_{DD}) of 25 V; (b) Voltage transfer characteristics and gain curves of AZTO-TFT inverters with an active layer thickness of 82 nm under different supply voltages (V_{DD}).

图 5(b)为在不同的电源电压(V_{DD})下,有源层厚度为 82 nm 时 AZTO-TFT 反相器的电压传输特性与增益曲线。如图 5(b)所示,外加电源电压(V_{DD})以 5 V 的步长递增,变化范围为 5~25 V。同时,输入电压(V_{in})被设定在 0~20 V 的变化范围内,共获得了 5 条电压传输特性曲线,均表现出良好的反相器开关特性,验证了有源层厚度为 82 nm 的 AZTO-TFT 在逻辑电路应用中的良好性能。图 6 为有源层厚度为 82 nm 时,AZTO 薄膜晶体管制作的电阻负载反相器在 $V_{DD}=25$ V 时的电压传递特性曲线和电压增益曲线。以 $V_{DD}=25$ V 时的电压传递特性曲线为例,介绍了 V_{OH} 、 V_{OL} 、 V_{IH} 、 V_{IL} 等参数的提取方法。表 3 为有源层厚度为 82 nm 时 AZTO-TFT 电阻负载型反相器在不同 V_{DD} 下的特性参数。包括电压增益(V_{gain})、

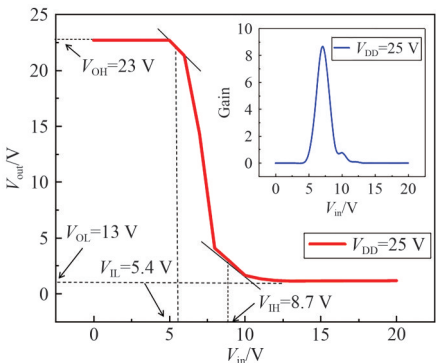


图 6 有源层厚度为 82 nm 时,AZTO 薄膜晶体管制作的电阻负载反相器在 $V_{DD}=25$ V 时的电压传输特性曲线和增益曲线。

Fig. 6 Voltage transfer characteristics curve and gain curve of resistor-loaded inverters fabricated by AZTO thin-film transistors with the active layer thickness of 82 nm under $V_{DD}=25$ V.

表 3 有源层厚度为 82 nm 时 AZTO-TFT 电阻负载型反相器在不同 V_{DD} 下的特性参数Tab. 3 Characteristic parameters of the AZTO-TFT resistor-load inverter with the active layer thickness of 82 nm under different V_{DD}

V_{DD}/V	V_{OH}/V	V_{OL}/V	V_{IL}/V	V_{IH}/V	V_{gain}	NM_H/V	NM_L/V	TW/V
5	4.6	1.2	5.3	7	1.6	-2.4	4.1	1.7
10	9	1.5	5	7.2	2.7	4	3.5	2.2
15	14	1.6	5.2	7.5	3.9	8.8	3.6	2.3
20	18	1.8	5.2	8.2	7	9.8	3.4	3
25	23	2	5.4	8.7	8.8	14.3	3.4	3.3

高电平噪声容限($NM_H = V_{OH} - V_{IH}$)、低电平噪声容限($NM_L = V_{IL} - V_{OL}$)和转换宽度(TW)等, $V_{gain} = -(dV_{out}/dV_{in})$ 的最大值, $TW = V_{IH} - V_{IL}$ [33-34]。

由表 3 可知,对于 10 V 的 V_{DD} ,电压增益约为 1.6;而对于 25 V 的 V_{DD} ,电压增益增加至 8.8。1.6 的电压增益足以驱动逻辑电路中的下一级组件 [35]。此外,该反相器还具有更宽的电压摆幅 $((V_{OH} - V_{OL})/V_{DD} \times 100\%)$ 。当 V_{DD} 从 5 V 增加到 25 V 时,摆幅从 68% 逐渐增加到 84%。这可能是由于在最佳厚度下的 AZTO-TFT 具有较高的导通电流(I_{on})和较低的关态电流(I_{off})。反相器的较宽电压摆幅改善了噪声容限特性 [36-40],使反相器在复杂逻辑系统中运行更可靠。

4 结 论

本文通过磁控溅射法制备不同的有源层厚

度来探究制备性能最佳的 AZTO-TFT,有源层厚度分别为 59 nm、70 nm、82 nm、91 nm。实验结果表明,在氩氧比为 98:2、溅射时间为 20 min、厚度为 82 nm 时器件的性能最佳,其场效应迁移率为 $7.47 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$,电流开关比为 6.16×10^7 。当有源层超过此厚度时,开关比和场效应迁移率呈现下降的趋势。可以得出结论,TFT 器件的开关比和场效应迁移率在一定范围内随着 AZTO 有源层厚度的增加而减小。随后将不同有源层厚度的 TFT 设计构筑了电阻负载型反相器。所制备的反相器具备良好的开关特性以及较高电压增益,在 AZTO 薄膜厚度为 82 nm、 V_{DD} 为 25 V 时取得的最高增益为 8.8。所实现的反相器具备全摆幅特性,当 V_{DD} 从 5 V 增加到 25 V 时,摆幅从 68% 逐渐增加到 84%,能够更好地改善噪声容限,在复杂逻辑系统中运行更可靠,为下一级组件在显示器件领域的运行提供了有力支撑。

参 考 文 献:

- [1] FORTUNATO E, BARQUINHA P, MARTINS R. Oxide semiconductor thin-film transistors: a review of recent advances [J]. *Advanced Materials*, 2012, 24(22): 2945-2986.
- [2] ZHANG L R, YU H M, XIAO W P, *et al.* Strategies for applications of oxide-based thin film transistors [J]. *Electronics*, 2022, 11(6): 960.
- [3] SHI J L, ZHANG J Y, YANG L, *et al.* Wide bandgap oxide semiconductors: from materials physics to optoelectronic devices [J]. *Advanced Materials*, 2021, 33(50): 2006230.
- [4] WANG L P, YUAN Z, WANG C Y, *et al.* Threshold voltage modulation strategies for ZnO TFT and enhanced performance of depletion-mode inverters [J]. *Journal of Physics: Conference Series*, 2024, 2809: 012055.
- [5] HU K, GUO Z A, WANG J W, *et al.* Tri-layer heterostructure channel of a-IGZO/a-ITZO/a-IGZO toward enhancement of transport and reliability in amorphous oxide semiconductor thin film transistors [J]. *Advanced Electronic Materials*, 2025, 11(2): 2400266.
- [6] WEI S C, YU X J, CHEN B J, *et al.* Indium-free Zn-Sn-Al-O based thin-film transistors fabricated by plasma-enhanced atomic layer deposition [J]. *Materials Science in Semiconductor Processing*, 2025, 190: 109369.
- [7] NOMURA K. Recent progress of oxide-TFT-based inverter technology [J]. *Journal of Information Display*, 2021,

- 22(4): 211-229.
- [8] 杨祥,徐兵,周畅,等. 退火温度对新型有源层 WZTO 薄膜晶体管性能的影响[J]. 发光学报,2019,40(2):209-214.
YANG X, XU B, ZHOU C, *et al.* Influence of annealing temperatures on properties of novel W-Zn-Sn-O thin film transistor [J]. *Chinese Journal of Luminescence*, 2019, 40(2): 209-214. (in Chinese)
- [9] 邓洋. AZTO 薄膜晶体管的制备及其电学性能的研究[D]. 长春:吉林建筑大学,2023
DENG Y. Preparation and electrical properties of AZTO thin film transistor [D]. Changchun: Jilin Jianzhu University, 2023. (in Chinese)
- [10] KIM J W, LEE S Y. Realization of inverter and logic circuit using amorphous Si-In-Zn-O thin film transistor [J]. *Transactions on Electrical and Electronic Materials*, 2021, 22(5): 598-602.
- [11] LEE J Y, TARSOLY G, SHAN F, *et al.* Optimizing oxygen plasma treatment time to improve the characteristics of a-IGZO thin-film transistors and resistive-load inverters [J]. *IEEE Transactions on Electron Devices*, 2022, 69(4): 1883-1888.
- [12] 黄湘兰,彭俊彪. 稀土掺杂金属氧化物薄膜晶体管研究进展[J]. 发光学报,2025,46(3):436-451.
HUANG X L, PENG J B. Research progress on rare earth doped metal oxide thin film transistors [J]. *Chinese Journal of Luminescence*, 2025, 46(3): 436-451. (in Chinese)
- [13] ZHANG T, WEI Y F, ZHANG C S, *et al.* High-performance tin oxide thin-film transistors realized by codoping and their application in logic circuits [J]. *ACS Applied Materials & Interfaces*, 2024, 16(28): 36577-36585.
- [14] LEI T T, SHI R X, WANG Y Q, *et al.* A comparative study on inverters built with dual-gate thin-film transistors based on depletion-or enhancement-mode technologies [J]. *IEEE Transactions on Electron Devices*, 2022, 69(6): 3186-3191.
- [15] ÇELIKER H, DE ROOSE F, WILLEGEMS M, *et al.* Analysis and comparison of logic architectures for digital circuits in a-IGZO thin-film transistor technologies [J]. *IEEE Journal of Solid-State Circuits*, 2024, 59(6): 1858-1870.
- [16] SINGH S, MATSUI M, TOKITO S. Flexible low-voltage organic thin-film transistors and PMOS inverters: the effect of channel width on noise margin [J]. *Journal of Physics D: Applied Physics*, 2021, 54(31): 315102.
- [17] ZHANG Y, HUANG C H, NOMURA K. High-mobility wide bandgap amorphous gallium oxide thin-film transistors for NMOS inverters [J]. *Applied Physics Reviews*, 2024, 11(1): 011418.
- [18] 姜亦杨,陈艳,王旭东,等. 悬空氧化铟纳米线晶体管制备与光电性能表征[J]. 中国光学,2021,14(1):196-205.
JIANG Y Y, CHEN Y, WANG X D, *et al.* Fabrication and optoelectronic characterization of suspended In₂O₃ nanowire transistors [J]. *Chinese Optics*, 2021, 14(1): 196-205. (in Chinese)
- [19] CONG Y Y, HAN D D, DONG J C, *et al.* Fully transparent high performance thin film transistors with bilayer ITO/Al-Sn-Zn-O channel structures fabricated on glass substrate [J]. *Scientific Reports*, 2017, 7(1): 1497.
- [20] YU Z X, YANG G A, XU H S, *et al.* A high voltage gain inverter integrated with enhancement- and depletion-mode a-InGaZnO thin-film transistors [J]. *IEEE Transactions on Electron Devices*, 2023, 70(9): 4963-4967.
- [21] HU D N, YU G Y, YANG R Q, *et al.* Complementary inverter based on ZnO thin-film transistors [J]. *Journal of Semiconductors*, 2025, 46(6): 062303.
- [22] GARCIA R, RODRIGUEZ-LOPEZ O, ROCHA-FLORES P E, *et al.* Impact of applied voltage on threshold voltage instability in active load thin-film a-IGZO inverters [J]. *IEEE Transactions on Electron Devices*, 2023, 70(8): 4220-4224.
- [23] 李自力,徐兴冉,湛江浩,等. 先进光刻材料[J]. 应用化学,2022,39(6):859-870.
LI Z L, XU X R, ZHAN J H, *et al.* Advanced materials for lithography [J]. *Chinese Journal of Applied Chemistry*, 2022, 39(6): 859-870. (in Chinese)
- [24] ZHANG Y, HUANG C H, NOMURA K. High-mobility wide bandgap amorphous gallium oxide thin-film transistors for NMOS inverters [J]. *Applied Physics Reviews*, 2024, 11(1): 011418.
- [25] ZHANG Y C, HE G, ZHANG C, *et al.* Oxygen partial pressure ratio modulated electrical performance of amorphous InGaZnO thin film transistor and inverter [J]. *Journal of Alloys and Compounds*, 2018, 765: 791-799.
- [26] LU J Q, SHEN M, FENG X W, *et al.* p-type oxide thin-film transistor with unprecedented hole field-effect mobility for an all-oxide CMOS CFET-like inverter suitable for monolithic 3D integration [J]. *Nano Letters*, 2024,

- 24(48): 15260-15267.
- [27] ZHANG L, HUANG C H, CYU R H, *et al.* Ultrathin α - Bi_2O_3 thin-film transistor for cost-effective oxide-TFT inverters [J]. *ACS Applied Materials & Interfaces*, 2024, 16(44): 60548-60555.
- [28] YUVARAJA S, KHANDELWAL V, KRISHNA S, *et al.* Enhancement-mode ambipolar thin-film transistors and CMOS logic circuits using bilayer $\text{Ga}_2\text{O}_3/\text{NiO}$ semiconductors [J]. *ACS Applied Materials & Interfaces*, 2024, 16(5): 6088-6097.
- [29] CHENG M, ZHANG Y Q, ZHENG L, *et al.* Low-voltage polymer monolayer transistors for high-gain unipolar and complementary logic inverters [J]. *Journal of Materials Chemistry C*, 2024, 12(26): 9562-9570.
- [30] NOMURA K. Challenging for high-performance oxide-TFT based inverters [C]. 242nd Electrochemical Society Meeting. Atlanta: The Electrochemical Society Inc., 2022 (35): 1286-1286.
- [31] WEI H T, LIN Y J, YAN Z X, *et al.* Complementary logic-in-memory inverters integrating n-channel and p-channel ferroelectric organic transistors [J]. *Applied Physics Letters*, 2025, 126(8): 083301.
- [32] 袁锦春. 双有源层薄膜晶体管的制备及其光电性能研究[D]. 长春:吉林建筑大学,2024.
QIU J C. Preparation and optoelectronic performance study of double active layer thin film transistors [D]. Changchun: Jilin Jianzhu University, 2024. (in Chinese)
- [33] KIM D G, CHOI S H, LEE W B, *et al.* Highly robust atomic layer deposition-indium gallium zinc oxide thin-film transistors with hybrid gate insulator fabricated via two-step atomic layer process for high-density integrated all-oxide vertical complementary metal-oxide-semiconductor applications [J]. *Small Structures*, 2024, 5(2): 2300375.
- [34] ITO Y, GOSHIMA D, KURIHARA A, *et al.* Heterogeneous monolithic complementary thin-film transistor with n-channel polycrystalline-silicon and upper p-channel double-gate polycrystalline-germanium thin-film transistors on a glass substrate [J]. *Japanese Journal of Applied Physics*, 2025, 64(1): 01SP24.
- [35] LEE S K, HUMAYUN KABIR S M, SHARMA B K, *et al.* Photo-patternable ion gel-gated graphene transistors and inverters on plastic [J]. *Nanotechnology*, 2014, 25(1): 014002.
- [36] PIACENTINI A, POLYUSHKIN D K, UZLU B, *et al.* Flexible complementary metal-oxide-semiconductor inverter based on 2D p-type WSe_2 and n-type MoS_2 [J]. *Physica Status Solidi (A)*, 2024, 221(10): 2300913.
- [37] CHUNG J M, ZHANG X K, SHANG F, *et al.* Enhancement of a-IGZO TFT device performance using a clean interface process via etch-stopper nano-layers [J]. *Nanoscale Research Letters*, 2018, 13(1): 164.
- [38] WANG J Y, , GUO L, CHU X F, *et al.* Electrical performance of ZTO thin-film transistors and inverters [J]. *Micromachines*, 2025, 16(7): 751.
- [39] HU D, YU G, YANG R, *et al.* Complementary inverter based on ZnO thin-film transistors [J]. *Journal of Semiconductors*, 2025, 46(6): 062303.
- [40] CHANG H, HUANG C H, NOMURA K. Low-temperature solution-processed n-channel SnO_2 thin-film transistors and high-gain zero- V_{GS} -load inverter [J]. *ACS Applied Electronic Materials*, 2021, 3(11): 4943-4949.

作者简介:



库来哲,男,硕士研究生,2023年于许昌学院获得学士学位,主要从事半导体材料与器件的研究。E-mail:klz0807@163.com



王超,女,博士,教授,2019年于吉林大学获得博士学位,主要从事氧化物半导体薄膜材料的生长与性能的研究。E-mail:girl.alice@foxmail.com